Программный пакет Electronics Workbench v5.12

учебное пособие

ВВЕДЕНИЕ

Физическое моделирование связано со значительными материальными затратами и занимает продолжительное время. Для проведения физического моделирования необходимо изготовить лабораторный макет спроектированного устройства, разработать испытательный стенд и оснастить его необходимой измерительной аппаратурой.

Для проведения виртуального моделирования необходим только персональный компьютер и соответствующее программное обеспечение.

В настоящее время разработано достаточно много пакетов программ моделирования электронных схем и устройств на экране монитора компьютера. Одним из простых и дешёвых для пользователей является программный пакет *Electronics Workbench v* 5.12. Он позволяет создать на экране монитора аналоговую или цифровую электронную схему, подключить к ней различные виртуальные генераторы и измерительные приборы и провести модельный эксперимент.

Результат модельного эксперимента может быть представлен в виде цифровых данных на изображениях измерительных приборов, в виде осциллограмм, графиков.

Учебное пособие состоит из восьми разделов, в которых рассмотрены следующие устройства электроники:

– полупроводниковые выпрямительные диоды и стабилитроны;
– биполярные транзисторы;
– полупроводниковые выпрямители;
– многокаскадные усилители переменного тока;
– аналоговые устройства на операционных усилителях;
– цифровые схемы на логических элементах;
– триггеры;
– двоичные счетчики.

Каждый раздел завершается описанием и методикой выполнения виртуального эксперимента на персональном компьютере, что способствует лучшему усвоению материала. Объектом моделирования выступают изучаемые электронные схемы и устройства. Виртуальные исследования выполняются при помощи пакета моделирующих программ *Electronics Workbench v.*5.12*. Нетребовательность этого пакета программ к аппаратным ресурсам компьютера делает возможным проведение виртуального эксперимента не только в учебной лаборатории, но и дома при наличии компьютера с операционной системой *Windows* 2000, *Windows XP* или *Windows* 7.

Программа схемотехнического моделирования *Electronics Workbench* на сегодня является одной из перспективных. Имеющиеся в программе библиотеки включают в себя большой набор широко распространенных электронных компонентов: пассивные элементы, транзисторы, источники постоянного и переменного токов, ключи, гибридные элементы, индикаторы, цифровые и аналоговые элементы, ряд специальных схем. Есть возможность подключения и создания новых библиотек компонентов.

Параметры компонентов можно изменять в широком диапазоне значений непосредственно с клавиатуры.

---

* **Исследования можно проводить и в оболочке более поздних версий программы *Electronics Workbench*, например, *Electronics Workbench MultiSIM v.* 9**

В программе имеется большой набор высокоточных приборов для проведения измерений: цифровые амперметр и вольтметр, двухлучевой осциллограф, мультиметр, графопостроитель частотных характеристик, функциональный генератор, генератор слов, логический анализатор и логический преобразователь.

Графические возможности *Electronics Workbench* позволяют экспортировать результаты исследований в текстовые документы в виде таблиц, рисунков, файлов. Это существенно уменьшает время, необходимое для выполнения экспериментов и создает условия для подготовки качественных отчетов.

В учебном пособии имеется два приложения.

В приложении 1 с целью установки соответствия приводятся условные графические обозначения элементов по отечественным стандартам и стандартам, используемых в программе *Electronics Workbench v.*5.12.

Приложение 2 посвящено краткому описанию программы *Electronics Workbench v.*5.12, основным приёмам составления виртуальных устройств и интерпретации результатов.

1. ПОЛУПРОВОДНИКОВЫЕ ВЫПРЯМИТЕЛЬНЫЕ ДИОДЫ И СТАБИЛИТРОНЫ

Теоретические сведения

Полупроводниковыми диодами называют двухэлектродные приборы с одним электронно-дырочным переходом (pn- переходом). Переход образуется за счет двух слоев полупроводника с различными типами проводимости – дырочной (p-слой) и электронной (n-слой) (рис. 1.1, а). Условное графическое обозначение полупроводникового диода приведено на рис 1.1, б. Вывод p-слоя называется анодом, а n-слоя – катодом.

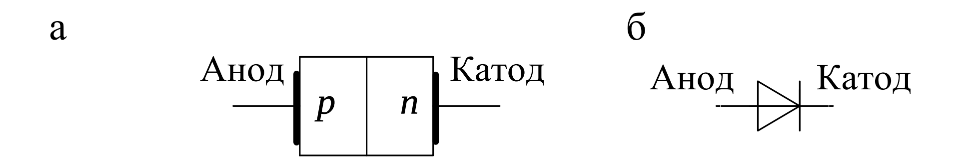


Рис. 1.1. Полупроводниковый диод:
а – структура диода; б – условное графическое обозначение диода

Основной характеристикой диода является его вольтамперная характеристика – зависимость тока $I_д$ через диод от напряжения $U_д$ на нем:

$$I_д = f(U_д).$$

Напряжение на диоде можно представить как разность потенциалов его анода $\varphi_а$ и катода $\varphi_к$, т.е. $U_д = \varphi_а - \varphi_к$.

Идеальный полупроводниковый диод проводит ток только в одном направлении, когда потенциал его анода $\varphi_а$ больше потенциала катода $\varphi_к$, т.е. когда выполняется условие $U_д = \varphi_а - \varphi_к > 0$. Говорят, что в этом случае диод включен в прямом направлении. При включении диода в обратном направлении ($U_д = \varphi_а - \varphi_к < 0$) идеальный диод ток не проводит. Он закрыт.

Вольтамперная характеристика идеального диода имеет вид ломаной линии (см. рис. 1.2). В первом квадранте находится ее пря-

мая ветвь (совпадает с осью ординат), а в третьем – обратная (совпадает с осью абсцисс).

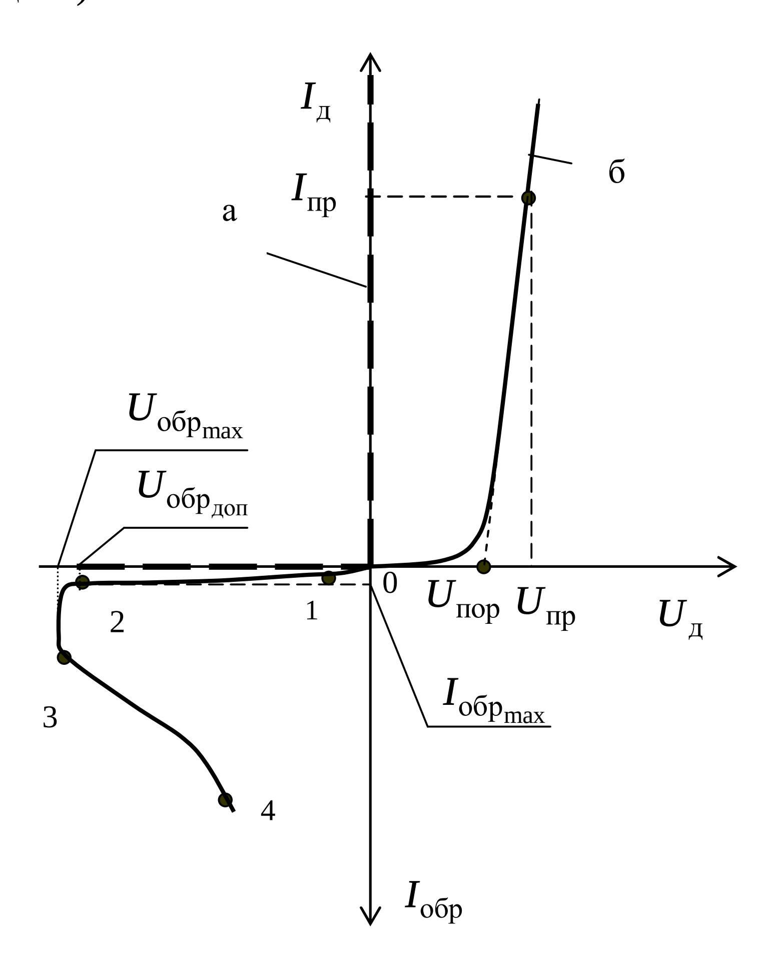


Рис. 1.2. Вольтамперные характеристики полупроводникового диода: а – идеального; б – реального

В открытом состоянии статическое $r_с$ и динамическое $r_д$ сопротивления идеального диода равны нулю:

$$r_с = \frac{U_д}{I_д} = 0; \qquad r_д = \frac{\Delta U_д}{\Delta I_д} = 0.$$

В закрытом состоянии и статическое $R_с$ и динамическое $R_д$ сопротивления идеального диода бесконечно велики:

$$R_с = \frac{U_д}{I_д} \to \infty; \qquad R_д = \frac{\Delta U_д}{\Delta I_д} \to \infty.$$

В реальном диоде прямая и обратная ветви отличаются от идеальных (сравните кривые а и б на рис. 1.2).

Наличие объёмных сопротивлений p и n областей диода вызывает смещение вправо прямой ветви вольтамперной характеристики. Для открытия кремниевых диодов необходимо приложить между анодом и катодом напряжение, превышающее пороговое значение: $U_{д} \geq U_{пор} \approx 0{,}5...0{,}8$ В. Для открытия германиевых диодов напряжение открытия существенно меньше и составляет величину $U_{д} \geq U_{пор} \approx 0{,}1...0{,}3$ В.

При обратном включении $U_{д} = (\varphi_{а} - \varphi_{к}) < 0$ и у реальных диодов появляется обратный ток $I_{обр}$. У всех диодов, кроме стабилитронов, величина этого тока чрезвычайно мала. Как правило, $I_{обр} < 0{,}001 I_{пр}$. Величина обратного тока диода зависит от величины обратного напряжения. Сначала наблюдается небольшой рост обратного тока (участок 1–2). Это объясняется дефектами кристаллической решетки и наличием токов утечки. При обратном напряжении $U_{обр_{max}}$ начинается электрический пробой диода и его обратный ток резко возрастает (участок 2–3). Дальнейшее увеличение обратного напряжения приводит к тепловому пробою (участок 3–4) и выходу диода из строя из-за перегрева. Заметим, что если электрический пробой обратим, то тепловой – необратим.

По функциональному назначению полупроводниковые диоды делятся на выпрямительные, импульсные, стабилитроны, фотодиоды, светодиоды и др.

Выпрямительные диоды предназначены для преобразования переменного тока в постоянный. Они являются основной составной частью выпрямителей. Их основными параметрами являются пороговое напряжение $U_{пор}$; допустимый прямой ток $I_{пр}$ и соответствующее ему прямое падение напряжения на открытом диоде $U_{пр}$; допустимое обратное напряжение $U_{обр_{доп}} \approx 0{,}7 U_{обр_{max}}$ и соответствующий ему обратный ток $I_{обр_{max}}$, допустимая мощность рассеяния $P_{доп} = I_{пр} U_{пр}$ (нагревает диод).

Промышленностью выпускаются полупроводниковые диоды, рассчитанные на токи от десятков миллиампер до тысяч ампер.

Стабилитроны отличаются от выпрямительных диодов тем, что их обратная ветвь вольтамперной характеристики имеет протяженный участок 2–3 электрического пробоя (рис. 1.3). На этом участке ток изменяется в больших пределах, а напряжение изменяется в малых. Это явление и используют для стабилизации напряжения постоянного тока. Стабилитроны включаются всегда в обратном направлении. Прямая ветвь стабилитронов такая же, как и у выпрямительных диодов.

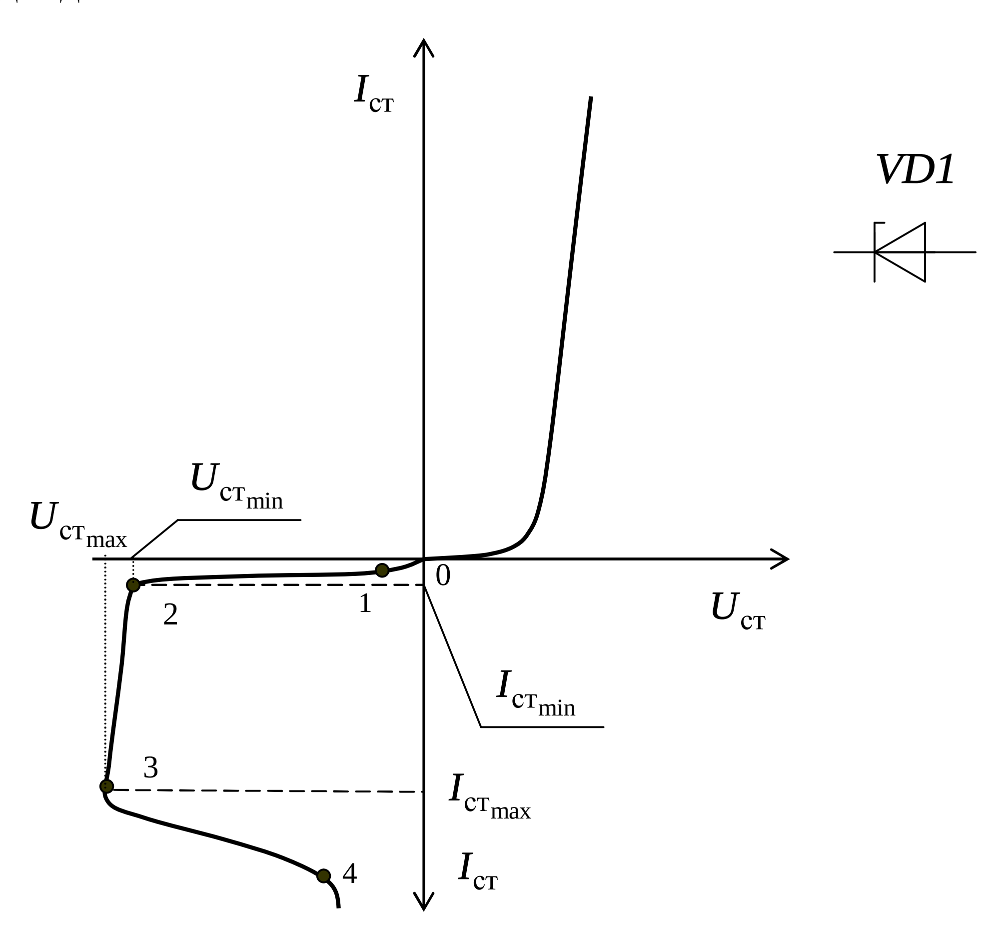


Рис. 1.3. Вольтамперная характеристика полупроводникового стабилитрона и его условное графическое обозначение

Основными параметрами стабилитронов являются минимальное напряжение стабилизации $U_{ст_{min}}$; максимальное напряжение стабилизации $U_{ст_{max}}$; минимальный $I_{ст_{min}}$ и максимальный $I_{ст_{max}}$ токи стабилизации и динамическое сопротивление стабилитрона

$$R_{д}=\frac{\Delta U_{обр}}{\Delta I_{обр}}=\frac{U_{ст_{max}}-U_{ст_{min}}}{I_{ст_{max}}-I_{ст_{min}}}.$$

Чем меньше величина динамического сопротивления, тем меньше изменяется напряжение на стабилитроне при изменении тока через него, тем лучше.

Виртуальный эксперимент

Цель работы

1. Изучить принцип действия и характеристики современных диодов и стабилитронов.

2. Приобрести практические навыки по экспериментальному определению характеристик и параметров выпрямительных диодов и стабилитронов.

3. Экспериментально подтвердить теоретические знания, полученные на лекционных занятиях по полупроводниковым диодам и стабилитронам.

Программа работы

1. Ознакомиться с инструкцией по использованию программы *Electronics Workbench*.

2. В среде программы *Electronics Workbench* смоделировать схему установки для исследования сначала прямой, а затем обратной ветвей вольтамперной характеристики выпрямительного диода. Тип исследуемого диода выбирается по данным табл. 1.1 в библиотеке *general*1.

3. Экспериментально исследовать прямую и обратную ветви вольтамперной характеристики выпрямительного диода.

4. На основании экспериментальных данных рассчитать динамическое сопротивление диода при прямом и обратном включении.

5. В среде программы *Electronics Workbench* смоделировать схему установки для исследования сначала прямой, а затем обратной ветвей вольтамперной характеристики полупроводникового стабилитрона. Тип исследуемого стабилитрона зависит от номера бригады и выбирается по данным табл. 1.2. в библиотеке *motor* 1*n*.

6. Экспериментально исследовать прямую и обратную ветви вольтамперной характеристики стабилитрона.

7. На основании экспериментальных данных рассчитать динамическое сопротивление стабилитрона при прямом и обратном включении.

Таблица 1.1

№ бригады	1	2	3	4	5
Тип диода	D1N3611GP	D1N3612GP	D1N3613GP	D1N3614GP	D1N3957GP
№ бригады	6	7	8	9	10
Тип диода	D1N4001GP	D1N4002GP	D1N4003GP	D1N4004GP	D1N4005GP

Виртуальная установка

Для исследования полупроводникового диода виртуальная установка включает в себя идеальный источник постоянного напряжения *E*; цифровой вольтметр *PV* с внутренним сопротивлением 10 МОм; цифровой амперметр *PA* с внутренним сопротивлением 1 мОм и объект исследований – выпрямительный диод *VD* из библиотеки *general*1. Тип диода для разных бригад указан в табл. 1.1.

Исследование прямой ветви вольтамперной характеристики выпрямительного диода проводится по схеме рис. 1.4, а обратной – по схеме рис.1.5.

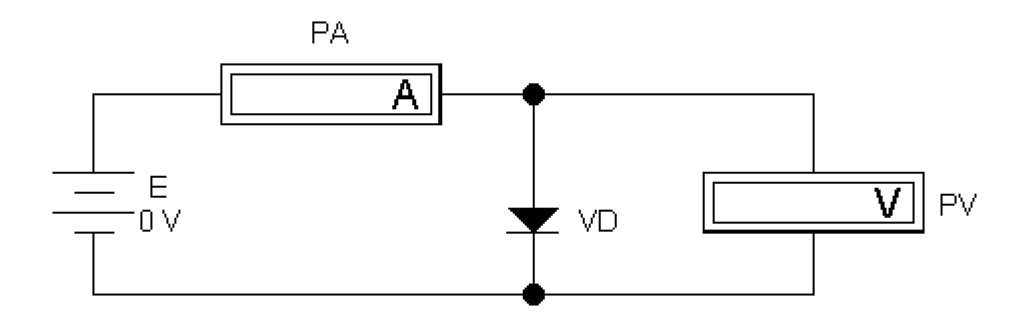


Рис. 1.4. Схема для исследования прямой ветви вольтамперной характеристики выпрямительного диода

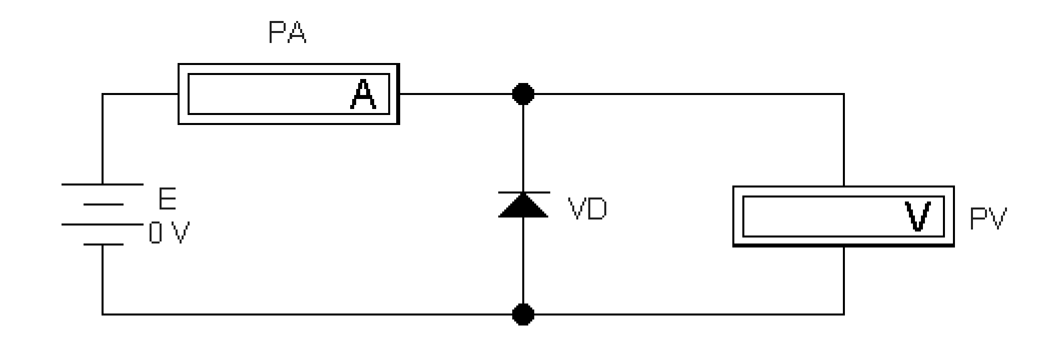


Рис. 1.5. Схема для исследования обратной ветви вольтамперной характеристики выпрямительного диода

Для исследования полупроводникового стабилитрона виртуальная установка включает в себя: идеальный источник постоянного тока *I*; цифровой вольтметр *PV* с внутренним сопротивлением 10 МОм; цифровой амперметр *PA* с внутренним сопротивлением 1 мОм и объект исследований – стабилитрон *VD* из библиотеки *motor*1. Тип стабилитрона для разных бригад указан в табл. 1.2.

Таблица 1.2

№ бригады	1	2	3	4	5
Тип стабилитрона	1*N*4728*A*	1*N*4729*A*	1*N*4730*A*	1*N*4731*A*	1*N*4732*A*
№ бригады	6	7	8	9	10
Тип стабилитрона	1*N*4733*A*	1*N*4734*A*	1*N*4735*A*	1*N*4736*A*	1*N*4737*A*

Исследование прямой ветви вольтамперной характеристики стабилитрона проводится по схеме рис. 1.6, а обратной – по схеме рис.1.7.

Порядок выполнения работы при исследовании выпрямительного диода

1. Ознакомиться с электрическими схемами для снятия прямой и обратной ветвей вольтамперной характеристики диода входящими в них приборами и элементами (рис. 1.4 и 1.5).

2. Ответить на контрольные вопросы и расписаться в журнале по технике безопасности. Получить разрешение на выполнение лабораторной работы.

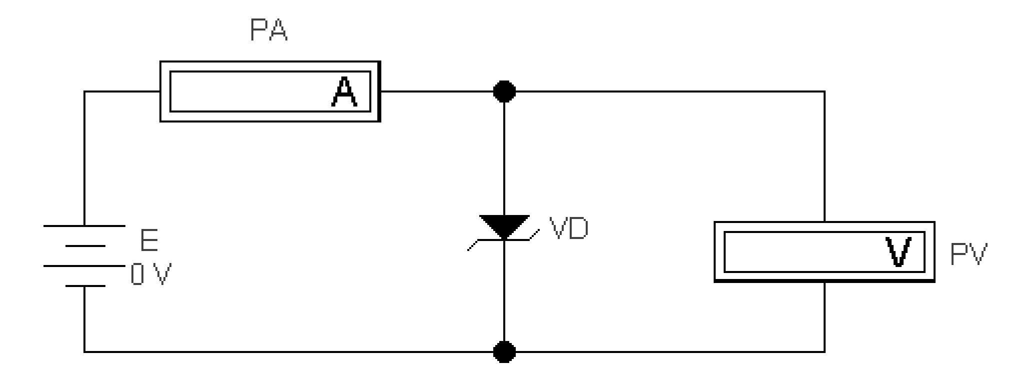


Рис. 1.6. Схема для исследования прямой ветви вольтамперной характеристики стабилитрона

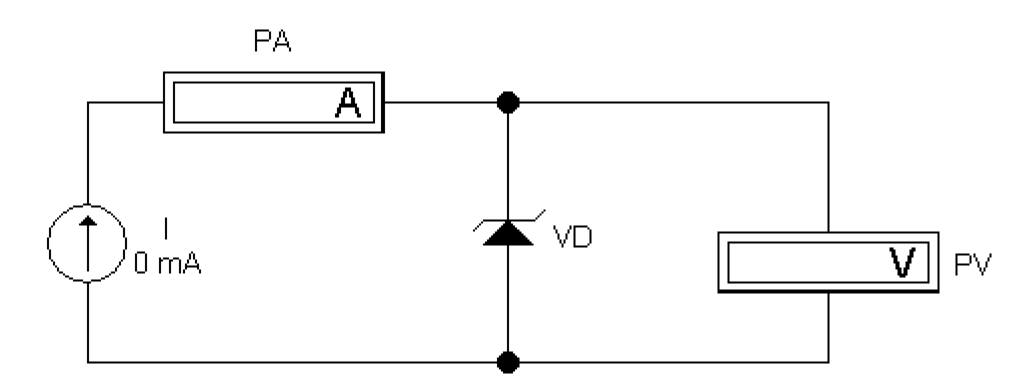


Рис. 1.7. Схема исследования обратной ветви вольтамперной характеристики стабилитрона

3. Включить компьютер и запустить программу *Electronics Workbench* (Рабочий стол *Windows* **à** папка «Учебный процесс» **à** **à** *Electronics Workbench*).

4. "Вытащить" на рабочее поле программы *Electronics Workbench* все необходимые для схемы элементы и приборы. Для этого нажать на панели групп библиотеки компонентов клавишу *Sources*. Затем из выпадающего меню выбрать пиктограмму *Battery* (источник постоянного напряжения) и перетащить на рабочее поле. Пиктограмма превратится в условное графическое изображение источника напряжения.

5. Раскрыть щелчком мыши по клавише *Diodes* группу диодных компонентов библиотеки и из вложенного меню перетащить пиктограмму выпрямительного диода (*Diode*) на рабочее поле.

6. Выбрать клавишу *Indicators* (нажать), затем из выпадающего меню последовательно перетащить на рабочее поле вольтметр (*Voltmeter*) и амперметр (*Ammeter*).

7. Собрать схему из рабочих элементов, в соответствии с рис. 1.4. Соединение элементов производится с помощью мыши.

8. Задать значения параметров элементов, входящих в состав исследуемой электрической схемы.

8.1. Для задания требуемого значения напряжения двойным щелчком левой кнопки мыши по изображению источника постоянного напряжения вызвать диалоговое окно свойств элемента (*Battery Properties*) и установить в строке *Value* величину напряжения и его размерность. После чего нажать клавишу *OK*.

8.2. Для задания параметров диода двойным щелчком левой клавиши мыши по изображению диода вызвать меню *Diodes Properties*, выбрать библиотеку *general*1 и в ней выбрать тип диода, указанный в табл. 1.1. Нажать клавишу *OK*.

8.3. Для задания параметров измерительных приборов двойным щелчком мыши по изображению вольтметра открыть контекстное меню *Voltmeter Properties* и установить в опции *Mode* род измеряемого тока – *DC* (постоянный), а в опции *Resistance (R)* – величину внутреннего сопротивления вольтметра –10 МОм. Нажать клавишу *OK*. Аналогичным образом задать параметры амперметра: род тока – постоянный, внутреннее сопротивление амперметра – 1 мОм.

9. Выставить начальное значение напряжения 0 В, включить собранную схему и произвести измерения тока и напряжения. Включение производится указателем мыши установкой кнопки с изображением выключателя в положение «1». Кнопка-выключатель находится в верхнем правом углу окна программы *Electronics Workbench*.

10. Остановить процесс моделирования щелчком мыши по кнопке-выключателю (перевести его в состояние «0»).

11. Изменяя значение параметров источника напряжения от 0 до 0,85 В и регистрируя показания амперметра и вольтметра, исследовать прямую ветвь вольтамперной характеристики диода.

Результаты измерений занести табл. 1.3.

Таблица 1.3

$U_{пр}$, В	0	0,2	0,4	0,6	0,65	0,7	0,75	0,8	0,85
$I_{пр}$, мА									
$r_д$, Ом									

12. По экспериментальным данным рассчитать и занести в табл. 1.3 значения прямого динамического сопротивления диода

$$r_д = \frac{\Delta U_{пр}}{\Delta I_{пр}},$$

где $\Delta I_{пр}$, $\Delta U_{пр}$ – приращения тока и напряжения, определенные по вольтамперной характеристике.

13. Исследовать обратную ветвь вольтамперной характеристики диода по схеме на рис. 1.5. Схему можно собрать на чистом рабочем поле, а можно отредактировать предыдущую схему.

14. Изменяя значение параметров источника напряжения от 0 до 300 В и регистрируя показания амперметра и вольтметра, исследовать обратную ветвь вольтамперной характеристики диода. Результаты измерения занести в табл. 1.4.

Таблица 1.4

$U_{обр}$, В	0	10	20	50	100	200	300
$I_{обр}$, мкА							

15. Для значения обратного напряжения $U_{обр}$ = 200 В рассчитать значение статического обратного сопротивления

$$R_с = \frac{U_{обр}}{I_{обр}}.$$

16. Построить прямую и обратную ветви вольтамперной характеристики диода $I = f(U)$. Прямую ветвь аппроксимировать двумя отрезками и определить величину порогового напряжения $U_{пор}$ диода.

17. После окончания модельного эксперимента закрыть созданный файл без сохранения внесенных изменений.

Порядок выполнения работы при исследовании стабилитрона

1. Собрать схему рис.1.6 для исследования прямой ветви вольтамперной характеристики стабилитрона.

2. Задать значения параметров элементов моделируемой схемы следующим образом:

2.1. Двойным щелчком левой кнопки мыши по изображению стабилитрона вызвать диалоговое окно его свойств (*Zener Diode Properties*), выбрать библиотеку ***motor*** 1***n*** и в ней соответствующий табл. 1.2 тип стабилитрона. Нажать клавишу *OK*.

2.2. Установить следующие параметры измерительных приборов: род тока – постоянный (*DC*); внутреннее сопротивление амперметра – 1 мОм, вольтметра – 10 МОм.

3. Исследовать прямую ветвь вольтамперной характеристики стабилитрона, изменяя значения источника напряжения от 0 до 1,2 В. Результаты измерений занести в табл. 1.5.

Таблица 1.5

$U_{пр}$, В	0	0,2	0,4	0,55	0,6	0,7	0,8	0,9	1,0	1,2
$I_{пр}$, мА										
$r_{пр}$, Ом										

4. Собрать схему для исследования обратной ветви вольтамперной характеристики стабилитрона (рис. 1.7).

5. Исследовать обратную ветвь вольтамперной характеристики стабилитрона, изменяя значения источника тока от 0 до 100 мА. Результаты измерений занести в табл. 2.2.

6. Построить график вольтамперной характеристики стабилитрона (прямую и обратную ветви).

Таблица 1.6

$I_{обр}$, мА	0	0,5	1	2	5	10	20	40	80	100
$U_{обр}$, В										

7. По обратной ветви вольтамперной характеристики определить:

– минимальный $I_{ст_{min}}$ и максимальный $I_{ст_{max}}$ токи стабилизации;

– минимальное $U_{ст_{min}}$ и максимальное $U_{ст_{max}}$ напряжения стабилизации.

8. Рассчитать:

– среднее значение тока стабилизации

$$I_{ст} = \frac{I_{ст_{max}} + I_{ст_{min}}}{2};$$

– среднее значение напряжения стабилизации

$$U_{ст} = \frac{U_{ст_{max}} + U_{ст_{min}}}{2};$$

– динамическое сопротивление стабилитрона в середине участка стабилизации

$$R_{д} = \frac{\Delta U_{обр}}{\Delta I_{обр}},$$

где $\Delta U_{обр}$ и $\Delta I_{обр}$ – приращения напряжения и тока в середине рабочего участка стабилитрона.

9. По экспериментальным данным рассчитать и занести в табл. 1.6 значения прямого динамического сопротивления стабилитрона

$$r_д = \frac{\Delta U_{пр}}{\Delta I_{пр}},$$

где $\Delta I_{пр}$, $\Delta U_{пр}$ – приращения тока и напряжения, определенные по вольтамперной характеристике.

10. После окончания модельного эксперимента закрыть созданный файл без сохранения внесенных изменений и закрыть программу *Electronics Workbench*.

Содержание отчета

1. Цель и программа работы.
2. Схемы виртуальных установок, выполненные по отечественным стандартам.
3. Таблицы и вольтамперные характеристики диода и стабилитрона, построенные по результатам экспериментов.
4. Расчет основных параметров диода и стабилитрона.
5. Краткие выводы по работе.

Контрольные вопросы

При допуске к виртуальным исследованиям:

1. Каковы цель и программа работы?
2. Какие вы знаете полупроводниковые материалы?
3. Чем отличаются полупроводники *n*- и *p*-типов?
4. Что является основными носителями в полупроводниках *n*-типа?
5. Что является основными носителями в полупроводниках *p*-типа?
6. Что является неосновными носителями в полупроводниках *n*-типа?
7. Что является неосновными носителями в полупроводниках *p*-типа?
8. Что представляет собой *pn*-переход?
9. Из каких полупроводников состоят диоды и стабилитроны?
10. Каковы назначение и области применения полупроводниковых выпрямительных диодов?
11. Каковы назначение и области применения полупроводниковых стабилитронов?

12. Что такое вольтамперная характеристика полупроводникового диода (стабилитрона)?

13. Как обозначаются полупроводниковые диоды и стабилитроны на принципиальных электрических схемах?

14. Какая ветвь вольтамперной характеристики является рабочей для стабилитрона, а какая для выпрямительного диода?

При защите результатов работы необходимо знать ответы на все вышеперечисленные вопросы и, кроме того, необходимо уметь:

1. Объяснить устройство и принцип действия полупроводникового диода и стабилитрона.

2. Объяснить поведение вольтамперной характеристики полупроводникового диода и стабилитрона.

3. Нарисовать принципиальные электрические схемы установок для снятия вольтамперных характеристик диода и стабилитрона.

4. Определить из вольтамперных характеристик диода и стабилитрона их основные параметры.

2. БИПОЛЯРНЫЕ ТРАНЗИСТОРЫ

Теоретические сведения

Биполярными транзисторами называются полупроводниковые приборы, имеющие трехслойную структуру (см. рис. 2.1 , а, б) *npn* или *pnp* типа.

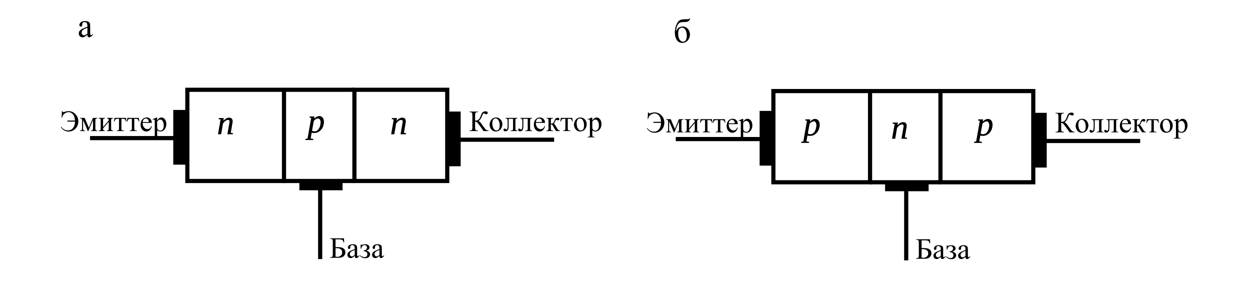


Рис. 2.1. Структуры биполярных транзисторов
npn-типа (а) и *pnp*-типа (б)

Для производства биполярных транзисторов в настоящее время в основном используются монокристаллы кремния, которые легируются элементами III группы химических элементов для получения полупроводников *p*-типа и элементами V группы для получения полупроводников *n*-типа. В полупроводниках *n*-типа основными носителями являются отрицательно заряженные электроны, а в полупроводниках *p*-типа основными носителями являются положительно заряженные дырки.

В соответствии со структурой различают биполярные транзисторы *npn*- и *pnp*-типов. Средняя область у них называется базой, а крайние – эмиттером и коллектором. В эмиттере концентрация основных носителей в сотни раз больше, чем в коллекторе. В усилительном режиме базо-эмиттерный *pn*-переход всегда включают в прямом направлении, а базо-коллекторный *pn*-переход – в обратном (см. рис. 2.2). Ко всем трем областям транзистора присоединены электроды (выводы), которые имеют аналогичное соответствующей области название.

Принцип работы транзисторов обоих типов одинаков. Различие состоит лишь в том, что в транзисторе *npn*-типа через базу к коллектору двигаются электроны из эмиттера, а в транзисторе *pnp*-типа – дырки. Коллектор и база транзистора *npn*-типа подключаются к по-

ложительным полюсам источников питания, а коллектор и база транзистора *pnp*-типа – к отрицательным. В условных графических обозначениях транзисторов эмиттер изображается в виде стрелки, которая указывает прямое направление тока эмиттерного перехода.

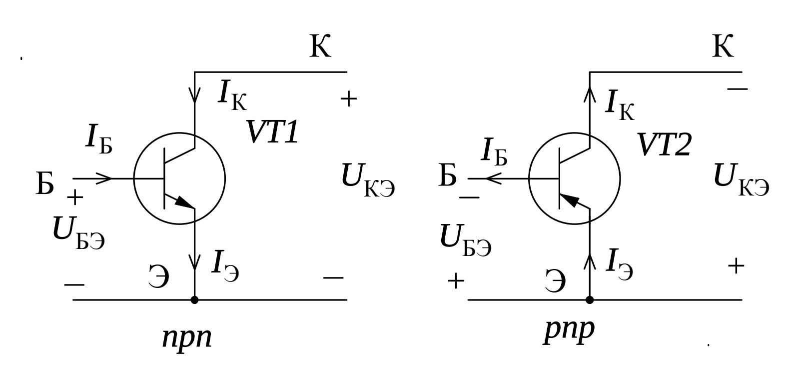


Рис. 2.2. Условные графические обозначения биполярных транзисторов и полярности напряжений между их выводами (окружность в обозначениях транзисторов может отсутствовать)

В зависимости от того, какой из выводов транзистора является общим для входной и выходной цепей сигнала, существуют три основные схемы включения транзистора (рис. 2.3): с общим эмиттером (ОЭ), с общим коллектором (ОК), с общей базой (ОБ). Эмиттерный переход включается во всех схемах в прямом направлении, а коллекторный – в обратном.

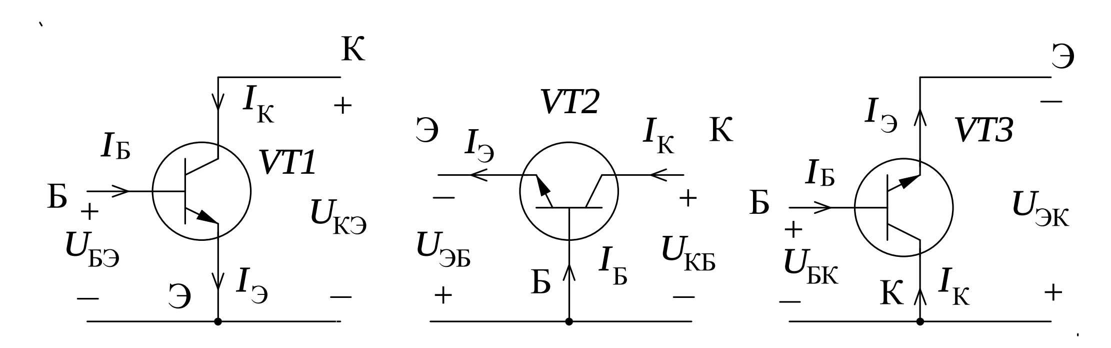


Рис. 2.3. Три схемы включения транзистора:
VT1 – с общим эмиттером; *VT2* – с общей базой; *VT3* – с общим коллектором

Биполярный транзистор является усилителем тока. В схеме с ОЭ (рис. 2.3 транзистор *VT1*) входным является ток базы $I_Б$, а выходным – ток коллектора $I_К$. Транзистор усиливает в десятки раз базовый ток. Отношение выходного, коллекторного тока к току базы

называется статическим коэффициентом β усиления тока базы в схеме с ОЭ:

$$\beta = \frac{I_К}{I_Б} = 30...500.$$

Ток коллектора образуется за счет переноса электронов из эмиттера через базу в коллектор. Попавшие в базу электроны диффундируют к коллектору при этом часть из них рекомбинирует (объединяется) с основными носителями базы – дырками. В результате рекомбинации образуются нейтральные атомы и возникает базовый ток $I_Б$. Из-за малой толщины базы в ней рекомбинирует только малая часть электронов (единицы процентов), а большая часть достигает границы коллекторной области.

Положительное напряжение коллектора оказывает втягивающее действие на электроны, прошедшие базу. Они попадают в коллектор и образуют коллекторный ток $I_К$. Коллектора достигает основная часть электронов (более 95 %), поэтому ток базы получается, намного меньше тока коллектора. В транзисторе всегда выполняется условие $I_Э = I_К + I_Б$.

Имеется, к сожалению, еще и паразитная составляющая коллекторного тока, получившая название обратного тока $I_{К0}$ коллекторно-базового перехода. Этот ток образуется за счет движения коллекторных неосновных носителей (дырок) в базу, а базовых неосновных носителей (электронов) – в коллектор. Ток $I_{К0}$ при комнатной температуре чрезвычайно мал, однако он резко (по экспоненциальному закону) возрастает с увеличением температуры.

С учетом обратного тока коллекторного перехода имеем

$$I_К = \beta I_Б + I_{К0}.$$

Очевидно, что говорить об усилительных свойствах транзистора имеет смысл пока полезная составляющая тока коллектора существенно больше паразитной составляющей $\beta I_Б >> I_{К0}$.

Основными вольтамперными характеристиками транзистора являются статические входная и выходная характеристики. Зависимость $I_Б = f(U_{БЭ})$ при $U_{КЭ} = \text{const}$ называют входной, а зависимость

$I_К = f(U_{КЭ})$ при $I_Б = \text{const}$ – выходной статической вольтамперной характеристикой (ВАХ).

ВАХ снимают при различных постоянных значениях напряжения между коллектором и эмиттером $U_{КЭ}$ и токах базы $I_Б$. При этом получаются семейства статических входных и выходных характеристик, которые представлены на рис. 2.4 а, б, в.

При $U_{КЭ} = 0$ оба перехода транзистора включены в прямом направлении и входная ВАХ подобна обычной характеристике полупроводникового диода, смещенного в прямом направлении. При подаче положительного коллекторного напряжения ($U_{КЭ} > 0$) характеристика смещается вправо, так как основная часть эмиттерного тока идет в коллектор и ток базы становится существенно меньше. В базоколлекторной цепи появляется ток $-I_{К0}$, направленный навстречу току $I_Б$. Для компенсации этого тока в цепи базы нужно создать ток $I_Б = I_{К0}$, приложив соответствующее напряжение $U_{БЭ}$. Это приводит к смещению входной характеристики вправо и немного вниз.

На большей части выходных характеристик ток коллектора почти не зависит от напряжения $U_{КЭ}$. Это объясняется тем, что электрическое поле, создаваемое напряжением $U_{КЭ}$, практически полностью прикладывается к коллекторному переходу, как к участку, имеющему наибольшее сопротивление. В этой ситуации поле вне переходов отсутствует и электроны, создающие ток коллектора, двигаются через базу исключительно в результате диффузии, скорость которой постоянна. Спад коллекторного тока при малых напряжениях $U_{КЭ} < 1...1{,}2$ В обусловлен обратной инжекцией электронов из коллектора в базу, т.е. переходом транзистора в режим насыщения.

На семействе выходных ВАХ можно выделить четыре области (см. рис. 2.4, в): I – насыщения; II – отсечки; III – линейного усиления; IV – запредельных режимов.

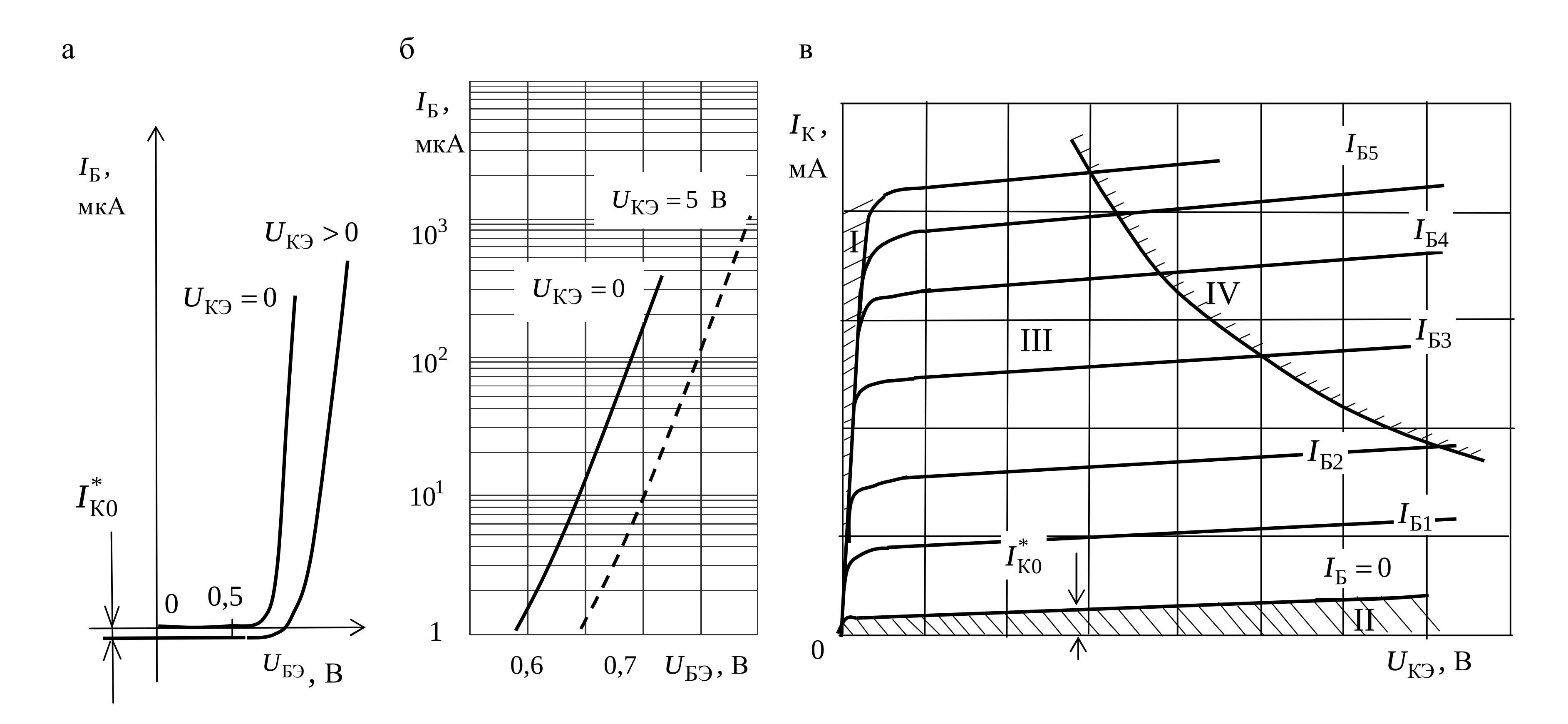


Рис. 2.4. Статические характеристики биполярного транзистора в схеме ОЭ:
а – входные в линейном масштабе; б – входные в полулогарифмическом масштабе; в – выходные;
I – область насыщения; II – область отсечки; III – область линейного усиления; IV – область запредельных режимов

При расчетах усилительных каскадов в режиме малого сигнала широко используется модель транзистора, как активного четырехполюсника с h-параметрами. Транзистор, включенный по схеме с общим эмиттером, представляют в виде четырехполюсника рис. 2.5.



Рис. 2.5. Транзистор, включенный по схеме с общим эмиттером, как активный четырехполюсник

Связь между входными $(\Delta U_{БЭ}, \Delta I_{Б})$ и выходными $(\Delta I_{К}, \Delta U_{КЭ})$ приращениями напряжений и токов четырехполюсника устанавливается системой двух уравнений с коэффициентами, которые называют h-параметрами транзистора, включенного по схеме с общим эмиттером:

$$\begin{cases} \Delta U_{БЭ} = h_{11_Э} \Delta I_{Б} + h_{12_Э} \Delta U_{КЭ} \\ \Delta I_{К} = h_{21_Э} \Delta I_{Б} + h_{22_Э} \Delta U_{КЭ}. \end{cases}$$

Для схемы с ОЭ h-параметры имеют следующий физический смысл:

$h_{21_Э} = \dfrac{\Delta I_{К}}{\Delta I_{Б}}$ при $U_{КЭ} = \text{const}$ – дифференциальный коэффициент усиления тока базы;

$h_{11_Э} = \dfrac{\Delta U_{БЭ}}{\Delta I_{Б}}$ при $U_{КЭ} = \text{const}$ – входное дифференциальное сопротивление транзистора;

$h_{22_Э} = \dfrac{\Delta I_{К}}{\Delta U_{КЭ}}$ при $I_{Б} = \text{const}$ – выходная дифференциальная проводимость;

$h_{12_Э} = \frac{\Delta U_{БЭ}}{\Delta U_{КЭ}}$ при $I_Б = \text{const}$ – безразмерный коэффициент внутренней обратной связи по напряжению.

Для схемы с ОЭ входное сопротивление составляет от 1 до 10 кОм, а выходная проводимость – от 10^{-4} до 10^{-5} См.

В рабочей точке А *h*-параметры транзистора можно определить графическим путем.

Параметры $h_{11_Э}$ находят по входной характеристике рис. 2.6.

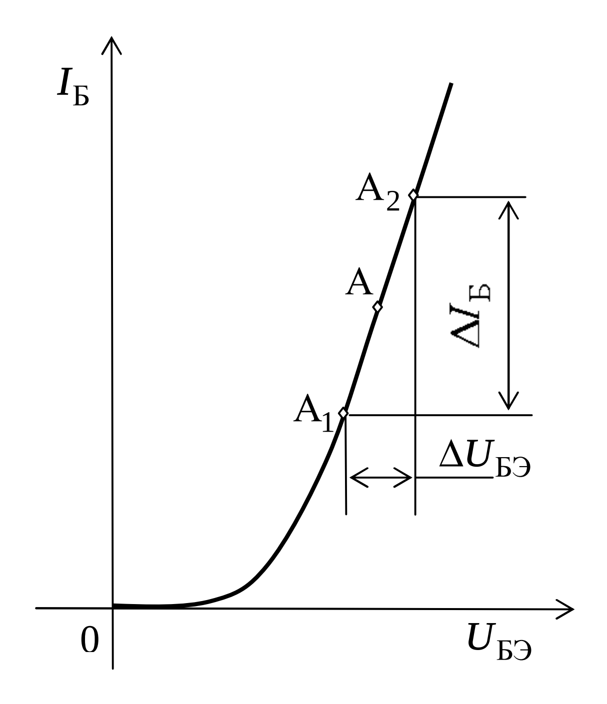


Рис. 2.6. Построения для определения $h_{11_Э}$

На входной характеристике выбирают вблизи рабочей точки А две вспомогательные точки A_1 и A_2 (приблизительно на одинаковом расстоянии), находят приращения напряжения и тока базы и рассчитывают входное дифференциальное сопротивление $h_{11_Э}$.

Параметры $h_{22_Э}$ и $h_{21_Э}$ определяются из семейства выходных характеристик транзистора рис. 2.7:

$$h_{21_Э} = \beta = \frac{\Delta I_К}{\Delta I_Б} = \frac{I_{К2} - I_{К1}}{I_{Б2} - I_{Б1}};$$

$$h_{22_Э} = \frac{\Delta I_К^*}{\Delta U_К^*} = \frac{I_{К2}^* - I_{К1}^*}{U_{К2} - U_{К1}}.$$

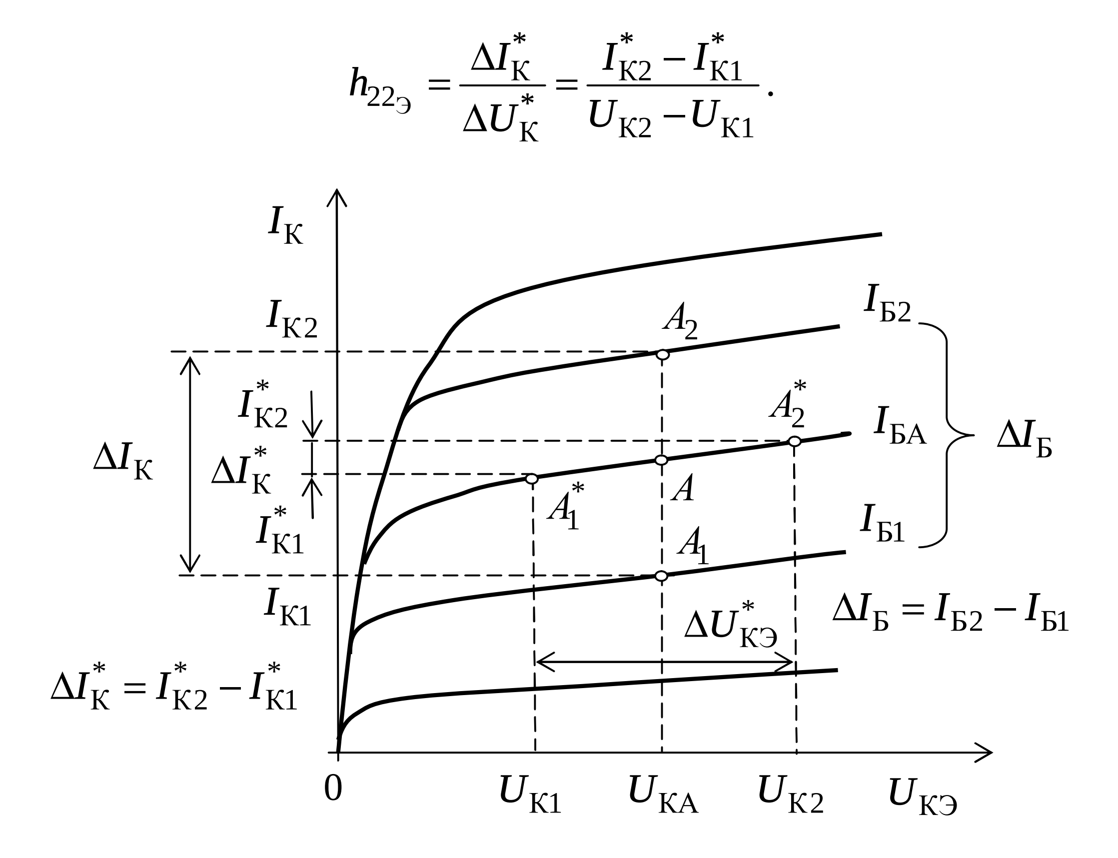


Рис. 2.7. Построения для определения $h_{22_Э}$ и $h_{21_Э}$

Виртуальный эксперимент

Цель работы

1. Изучить принцип действия и характеристики биполярных транзисторов.

2. Приобрести практические навыки по экспериментальному определению характеристик и параметров биполярных транзисторов, включенных по схеме общий эмиттер (ОЭ) с помощью пакета программ *Electronics Workbench*.

3. Экспериментально подтвердить теоретические знания, полученные на лекциях и самостоятельных занятиях по биполярным транзисторам.

Программа работы

1. Ознакомиться с теоретическими сведениями и инструкцией по использованию программы *Electronics Workbench v.5.12*.

2. Изучить схему виртуальной установки для исследования статических характеристик биполярного транзистора.

3. На рабочем поле программы *Electronics Workbench v.5.12* собрать схему и произвести виртуальный эксперимент.

4. Обработать результаты экспериментальных исследований, построить семейства входных и выходных ВАХ транзистора.

5. Рассчитать *h*-параметры транзистора ($h_{11_Э}$, $h_{22_Э}$, $h_{21_Э}$).

Виртуальная установка

Виртуальный эксперимент выполняется в пакете моделирующих программ *Electronics Workbench v*.5.12, работающих в среде операционной системы *Windows XP* или *Windows* 7.

Путь запуска программы *Electronics Workbench*: «рабочий стол *Windows*» **à** папка «Учебный процесс» **à** ярлык .

Виртуальная установка для исследования биполярного транзистора включает в себя:

– Идеальный источник постоянного напряжения *E*. Путь выбора: группа компонентов источников *Sources* **à** *Battery* (источник напряжения).

– Идеальный источник постоянного тока $I_Б$. Путь выбора: группа компонентов источников *Sources* **à** *DC Current Source* (источник тока) **à** .

– Два цифровых вольтметра *PV1* и *PV2* с внутренними сопротивлениями 100 МОм, работающих в режиме измерения постоянного тока (режим *DC*). Путь выбора: группа компонентов индикаторных приборов *Indicators* **à** *Voltmeter*.

– Два цифровых амперметра *PA1* и *PA2* с внутренним сопротивлением 1 мкОм. Путь выбора: группа компонентов индикаторных приборов *Indicators* **à** *Ammeter*.

– Биполярный *npn*-типа транзистор *VT1* из библиотеки 2*n*. Тип транзистора для каждой бригады студентов указан в табл. 2.1.

Путь выбора транзистора: группа компонентов транзисторов *Transistors* **à** *NPN Transistor*. Модель транзистора выбирает-

ся из библиотеки 2*n* во вкладке *Models* свойств транзистора (*NPN Transistor Properties*).

Исследование биполярного транзистора проводится по схеме рис. 2.8.

Таблица 2.1

№ бригады	1	2	3	4	5
Тип транзистора	2*N*2218	2*N*2222	2*N*2222A	2*N*3904	2*N*4401
№ бригады	6	7	8	9	10
Тип транзистора	2*N*2218	2*N*2222	2*N*2222A	2*N*3904	2*N*4401

Порядок проведения работы

1. Исследование входной ВАХ биполярного транзистора.

1.1. Собрать на рабочем поле программы *Electronics Workbench v.5.12* схему, приведенную на рис. 2.8.

1.2. Задать модель транзистора в соответствии с данными табл. 2.1 из библиотеки *general* во вкладке *Models* свойств транзистора (*NPN Transistor Properties*).

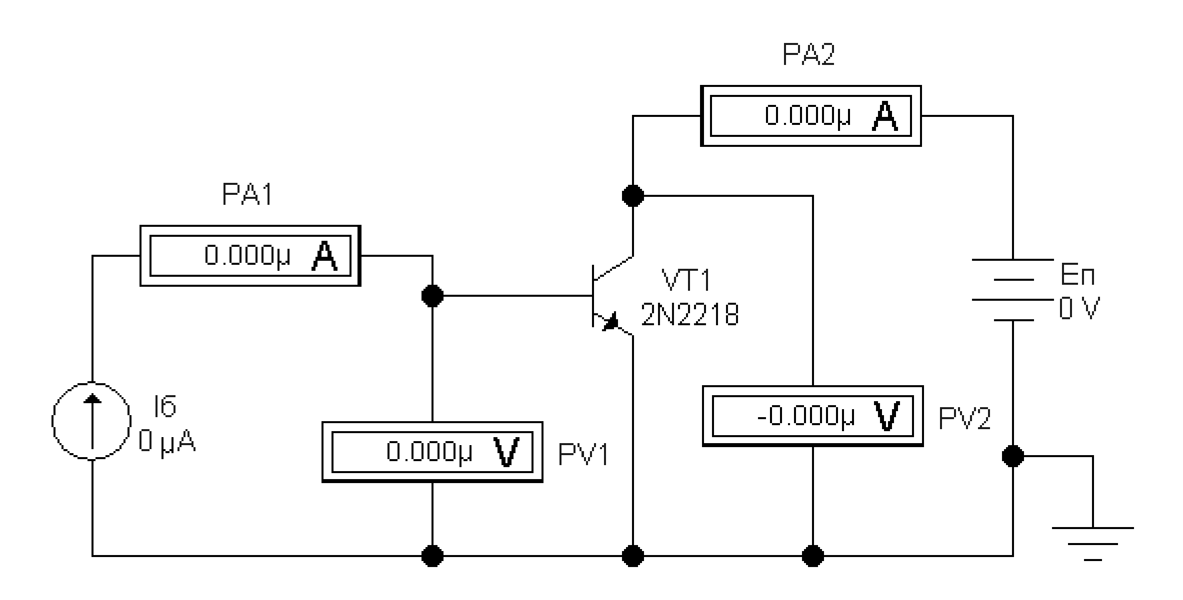


Рис. 2.8. Схема для исследования ВАХ биполярного транзистора

1.3. Во вкладке *Value* свойств вольтметров (*Voltmeter Properties*) установить режим измерения постоянного тока

(*Mode: DC*) и задать внутреннее сопротивление вольтметра (*Resistance*) (*R*) = 100 МОм.

1.4. Во вкладке *Value* свойств амперметров (*Ammeter Properties*) установить режим измерения постоянного тока (*Mode: DC*) и задать внутреннее сопротивление амперметра (*Resistance*) (*R*) = 1мкОм.

1.5. Предъявить виртуальную установку для проверки инженеру и получить разрешение преподавателя на проведение эксперимента.

1.6. Включить виртуальную установку и, изменяя величину тока источника $I_Б$ от 1 до 1000 мкА в соответствии с данными табл. 2.2, измерить напряжение между базой и эмиттером $U_{БЭ}$ при двух значениях напряжения между коллектором и эмиттером ($U_{КЭ} = 0$ В и $U_{КЭ} = 5$ В). Результаты измерений занести в табл. 2.2.

1.7. Используя шаблон (рис. 2.9), построить в полулогарифмическом масштабе семейство входных ВАХ.

1.8. Рассчитать при токе базы $I_Б = 50$ мкА для двух значений коллекторного напряжения входное сопротивление $R_{вх_{ОЭ}}$ транзистора при включении его по схеме с ОЭ, которое равно $h_{11_Э}$.

$$R_{вх_{ОЭ}}(U_К = 0\ В) = h_{11э}(U_К = 0\ В) = \frac{\Delta U_{БЭ}}{\Delta I_Б};$$

$$R_{вх_{ОЭ}}(U_К = 5\ В) = h_{11э}(U_К = 5\ В) = \frac{\Delta U_{БЭ}}{\Delta I_Б}.$$

Таблица 2.2

$I_Б$, мкА	0	1	3	10	30	100	300	1000
$U_{БЭ}$, мВ при $U_{КЭ}$=0 В								
$U_{БЭ}$, мВ при $U_{КЭ}$=5 В								

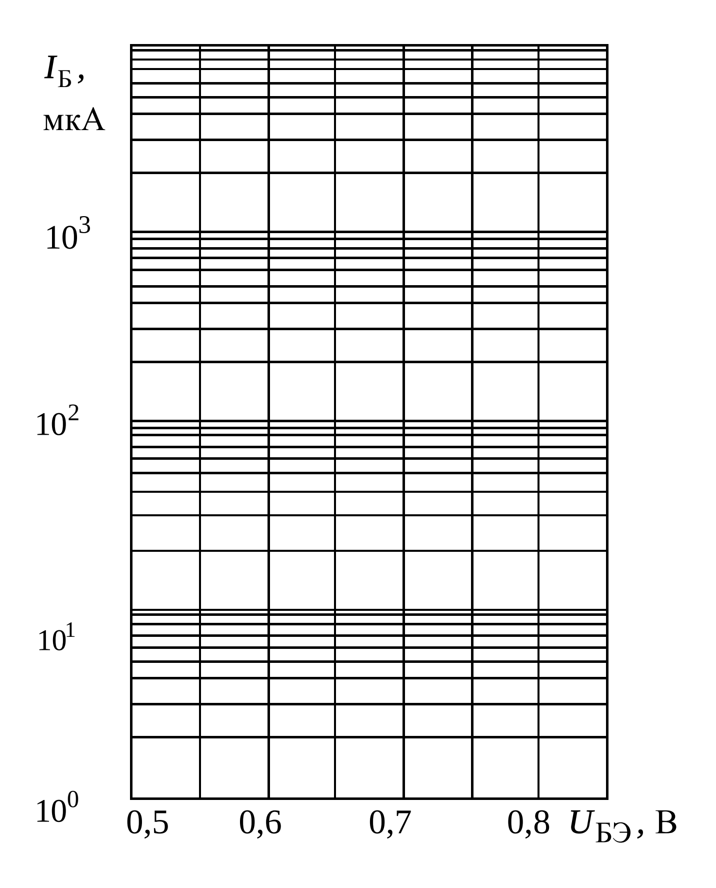


Рис. 2.9. Шаблон для построения входных ВАХ
в полулогарифмическом масштабе

2. Исследование статических выходных ВАХ биполярного транзистора.

В процессе эксперимента снимаются четыре ветви семейства выходных ВАХ при токах базы $I_Б = 0;\ 50; 100$ и 150 мкА . Исследования выполняются на той же виртуальной установке и при тех же параметрах измерительных приборов, что и в предыдущем эксперименте.

2.1. Установить величину тока источника тока $I_Б = 0$ и, изменяя величину напряжения источника $E_П$ в соответствии с данными табл. 2.3, снять зависимость $I_К = f(U_{КЭ})$ при $I_Б = 0$. Результаты измерений занести в табл. 2.3.

2.2. Повторить измерения по п. 2.1 при других токах базы (см. данные табл. 2.3).

Таблица 2.3

$I_Б$, мкА	$U_{КЭ}$, В	$I_К$, мА
0	0	
	1	
	2	
	5	
	10	
	15	
50	0	
	1	
	2	
	5	
	10	
	15	
100	0	
	1	
	2	
	5	
	10	
	15	
150	0	
	1	
	2	
	5	
	10	
	15	

2.3. По результатам измерений построить семейство выходных ВАХ транзистора при включении с ОЭ

$$I_К = f(U_{КЭ}) \text{ при } I_Б = \text{const}.$$

2.4. Рассчитать значение выходного сопротивления транзистора при включении по схеме с ОЭ при $I_Б = 100$ мкА и $U_{КА} = 5$ В

$$r_к = (h_{22_Э})^{-1} = \frac{\Delta U_{КЭ}}{\Delta I_К} = \frac{U_{К2} - U_{К1}}{I^*_{К2} - I^*_{К1}}.$$

2.5. Рассчитать значение коэффициента усиления по току транзистора при включении по схеме с ОЭ при $U_{КЭ} = 5$В и $I_Б = 100$ мкА

$$\beta \approx h_{21_Э} = \frac{\Delta I_К}{\Delta I_Б} = \frac{I_{К2} - I_{К1}}{I_{Б2} - I_{Б1}}.$$

2.6. Выключить питание виртуальной установки и закрыть файл без сохранения внесенных изменений (в выпадающем меню *File* выбрать *Revert to Saved…* и в возникшем окне диалога щелкнуть по клавише *ОК*).

2.7. Закрыть программу *Electronics Workbench*.

2.8. Проанализировать полученные результаты и сделать выводы.

Содержание отчета

1. Цель работы.
2. Программа работы.
3. Перечень используемых приборов и оборудования.
4. Электрические схемы для исследования параметров и характеристик транзисторов при включении по схеме с ОЭ.
5. Таблицы и графики с результатами экспериментальных исследований и расчетов.
6. Краткие выводы по работе.

Контрольные вопросы

При допуске к виртуальным исследованиям:

1. Как на электрических принципиальных схемах обозначаются биполярные транзисторы различного типа проводимости?
2. Как называются выводы биполярного транзистора?
3. Как протекают токи в биполярных транзисторах?

4. Как взаимосвязаны токи коллектора, эмиттера и базы в биполярном транзисторе?

5. Как соотносятся токи в биполярном транзисторе (какой больше, а какой меньше)?

6. Как связан ток коллектора с током базы, если пренебречь обратным током переходов?

7. Что такое статический коэффициент передачи тока базы β в схеме ОЭ?

8. Что называется входной вольтамперной характеристикой биполярного транзистора (в схеме с общим эмиттером)?

9. Что называется выходной вольтамперной характеристикой биполярного транзистора (в схеме с общим эмиттером)?

10. Что является основными носителями, а что является неосновными носителями в полупроводнике *p*-типа?

11. Что является основными носителями, а что является неосновными носителями в полупроводнике *n*-типа?

При защите результатов работы необходимо уметь ответить на все вопросы допуска и, кроме того:

1. Как связан ток эмиттера с током базы, если пренебречь обратным током переходов?

2. Объяснить метод измерения входной ВАХ биполярного транзистора с помощью амперметра и вольтметра.

3. Объяснить метод измерения выходных ВАХ биполярного транзистора с помощью амперметра и вольтметра.

4. Как по семейству выходных характеристик биполярного транзистора, включённого по схеме с общим эмиттером (ОЭ), определить величину выходного сопротивления $r_к$?

5. Как на семействе выходных вольтамперных характеристик определить области отсечки, насыщения и линейного режима биполярного транзистора, включённого по схеме с общим эмиттером (ОЭ)?

6. Как изменяются выходные вольтамперные характеристики биполярных транзисторов с увеличением температуры?

7. Как изменяется обратный ток биполярного транзистора с увеличением температуры?

8. Чему равен ток коллектора при оборванном эмиттере биполярного транзистора?

9. Чему равен ток коллектора при оборванной базе биполярного транзистора?

10. Как связан ток коллектора с током базы и обратным током коллекторно-базового перехода биполярного транзистора?

11. Из-за чего ограничена максимальная рабочая температура биполярного транзистора?

12. Как по входным ВАХ определить входное сопротивление $R_{вх_Э}$ биполярного транзистора, включенного по схеме с ОЭ?

13. Как по семейству выходных характеристик биполярного транзистора по схеме с ОЭ определить дифференциальный коэффициент усиления тока базы $h_{21_Э}$?

14. Перечислить статические *h*-параметры транзистора и объяснить их физический смысл.

3. ПОЛУПРОВОДНИКОВЫЕ ВЫПРЯМИТЕЛИ

Теоретические сведения

Общие положения

Выпрямителями называют устройства, обеспечивающие преобразование переменного тока в постоянный. Выпрямители бывают управляемыми и неуправляемыми. В устройствах первого типа имеется возможность изменения выходного напряжения, а в устройствах второго типа такой возможности нет.

В общем случае неуправляемый выпрямитель может содержать:

– однофазный или трехфазный трансформатор для получения требуемой величины напряжения на нагрузке выпрямителя (или требуемой величины тока в нагрузке);

– диодную (вентильную) группу элементов, осуществляющих собственно выпрямление переменного тока;

– сглаживающий фильтр для улучшения качества выпрямленного напряжения. К выходу фильтра подключается нагрузка.

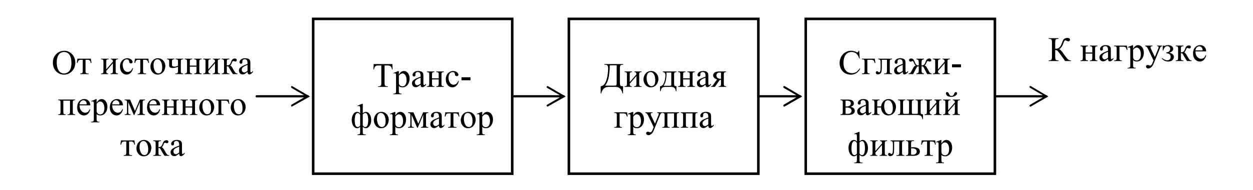


Рис. 3.1. Структурная схема неуправляемого выпрямителя

Напряжение на нагрузке можно представить в виде постоянной составляющей $U_\text{н}$ выпрямленного напряжения на нагрузке (полезная составляющая) и суммы гармоник с частотами, кратными частоте сети f_c (пульсации выпрямленного напряжения – вредная составляющая):

$$u_\text{н}(t) = U_\text{н} + \sum_{i=1}^{\infty} U_{m_i} \sin(2\pi f_\text{c} i + \varphi_i),$$

где U_{m_i} – амплитуда, а φ_i – фаза i-й гармоники.

Наиболее трудно поддается фильтрации первая гармоника, поэтому по ее уровню принято оценивать на практике качество выпрямленного напряжения. В качестве численной оценки используют коэффициент пульсаций

$$K_{\text{п}} = \frac{\sqrt{\sum_{i=1}^{\infty} U_{m_i}^2}}{U_{\text{н}}} 100\ \% \approx \frac{U_{m_1}}{U_{\text{н}}} 100\ \%.$$

Пульсации напряжения на нагрузке можно существенно уменьшить, если использовать сглаживающие фильтры C-, L-, LC- и RC-типов. При токах нагрузки до 30…50 А используют в основном C-фильтры. При токах нагрузки более 50 А отдают предпочтение L-фильтрам. LC-фильтры применяют при напряжениях на нагрузке более 50 В и токах нагрузки до 10…20 А. Массогабаритные показатели фильтров при таком подходе получаются минимальными.

Качество фильтрации принято оценивать коэффициентом сглаживания

$$S_{\text{сгл}} = \frac{K_{\text{п}}^{\text{вх}}}{K_{\text{п}}^{\text{вых}}},$$

где $K_{\text{п}}^{\text{вх}}$, $K_{\text{п}}^{\text{вых}}$ – коэффициенты пульсаций на входе и на выходе сглаживающего фильтра, соответственно.

Однофазный однополупериодный выпрямитель

Схема однофазного однополупериодного выпрямителя приведена на рис. 3.2, а временные диаграммы, поясняющие его работу, на рис. 3.3.

Без сглаживающего фильтра ($C_{\text{ф}} = 0$) работа выпрямителя заключается в следующем.

При положительной полуволне входного напряжения u_a диод *VD1* открывается, так как на его аноде получается положительное относительно катода мгновенное значение напряжения. Напряжение

на нагрузке $u_н$ повторяет форму входного напряжения u_a. Через нагрузку $R_н$ протекает положительная полуволна тока.

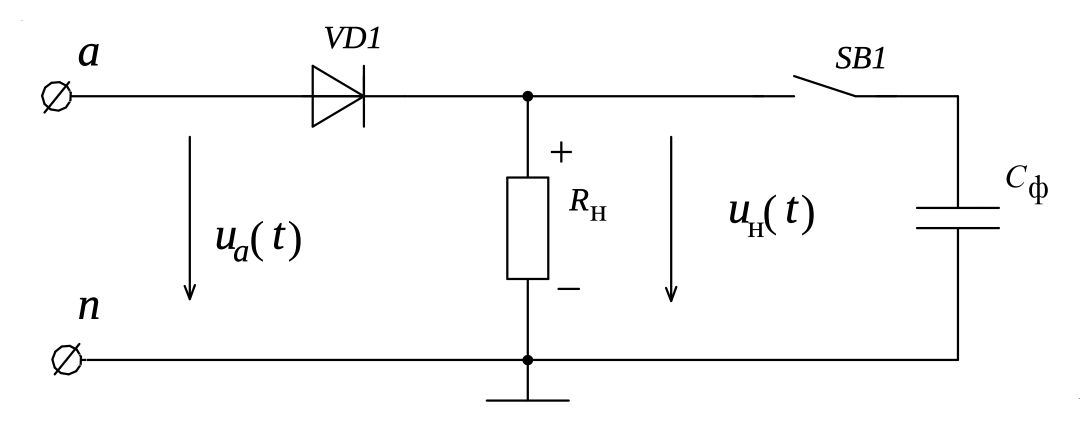


Рис. 3.2. Схема однофазного однополупериодного выпрямителя

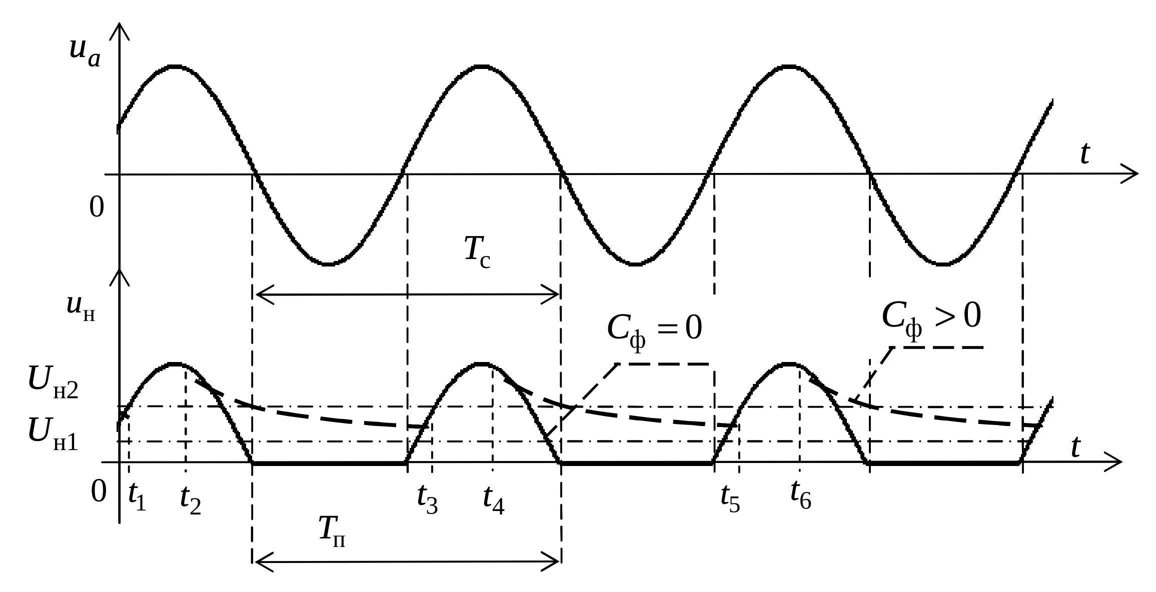


Рис. 3.3. Временные диаграммы в однофазном однополупериодном выпрямителе: u_a и $u_н$ – мгновенные значения напряжений на входе и на нагрузке; $U_{н1}$ и $U_{н2}$ – средние значения напряжения на нагрузке при $C_ф = 0$ и при $C_ф > 0$, соответственно

При отрицательной полуволне напряжения u_a диод *VD1* закрывается, ток через нагрузку не протекает и напряжение на нагрузке равно нулю ($u_н$=0).

Далее все процессы периодически повторяются и в итоге на нагрузке формируется пульсирующее напряжение с частотой пульсаций

$$f_{п} = \frac{1}{T_{п}} = f_{с} = \frac{1}{T_{с}}.$$

При подключении C-фильтра на интервалах времен $t_1 - t_2$, $t_3 - t_4$, $t_5 - t_6$ и т.д. происходит быстрый заряд конденсатора $C_ф$-фильтра через малое сопротивление открытого диода *VD1* (путь заряда: **фаза *a*** – открытый диод *VD1*– $C_ф$ – **нулевой провод *n***). В конце указанных интервалов, т.е. в моменты t_2, t_4, t_6 и т.д., мгновенное значение входного напряжения u_a становится меньше, чем напряжение на конденсаторе и диод закрывается. Конденсатор $C_ф$ начинает достаточно медленно разряжаться через нагрузку $R_н$ (путь разряда: $C_ф$ – $R_н$). Чем больше постоянная времени цепи разряда $\tau_р = C_ф R_н$, тем меньше падает напряжение на конденсаторе в интервалах времён $t_2 - t_3$, $t_4 - t_5$ и т.д. В итоге уменьшаются пульсации выходного напряжения и увеличивается среднее значение напряжения на нагрузке ($U_{н2} > U_{н1}$). Чем больше величина конденсатора фильтра, тем больше выигрыш при постоянном сопротивлении нагрузки $R_н$.

Работу C-фильтра можно объяснить и другим образом. При подключении C-фильтра основная часть переменной составляющей выходного тока протекает через конденсатор $C_ф$, который имеет значительно меньшее сопротивление, чем $R_н$. Постоянная составляющая тока протекает только через $R_н$. В итоге уменьшается амплитуда переменной составляющей выходного напряжения на нагрузке и уменьшается коэффициент пульсаций. Выигрыш тем больше, чем больше величина емкости конденсатора фильтра.

Однофазный мостовой выпрямитель

Схема однофазного неуправляемого мостового выпрямителя приведена на рис. 3.4, а временные диаграммы, поясняющие его работу, на рис. 3.5.

Для сглаживания пульсаций выходного напряжения параллельно нагрузке $R_н$ может подключаться емкостной фильтр $C_ф$.

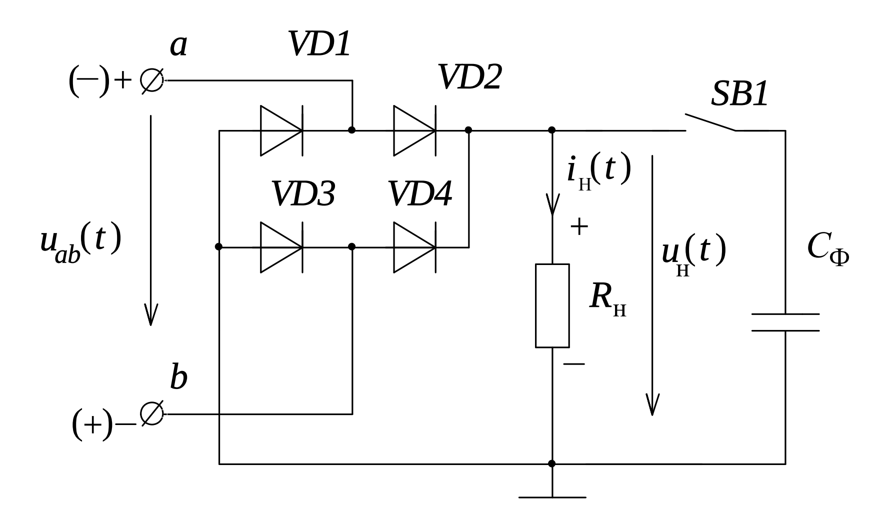


Рис. 3.4. Схема однофазного мостового выпрямителя.

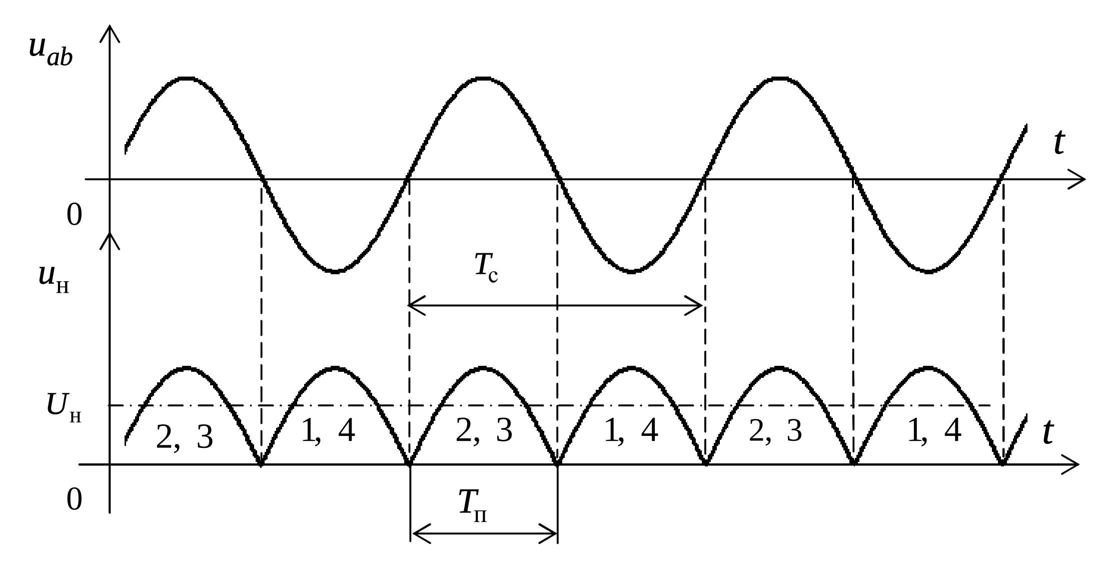


Рис. 3.5. Временные диаграммы в однофазном мостовом выпрямителе: u_{ab} и $u_н$ – мгновенные значения входного линейного напряжения и напряжения на нагрузке; $U_н$ – среднее значение напряжения на нагрузке при $C_ф = 0$ (цифры 1, 2, 3 и 4 обозначают номера открытых диодов *VD1, VD2, VD3* и *VD4*)

В однофазном мостовом выпрямителе всегда открыта пара диодов.

При положительной полуволне напряжения $u_{ab}(t)$ (на рис. 3.4 показано без скобок) открыты диоды *VD2* и *VD3*, поскольку напряжение на их анодах больше, чем на их катодах. Диоды *VD1* и *VD4* в это время закрыты, так как напряжение на их анодах меньше, чем

на их катодах. В итоге ток протекает по цепи: **фаза *a*** – *VD2* – $R_н$ $C_ф$ – *VD3* – **фаза *b***.

При отрицательной полуволне напряжения $u_{ab}(t)$ (на рис. 3.4 показано в скобках) открыты диоды *VD1* и *VD4*, поскольку напряжение на их анодах больше, чем на их катодах. Диоды *VD2* и *VD3* в это время закрыты, так как напряжение на их анодах меньше, чем на их катодах. В итоге ток протекает по цепи: **фаза *b*** – *VD4* – $R_н$ $C_ф$ – *VD1* – **фаза *a***. Важно, что направления протекания токов через нагрузку при положительной и отрицательной полуволнах входного напряжения совпадают. В итоге получается удвоение величины напряжения на нагрузке и удвоение частоты пульсаций (по сравнению с однофазным однополупериодным выпрямителем). Частота пульсаций получается равной

$$f_п = \frac{1}{T_п} = \frac{2}{T_с} = 2 f_с.$$

Включение сглаживающего C-фильтра уменьшает амплитуду пульсаций и улучшает качество выпрямленного напряжения.

Трехфазный выпрямитель с нулевым выводом

Схема трехфазного неуправляемого выпрямителя с нулевым выводом приведена на рис. 3.6, а на рис. 3.7 приведены временные диаграммы, поясняющие его работу. По сути, он состоит из трех идентичных однофазных выпрямителей, работающих на общую нагрузку $R_н$, но эти три однофазных выпрямителя оказываются взаимосвязанными за счет объединения диодов в катодную группу.

В катодной группе может быть открытым только один диод (процессы переключения мы исключаем из рассмотрения). Открытым оказывается тот диод, у которого мгновенное значение напряжения на аноде оказывается положительным и наибольшим. На интервале времени $t_1 - t_2$ наибольшим оказывается напряжение u_a **фазы *a*** и открыт диод *VD1*. На интервале времени $t_2 - t_3$ наибольшим оказывается напряжение u_b **фазы *b*** и открыт диод *VD*2. В интервале времени $t_3 - t_4$ наибольшим оказывается напряжение u_c **фазы *c*** и открыт диод *VD*3.

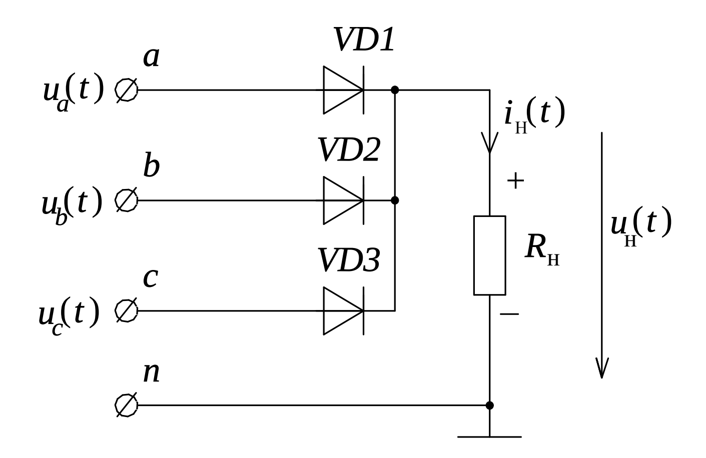


Рис. 3.6. Схема трехфазного выпрямителя с нулевым выводом

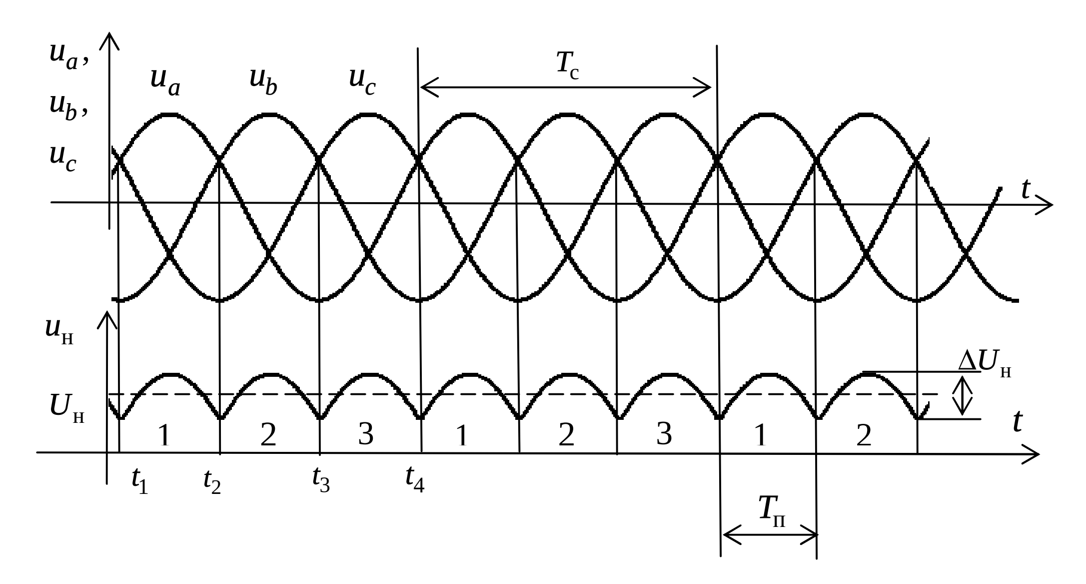


Рис. 3.7. Временные диаграммы в трехфазном выпрямителе с нулевым выводом: u_a, u_b, u_c – мгновенные значения фазных напряжений; $u_н$ – мгновенное значение напряжения на нагрузке; $U_н$ – среднее значение напряжения на нагрузке (цифры 1, 2, 3 обозначают номера открытых диодов *VD1, VD*2 и *VD*3); $\Delta U_н$ – максимальное изменение мгновенного напряжения на нагрузке

При симметрии фаз сети все диоды находятся в равном положении, поэтому каждый из них оказывается открытым в течение одной трети периода сетевого напряжения

$$t_{отк} = \frac{T_с}{3} = \frac{1}{3 f_с},$$

где $T_с$ – период, а $f_с$ – частота сети.

Благодаря трехфазному источнику качество выпрямленного напряжения получается лучше, чем в однофазных схемах. Из графиков на рис. 3.7 видно уменьшение (в сравнении с ранее рассмотренными схемами выпрямителей) коэффициента пульсаций

$$K_{\text{п}} = \frac{U_{m1}}{U_{\text{н}}} \approx \frac{\Delta u_{\text{н}}}{2U_{\text{н}}}.$$

Больше в три раза частоты сети оказывается и частота пульсаций выходного напряжения

$$f_{\text{п}} = \frac{1}{T_{\text{п}}} = \frac{3}{T_{\text{с}}} = 3 f_{\text{с}},$$

что облегчает фильтрацию выходного напряжения выпрямителя.

Трехфазный мостовой выпрямитель

Схема трехфазного неуправляемого мостового выпрямителя приведена на рис. 3.8, а на рис. 3.9 приведены временные диаграммы, поясняющие его работу. В выпрямителе имеется анодная группа диодов $VD1, VD3, VD5$ и катодная – $VD2\,VD4, VD6$. За исключением переходных процессов в мостовом трехфазном выпрямителе всегда открывается пара диодов – один из анодной группы, а другой из катодной.

В катодной группе открыт тот диод, мгновенное напряжение на аноде которого в данный момент больше других. В анодной группе открыт диод, мгновенное значение напряжения на катоде которого наименьшее. Например, на интервале времени $t_1 - t_2$ наибольшим оказывается напряжение u_a **фазы *a***, а наименьшим – напряжение u_b **фазы *b***. В итоге открытыми оказываются диоды $VD2$ и $VD3$ и ток протекает по цепи: **фаза *a*** – $VD2$ – $R_{\text{н}}$ – $VD3$ – **фаза *b***. На интервале времени $t_2 - t_3$ наибольшим является напряжение u_a **фазы *a***, а наименьшим – напряжение u_c **фазы *c***. В результате открыты диоды $VD2$ и $VD5$ и ток протекает по цепи: **фаза *a*** – $VD2$ – $R_{\text{н}}$ – $VD5$ – **фаза *c***.

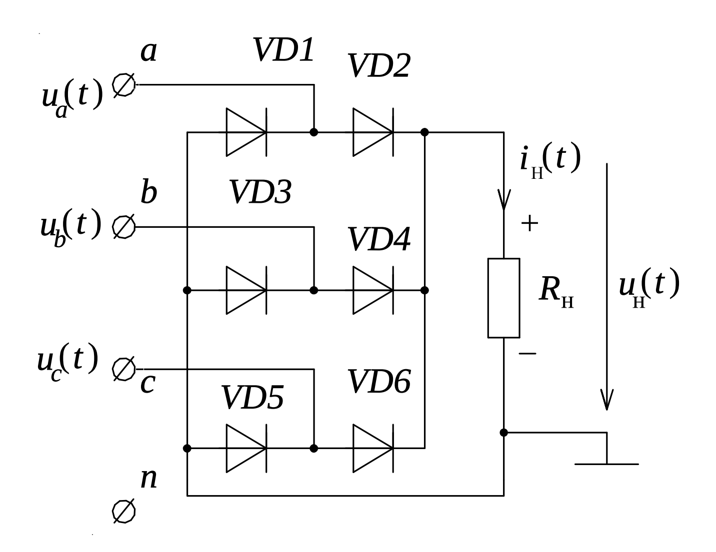


Рис. 3.8. Схема трехфазного мостового выпрямителя

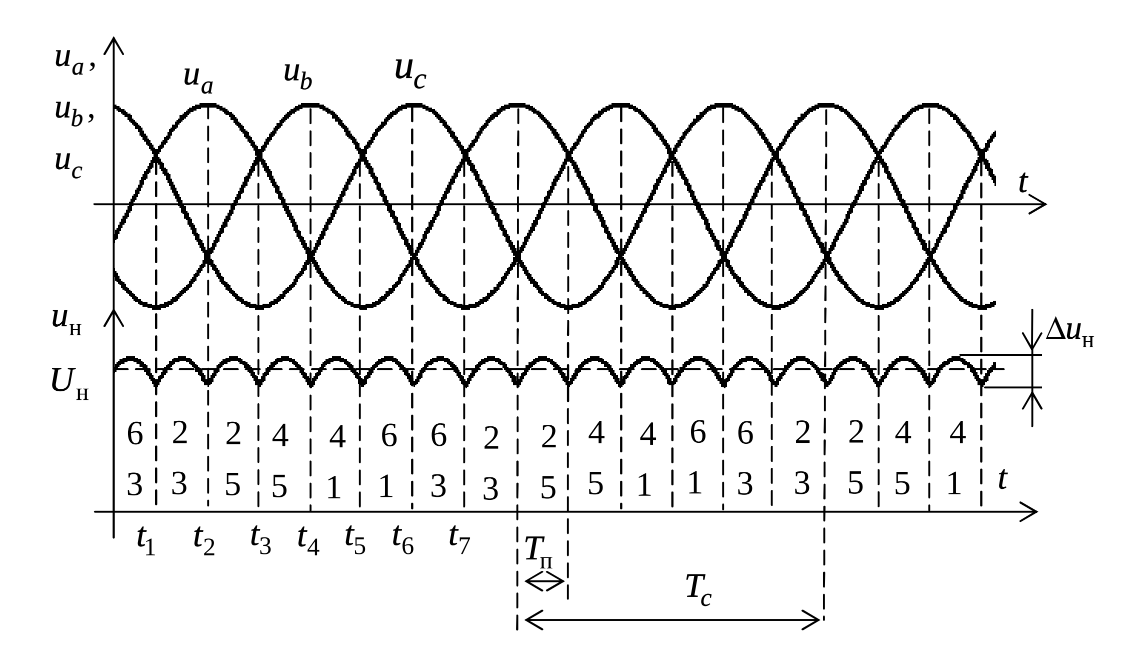


Рис. 3.9. Временные диаграммы в трехфазном мостовом выпрямителе: u_a, u_b, u_c – мгновенные значения фазных напряжений; $u_н$ – мгновенное значение напряжения на нагрузке; $U_н$ – среднее значение напряжения на нагрузке (цифры 1, 2… 6 обозначают номера открытых диодов); $\Delta u_н$ – максимальное изменение мгновенного напряжения на нагрузке

Важно, что в любом случае ток через нагрузку $R_н$ протекает в одном направлении.

При симметрии фаз сети все диоды находятся в равном положении, поэтому каждый из них открывается в течение одной шестой периода сетевого напряжения

$$t_{\text{отк}} = \frac{T_{\text{с}}}{6} = \frac{1}{6 f_{\text{с}}}.$$

Больше в 6 раза частоты сети оказывается и частота пульсаций выходного напряжения

$$f_{\text{п}} = \frac{1}{T_{\text{п}}} = \frac{6}{T_{\text{с}}} = 6 f_{\text{с}}$$

Величина напряжения на нагрузке $U_{\text{н}}$ в мостовом трехфазном выпрямителе получается в два раза больше, чем в трехфазном выпрямителе с нулевым выводом.

Благодаря трехфазному источнику качество выпрямленного напряжения получается лучше, чем в однофазных схемах. Из графиков на рис. 3.9 видно уменьшение (в сравнении с ранее рассмотренными схемами выпрямителей) коэффициента пульсаций

$$K_{\text{п}} = \frac{U_{m1}}{U_{\text{н}}} \approx \frac{\Delta u_{\text{н}}}{2U_{\text{н}}}.$$

Коэффициент пульсаций получается достаточно малым ($K_{\text{п}} \approx 5{,}7\,\%$), что позволяет во многих случаях не применять сглаживающие фильтры.

Виртуальный эксперимент

Цель работы

1. Изучить схемы и принцип действия однофазных и трехфазных выпрямителей.

2. Приобрести практические навыки по исследованию в оболочке программы *Electronics Workbench* процессов в однофазных и трехфазных выпрямителях с помощью виртуального двухканального осциллографа.

3. Научиться экспериментально определять основные параметры однофазных и трехфазных выпрямителей.

Программа работы

1. Ознакомиться с инструкцией по использованию программы *Electronics Workbench*.

2. Изучить принцип действия выпрямителей по схемам на рис. 3.2 – 3.9.

3. Выполнить исследования следующих виртуальных выпрямителей:

– однофазного однополупериодного;

– однофазного мостового;

– трехфазного с нулевым выводом;

– трехфазного мостового.

4. Экспериментально определить влияние конденсатора фильтра на величину постоянной составляющей выпрямленного напряжения на нагрузке и на форму выходного напряжения в однофазном однополупериодном и в мостовом выпрямителях.

5. Составить отчет о выполненной работе.

Виртуальная установка

Виртуальная установка для проведения экспериментов с полупроводниковыми выпрямителями (рис. 3.10) включает в себя:

– Трехфазный источник питания с фазными выводами *A*, *B*, *C* и выводом нейтрального провода *N*. Трехфазный источник питания моделируется с помощью трех источников E_A, E_B, E_C синусоидального напряжения с действующими значениями напряжения 18 В и частотой 50 Гц. Все три источника синхронизированы и имеют начальные фазы 0°, 120° и 240°, соответственно.

– Выпрямительные диоды *VD1*…*VD6* типа *D*1*N*4004*GP*.

– Сопротивление нагрузки *R* = 80 Ом.

– Емкостной *C*-фильтр. Значения емкости устанавливаются, в зависимости от опыта, равными 0 мкФ (емкость отключается), 120 мкФ и 200 мкФ.

– Двухлучевой осциллограф *PG*.

– Цифровые измерительные приборы – амперметр *PA* и два вольтметра *PV*= и *PV*~. Вольтметр *PV*= настроен на режим измерения

постоянного напряжения (режим *DC*), а вольтметр *PV~* настроен на режим измерения переменного напряжения (режим *AC*). Внутреннее сопротивление амперметра устанавливается равным 1 мОм, а внутреннее сопротивление вольтметров – 1 МОм.

– Управляемый клавишей «+» переключатель *SB.*

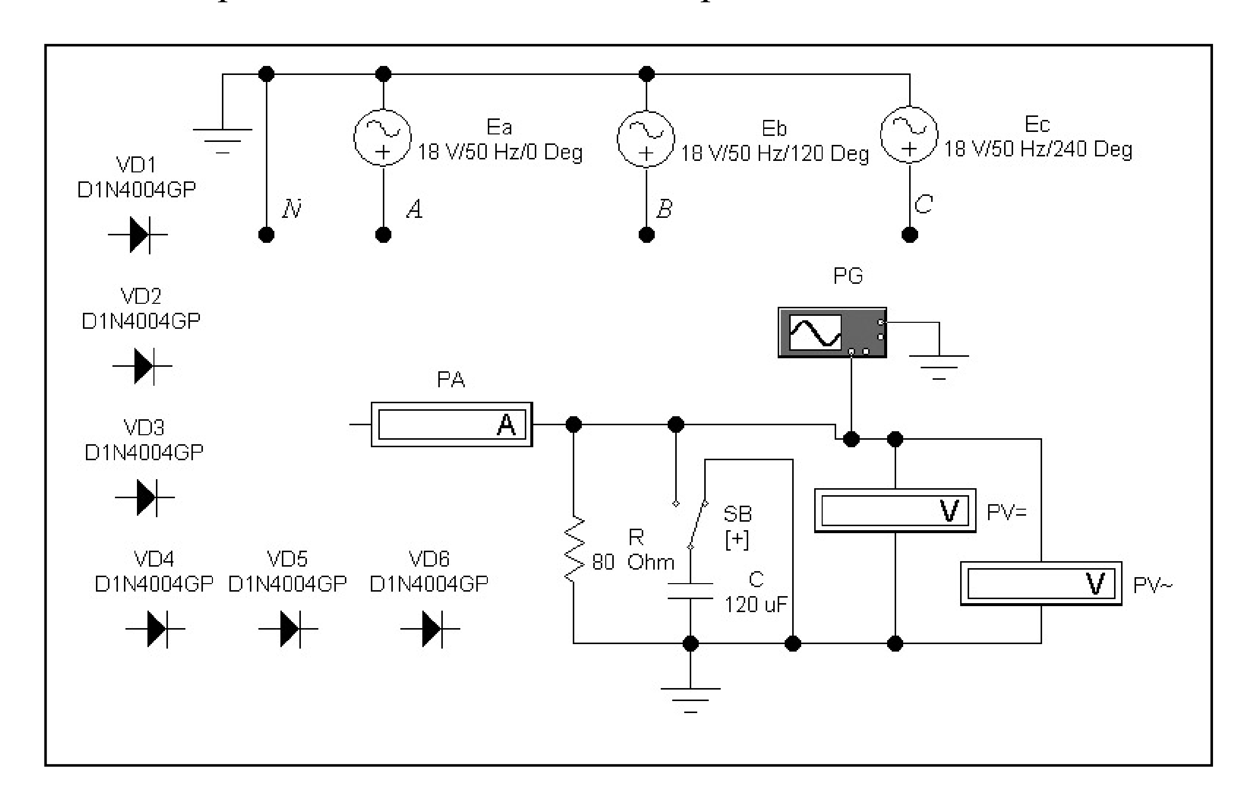


Рис. 3.10. Вид части рабочего поля программы *Electronics Workbench* с открытым файлом *Shablon3e.ewb*

Порядок выполнения работы

1. Ознакомиться с методическими указаниями по выполнению работы и правилами техники безопасности. Расписаться в журнале по технике безопасности. Ответить на контрольные вопросы и получить разрешение начать работу.

2. Включить компьютер и запустить программу *Electronics Workbench* (Рабочий стол *Windows* **à** папка «Учебный процесс» **à** **à** *Electronics Workbench*).

3. Из программы *Electronics Workbench* открыть файл *Shablon3e.ewb* с элементами, приготовленными для сборки моделируемых схем (рис. 3.10). Путь открытия файла: *File* **à** *Open* **à** в открывшемся окне *Open Circuit File* двойным щелчком левой клавиши

мыши открыть папку *LB*3*e* **à** выбрать файл *Shablon3e.ewb* **à** нажать кнопку «Открыть».

4. Сохранить открытый файл под именем № компьютера_ *Shablon3e.ewb* в папке *LB*3*e* (*File* **à** *Save As*… **à** впечатать имя сохраняемого файла, например *W2_ Shablon3e.ewb* **à** нажать кнопку «Сохранить» при помощи левой клавиши мыши.

5. Собрать электрическую схему однофазного однополупериодного выпрямителя (рис. 3.11) и предъявить ее для проверки инженеру.

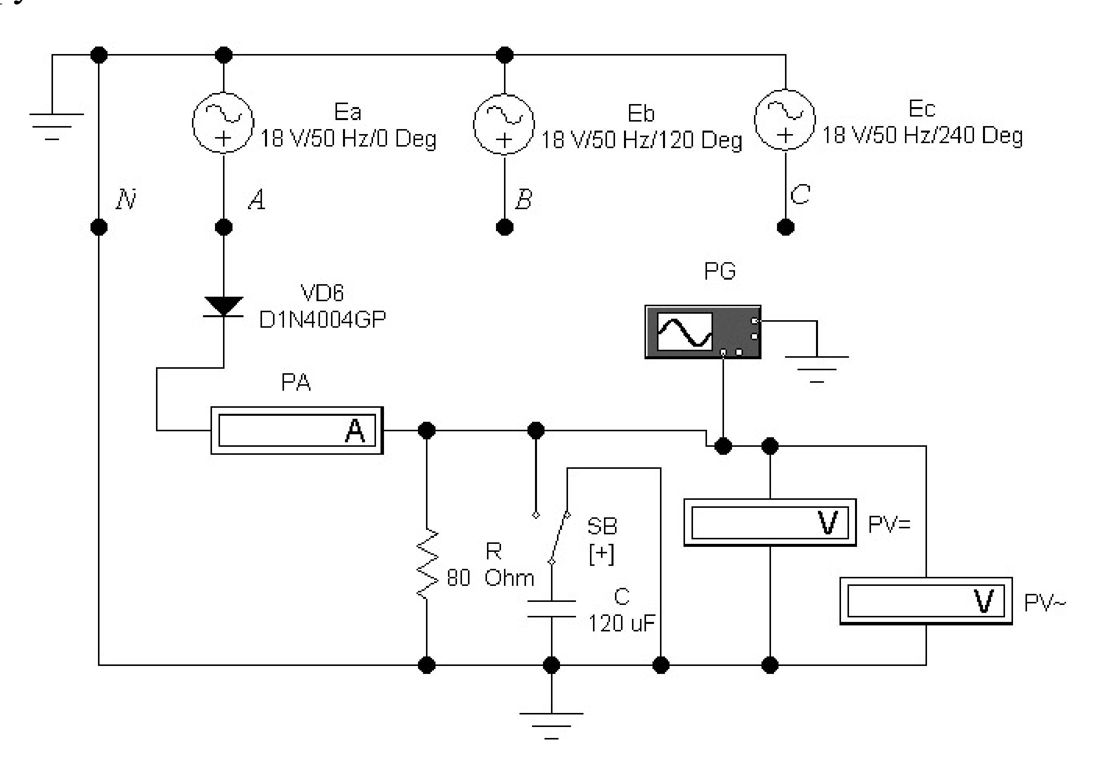


Рис. 3.11. Схема однофазного однополупериодного выпрямителя

6. Произвести подготовку осциллографа к работе:

– двойным щелчком мыши по изображению осциллографа открыть окно осциллографа;

– увеличить окно осциллографа нажатием кнопки *Expand*;

– установить длительность развертки луча канала А 5 мс/дел (*Time base* =5.00 *ms/div*);

– установить чувствительность отклонения луча по вертикали канала А 10 В/дел (*Channel* А = 10 *V/div*);

– для визуализации постоянной составляющей напряжения на нагрузке в секции *Channel* А нажать кнопку *DC* (постоянный).

7. Провести исследование однофазного однополупериодного выпрямителя при трех значениях емкости конденсатора фильтра (C=0 мкФ, C=120 мкФ, C=200 мкФ).

7.1. Включить главный тумблер питания виртуальной схемы (в верхнем правом углу рабочего окна программы *Electronics Workbench*). Измерить при C=0 мкФ, C=120 мкФ, C=200 мкФ средние значения тока $I_н$ нагрузки (с помощью амперметра *PA*), среднее значение напряжения $U_н$ на нагрузке на нагрузке (с помощью вольтметра *PV*=) и действующее значение переменной составляющей выходного напряжения $U_п$ (с помощью вольтметра *PV*~). Результаты измерений занести в табл. 3.1.

7.2. Зарисовать (личше сфотографировать) осциллограммы напряжения на нагрузке при C=0 мкФ, 120мкФ и 200 мкФ.

7.3. С помощью осциллографа измерить:

– период входного (сетевого) напряжения $T_с$;

– период пульсации $T_п$;

Внести данные измерений в табл. 3.1.

7.4. Рассчитать эквивалентное число фаз выпрямления и данные расчета внести в табл. 3.1

$$m = \frac{T_с}{T_п}.$$

8. Провести исследование однофазного мостового выпрямителя при трех значениях емкости конденсатора фильтра (C=0 мкФ, C=120 мкФ и C=200 мкФ).

8.1. Собрать электрическую схему однофазного мостового выпрямителя (рис. 3.12) и предъявить ее для проверки инженеру.

8.2. Включить главный тумблер питания виртуальной схемы. Измерить при C=0 мкФ, C=120 мкФ, C=200 мкФ средние значения тока $I_н$ нагрузки (с помощью амперметра *PA*), среднее значение напряжения $U_н$ на нагрузке (с помощью вольтметра *PV*=) и действующее значение переменной составляющей выходного напряжения $U_п$ (с помощью вольтметра *PV*~). Результаты измерений занести в табл. 3.1.

Таблица 3.1

Тип выпрямителя	$U_ф$, В	$T_с$, мс	$f_с$, Гц	C, мкФ	$I_н$, мА	$U_н$, В	$U_п$, В	$T_п$, мс	m	$К_п^{теор}$	$К_п^{эксп}$	$\frac{U_н}{U_ф}$
Однофазный однополупериодный				0						–		
				120						–		
				200						–		
Однофазный мостовой				0								
				120								
				200								
Трехфазный с нулевым выводом				0								
Трехфазный мостовой				0								

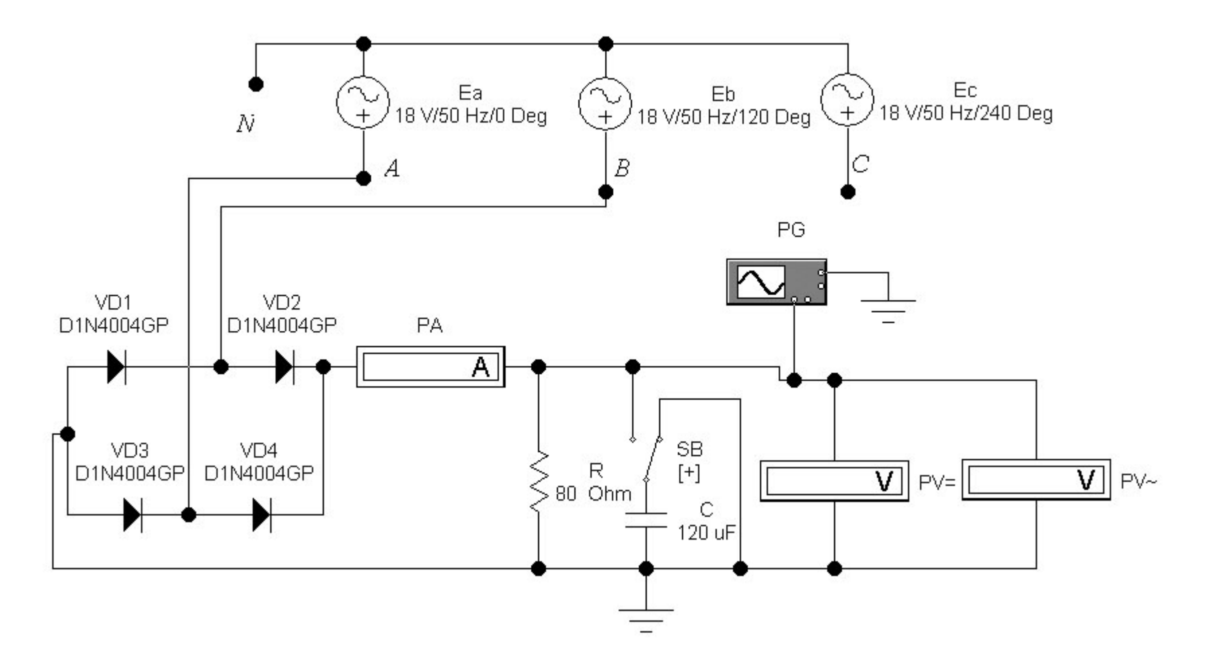


Рис. 3.12. Схема однофазного мостового выпрямителя

8.3. Зарисовать или сфотографировать осциллограммы напряжения на нагрузке при *C*=0, 120 и 200 мкФ.

8.4. С помощью осциллографа измерить:

– период входного (сетевого) напряжения $T_с$;

– период пульсации $T_п$;

Внести данные измерений в табл. 3.1.

8.5. Рассчитать и внести данные расчета в табл. 3.1:

– эквивалентное число фаз выпрямления

$$m = \frac{T_с}{T_п};$$

– экспериментальное значение коэффициента пульсаций

$$К_п^{эксп} = \sqrt{2}\frac{U_п}{U_н};$$

– теоретическое значение коэффициента пульсаций

$$К_п^{теор} = \frac{2}{m^2 - 1}.$$

8.6. Отключить питание и разобрать схему.

9. Провести исследование трехфазного однополупериодного выпрямителя без емкостного фильтра (*C*=0).

9.1. Собрать схему трехфазного выпрямителя с нулевым выводом (рис. 3.13) и предъявить ее для проверки инженеру.

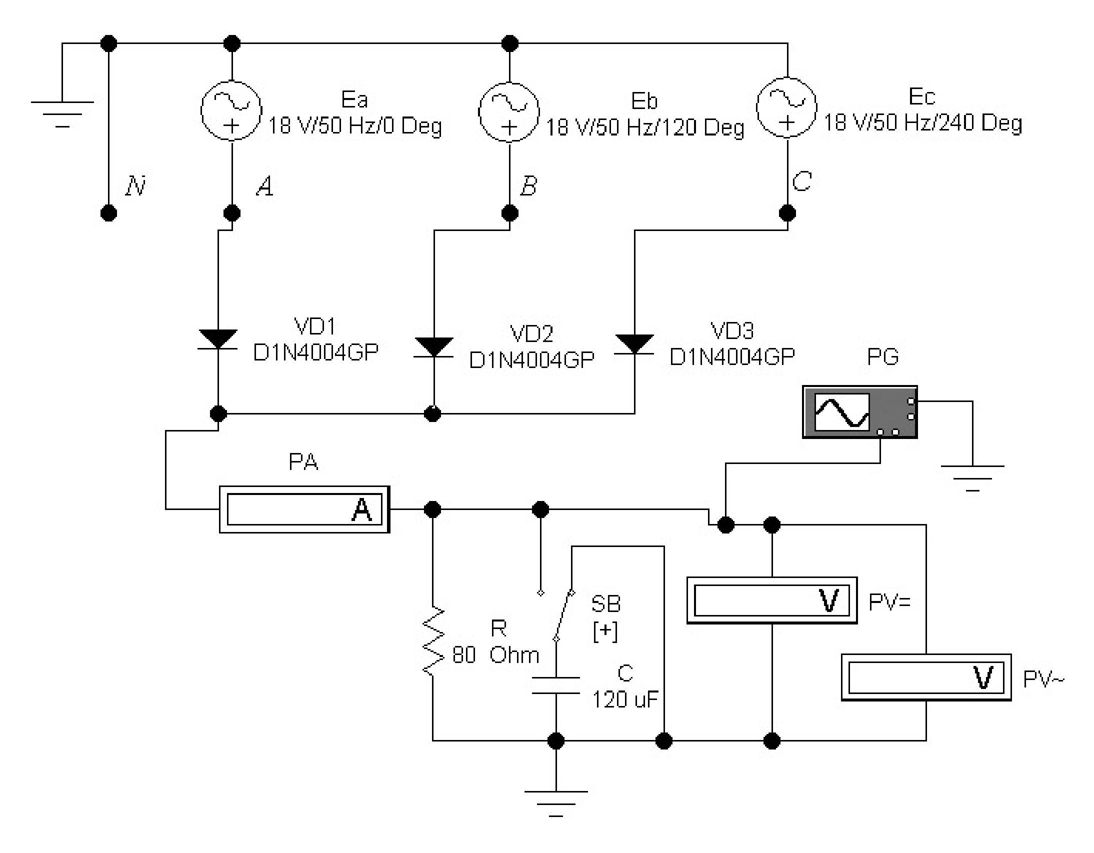


Рис. 3.13. Схема трехфазного выпрямителя с нулевым выводом

9.2. Используя последовательность действий, изложенную в п.п. 6, 8.2 – 8.5, провести виртуальный эксперимент. Полученные результаты занести в табл. 3.1.

9.3. Выключить питание моделируемой установки и разобрать схему.

10. Провести исследование трехфазного мостового выпрямителя без емкостного фильтра (*C*=0).

10.1. Собрать и предъявить для проверки инженеру схему мостового трехфазного выпрямителя (рис. 3.14).

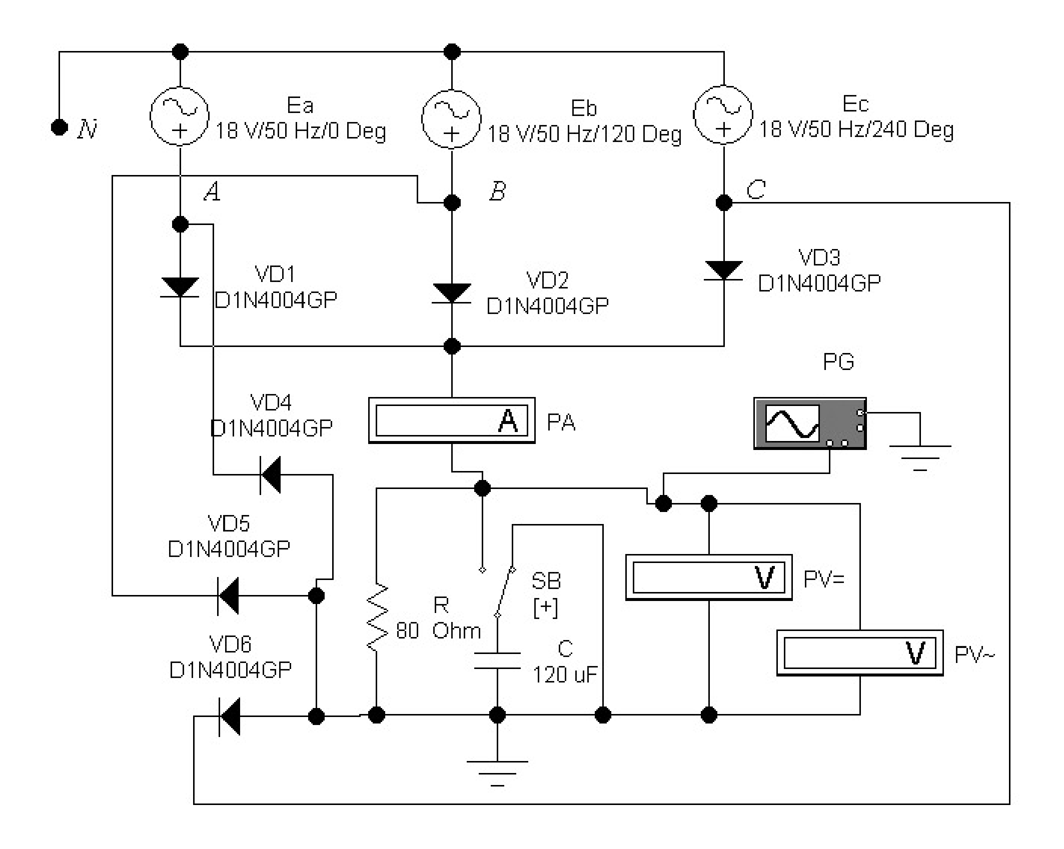


Рис. 3.14. Схема трехфазного мостового выпрямителя

10.2. Используя последовательность действий, изложенную в п.п. 6, 8.2 – 8.5, провести виртуальный эксперимент, изменив чувствительность отклонения луча по вертикали канала A до 20 В/дел (*Channel* A = 20 *V/div*). Полученные результаты занести в табл. 3.1.

10.3. Выключить питание моделируемой схемы и закрыть файл *Shablon32.ewb* без сохранения внесенных изменений (в выпадающем меню *File* выбрать *Revert to Saved…* и в возникшем окне диалога щелкнуть по клавише *OK*).

11. Закрыть программу *Electronics Workbench*.

Содержание отчета

1. Цель работы.
2. Схемы исследуемых выпрямителей.
3. Таблица с результатами измерений и вычислений.
4. Осциллограммы напряжений на нагрузке.
5. Краткие выводы по работе.

Контрольные вопросы

При допуске к виртуальным исследованиям:

1. Каковы цель и программа работы?

2. В чем заключается назначение выпрямителя?

3. Из каких основных узлов состоит выпрямитель?

4. При каком напряжении между анодом и катодом диод находится в открытом состоянии?

5. При каком напряжении между анодом и катодом диод находится в закрытом состоянии?

6.Чему примерно равно падение напряжения на открытом диоде?

7. Каков принцип действия:

– однофазного однополупериодного выпрямителя?

– однофазного мостового выпрямителя?

– трехфазного выпрямителя с нулевым выводом?

– трехфазного мостового выпрямителя?

8. Какое влияние оказывает на работу выпрямителя конденсатор фильтра?

9. От чего зависит скорость разряда конденсатора фильтра?

10. Как определяется среднее значение выпрямленного напряжения?

11. Что такое коэффициент пульсаций?

При защите результатов работы нужно уметь объяснить принцип действия всех исследованных выпрямителей и быть готовым к следующим вопросам:

1. Каков путь прохождения тока в схеме однофазного мостового выпрямителя при задании мгновенных значений напряжений на выводах однофазного источника напряжения?

2. Каков путь прохождения тока в схеме трехфазного выпрямителя с нулевым выводом при задании мгновенных значений напряжений на выводах трехфазного источника напряжения?

3. Каков путь прохождения тока в схеме трехфазного мостового выпрямителя при задании мгновенных значений напряжений на выводах трехфазного источника напряжения?

4. Как изменяется форма напряжения на нагрузке при изменении величины емкости фильтра?

5. Почему при подключении емкостного фильтра происходит увеличение среднего значения выходного напряжения выпрямителя?

8. Почему в трехфазном мостовом выпрямителе коэффициент пульсаций меньше, чем в трехфазном однополупериодном?

9. Почему в трехфазном мостовом выпрямителе среднее значение выходного напряжения больше, чем в трехфазном однополупериодном?

4. ДВУХКАСКАДНЫЙ УСИЛИТЕЛЬ ПЕРЕМЕННОГО ТОКА

Теоретические сведения

Электронными усилителями называют устройства, которые обеспечивают усиление входных электрических сигналов по одному либо нескольким его параметрам – по напряжению, по мощности, по току.

Наибольшее распространение в технике получили усилители напряжения. Одним из основных параметров усилителей этого типа является коэффициент усиления по напряжению

$$K_U = \frac{U_{\text{вых}}}{U_{\text{вх}}},$$

где $U_{\text{вых}}$ – выходное, а $U_{\text{вх}}$ – входное напряжения усилителя.

Коэффициент усиления по напряжению зависит от частоты. Отображаемая на графике зависимость коэффициента усиления от частоты называется амплитудно-частотной характеристикой (АЧХ) усилителя.

На рис. 4.1 приведена типовая АЧХ усилителя переменного тока. Из неё видно, что усилители переменного тока обеспечивают усиление сигналов, начиная с нижней граничной частоты $f_{\text{н}}$ до верхней граничной частоты $f_{\text{в}}$. Эту область называют областью средних частот или полосой пропускания усилителя. Нижнюю и верхнюю граничные частоты определяют обычно из условия:

$$K_U(f_{\text{н}}) = \frac{\sqrt{2}}{2} K_0 = 0{,}707 K_0; \;\; K_U(f_{\text{в}}) = \frac{\sqrt{2}}{2} K_0 = 0{,}707 K_0,$$

где K_0 является средним значением коэффициента усиления в области средних частот.

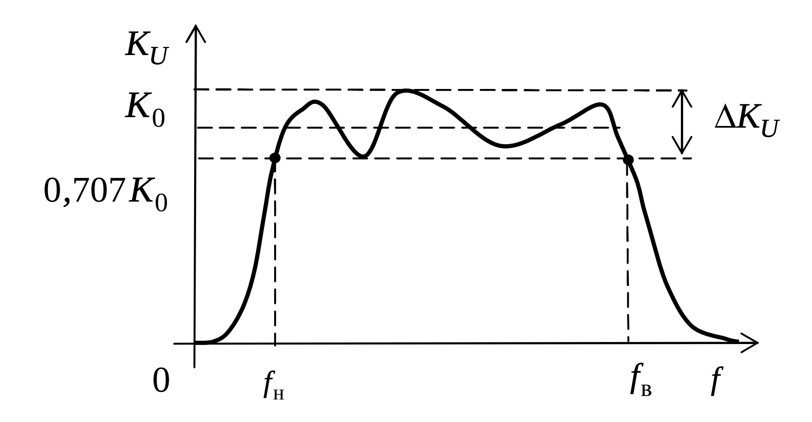


Рис. 4.1. АЧХ усилителя переменного тока

Неравномерность АЧХ в полосе пропускания γ количественно оценивают в децибелах

$$\gamma = 20\lg\frac{\Delta K_U}{K_0}.$$

Важной характеристикой усилителя переменного тока является его амплитудная характеристика – зависимость величины выходного напряжения усилителя от входного. Амплитудная характеристика снимается при синусоидальном входном сигнале заданной частоты. Типовая амплитудная характеристика усилителя приведена на рис. 4.2.

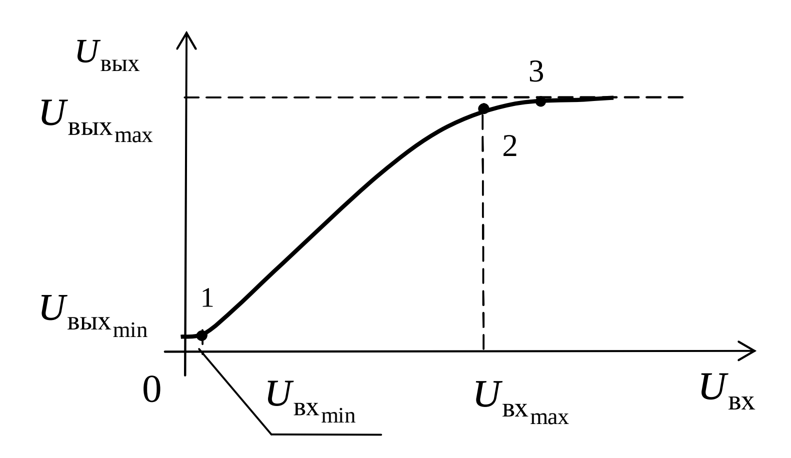


Рис. 4.2. Амплитудная характеристика усилителя переменного тока

При отсутствии входного сигнала ($U_{вх} = 0$) на выходе усилителя регистрируется некоторое фоновое напряжение $U_{вых_{min}}$ из-за на-

водок от внешних источников помех, пульсаций источника питания и внутренних шумов усилителя.

При $U_{вх} \geq U_{вх_{min}}$ (правее точки 1) полезный сигнал начинает превышать уровень фона и выходное напряжение нарастает пропорционально входному напряжению.

В точке 2 рост выходного напряжения существенно замедляется, так как начинается ограничение выходного сигнала. Сначала начинают «срезаться» верхушки одной из полуволн синусоидального сигнала (положительной или отрицательной), а затем и обеих (примерно в точке 3). С каких полуволн начинается процесс ограничения, зависит от напряжения $U_{0к}$ покоя транзистора. При $U_{0к} < 0,5E_{п}$ первыми начинают «срезаться» верхушки отрицательных полуволн выходного синусоидального сигнала. При $U_{0к} > 0,5E_{п}$ первыми начинают «срезаться» верхушки положительных полуволн.

Правее точки 3 выходной синусоидальный сигнал превращается в последовательность почти прямоугольных импульсов. Таким образом, рабочим участком является участок 1 – 2.

При усилении малых сигналов может оказаться, что одного усилительного каскада недостаточно для получения нужного коэффициента усиления. В этих случаях создают многокаскадные усилители путем последовательного включения каскадов. На рис. 4.3 приведена структурная схема двухкаскадного усилителя.

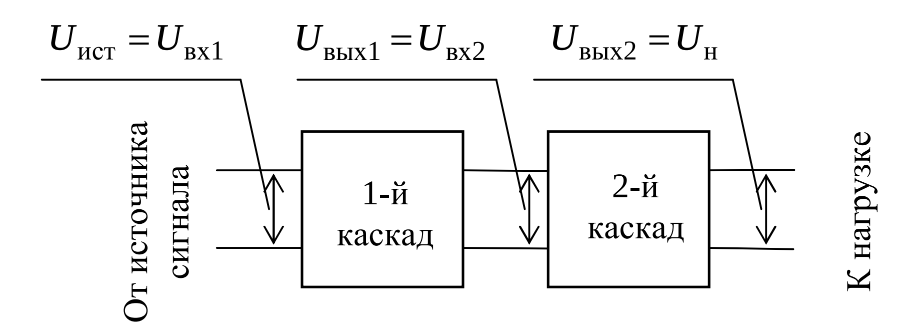


Рис. 4.3. Структурная схема усилителя переменного тока

Коэффициент усиления многокаскадного усилителя равен произведению коэффициентов усиления входящих в него каскадов:

$$K_U = \frac{U_{\text{н}}}{U_{\text{ист}}} = \frac{U_{\text{вых2}}}{U_{\text{вх1}}} \cdot \frac{U_{\text{вых1}}}{U_{\text{вых1}}} = \frac{U_{\text{вых1}}}{U_{\text{вх1}}} \cdot \frac{U_{\text{вых2}}}{U_{\text{вх2}}} = K_{U1} \cdot K_{U2}.$$

Связь между каскадами в усилителях переменного тока обычно осуществляют при помощи разделительных конденсаторов.

Схема транзисторного двухкаскадного усилителя приведена ниже на рис. 4.4.

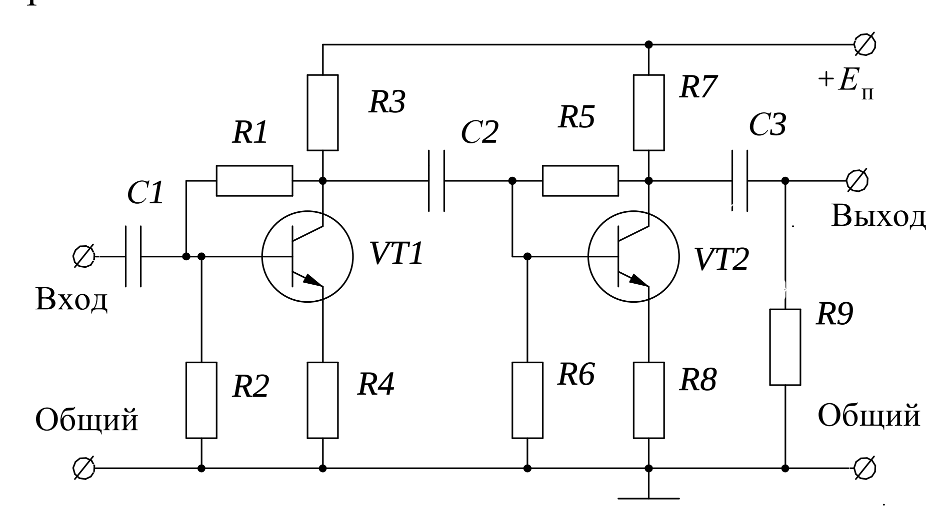


Рис. 4.4. Схема двухкаскадного транзисторного усилителя

Оба каскада усилителя выполнены по идентичным схемам с общим эмиттером и работают в режиме класса А, т.е. без отсечки коллекторного тока.

Режимы работы транзисторов $VT1$ и $VT2$ по постоянному току задаются при помощи базовых делителей $R1, R2$ и $R5, R6$, эмиттерных резисторов $R4$ и $R8$ и коллекторных резисторов $R3$ и $R7$. Благодаря действию отрицательной обратной связи по напряжению (через резистор $R1$ в первом каскаде и резистор $R5$ во втором) и отрицательной обратной связи по току (за счет включения в цепи эмиттеров резисторов $R4$ и $R8$) достигается высокая стабильность токов и напряжений покоя коллекторов транзисторов в каскадах.

Для исключения влияния источника входного сигнала на ток и напряжения покоя транзистора $VT1$ применен разделительный конденсатор $C1$. Разделительный конденсатор $C2$ обеспечивает развязку первого и второго каскадов усилителя по постоянному току. Для исключения влияния нагрузки на ток и напряжение покоя транзистора $VT2$ применен разделительный конденсатор $C3$.

Работа усилителя заключается в следующем. Слабый синусоидальный сигнал подается на вход усилителя и через разделительный конденсатор $C1$ поступает на базу транзистора $VT1$. Возникает синусоидальный ток базы, который в первом приближении пропорционален входному напряжению. Пропорционально изменениям тока базы происходят изменения тока коллектора, причем эти изменения в десятки раз больше изменений тока базы (транзистор осуществляет усиление тока базы). Между эмиттером и коллектором транзистора $VT1$ возникает переменная составляющая напряжения, которая через разделительный конденсатор $C2$ поступает на базу транзистора $VT2$ второго каскада.

Сигнал на выходе первого каскада существенно больше входного и сдвинут относительно него по фазе на 180°. Каскад с ОЭ усиливает и инвертирует входной сигнал.

Второй каскад усилителя работает аналогично первому. С его выхода (коллектор $VT2$) сигнал в нагрузку (сопротивление $R9$) поступает через разделительный конденсатор $C3$. Этот каскад так же, как и первый, усиливает и инвертирует свой входной сигнал. В итоге получается, что рассматриваемый двухкаскадный усилитель является неинвертирующим.

Виртуальный эксперимент

Цель работы

1. Изучить устройство двухкаскадного полупроводникового усилителя низкой частоты.

2. Приобрести практические навыки виртуальных исследований усилителей переменного тока в оболочке программы *Electronics Workbench*.

3. Экспериментально подтвердить теоретические знания, полученные на лекциях по полупроводниковым усилителям низкой частоты.

Программа работы

1. Изучить принцип действия виртуального двухкаскадного усилителя.

2. Получить экспериментально данные и построить амплитудную характеристику усилителя $U_{вых} = f(U_{вх})$ на частоте $f = 5$ кГц,

3. Получить экспериментальные данные и построить амплитудно-частотную характеристики усилителя $K_U = f(f)$ при $U_{вх} = 50$ мВ, используя генератор синусоидальных колебаний и вольтметры.

4. Снять амплитудно-частотную характеристику усилителя, используя *Bode`Plotter*.

5. Составить отчёт о выполненной работе.

Виртуальная установка

Виртуальная установка для исследуемого двухкаскадного усилителя переменного тока содержит:

– источник усиливаемого сигнала в виде генератора сигналов низкой частоты *PG1* (*Function Generator*);

– три милливольтметра *PV1, PV2, PV3,* настроенные на режим измерения переменного тока (режим *AC*);

– двухканальный осциллограф *PG2*;

– транзисторы *VT1, VT2* типа 2*N*2222*A* из библиотеки 2*n*;

– резисторы *R1…R9* и конденсаторы *C1, C2* и *C3,* номиналы которых указаны на схеме рис. 4.5.

Порядок выполнения работы

1. Ответить на контрольные вопросы и расписаться в журнале по технике безопасности.

2. Ознакомиться с виртуальными электрическими схемами, приборами и элементами, используемыми в работе.

3. Получить у преподавателя разрешение на выполнение работы, включить компьютер и запустить программу *Electronics Workbench*. Путь запуска: рабочий стол *Windows* à папка «Учебный процесс» à ярлык программы *Electronics Workbench*.

4. Из программы *Electronics Workbench* открыть файл *2usilit_1.ewb* с виртуальной установкой (см. рис. 4.5) для исследования двухкаскадного усилителя переменного тока. Путь открытия файла: *File* à *Open* à в открывшемся окне *Open Circuit File* двойным щелчком левой клавиши мыши открыть папку *LR_electro* à выбрать файл *2usilit_1.ewb* à нажать кнопку «Открыть».

5. Сохранить открытый файл под именем № компьютера_ *2usilit_1.ewb* в папке *LR_electro* (*File* **à** *Save As*… **à** впечатать имя сохраняемого файла, например, *W2_2usilit_1.ewb* **à** нажать кнопку «Сохранить».

6. Провести исследование амплитудной характеристики двухкаскадного усилителя переменного тока.

6.1. Проверить параметры вольтметров. Вызвав диалоговое окно *Voltmeter Properties*, открыть вкладку *Value* и в окошке *Mode* задать тип вольтметра – *AC* (вольтметр переменного тока). В окошке *Resistance* (*R*) установить внутреннее сопротивление вольтметра 1 МОм.

6.2. Настроить функциональный генератор *Function Generator* (*PG1*) на режим синусоидальных колебаний для чего нажать кнопку . Установить начальную частоту (*Frequency*) $f = 5$ кГц, длительность рабочего цикла (*Duty cycle*) 50 %, амплитудное значение выходного сигнала $U_{\text{вых}_m} = 0$ мВ, постоянную составляющую выходного сигнала генератора *Offset* $U_{=} = 0$ В.

6.3. Включить виртуальную установку с помощью выключателя в правом верхнем углу экрана и снять амплитудную характеристику усилителя на частоте $f = 5$ кГц, изменяя амплитудное значение синусоидального сигнала на входе усилителя в соответствии с данными табл. 4.1. Действующие значения входных и выходных напряжений каскадов измерять при помощи милливольтметров $PV1, PV2, PV3$.

7. Исследовать форму выходных напряжений $U_{\text{вых}1}$ и $U_{\text{вых}2}$ осциллографом и отметить, при каком входном напряжении $U_{\text{вх}}$ происходит искажение формы синусоиды. Для этого:

– Двойным щелчком левой клавиши мыши по пиктограмме осциллографа открыть осциллограф.

– Установить длительность развертки (*Time base*) 0,5 мс/дел.

– Установить чувствительность отклонения канала **A** 500 мВ/дел, а канала **B** – 5 В/дел.

– Установить режим *DC* работы каналов **A** и **B**.

– Сместить луч канала **A** по вертикали вниз на два деления вниз (*Y position* = -2).

– Включить лабораторную установку и при $U_{\text{вх}_m} = 50$ мВ зарисовать (или сфотографировать, или скопировать через буфер программы *Electronics Workbench*) форму выходного напряжения усилителя.

– Увеличивая амплитуду входного сигнала зафиксировать на экране осциллографа появление искажений выходного сигнала усилителя. Записать значения входного сигнала при котором наступают искажения и зарисовать (сфотографировать или скопировать через буфер программы *Electronics Workbench*) форму выходного напряжения усилителя.

Таблица 4.1

$U_{\text{вх}_m}$, мВ	0	10	20	80	100	150	200	250	300
$U_{\text{вх}}$, мВ									
$U_{\text{вых1}}$, мВ									
$U_{\text{вых2}}$, В									
K_{U1}									
K_{U2}									
K_U									

8. Вычислить коэффициенты усиления каскадов и усилителя по напряжению и результаты занести в табл. 4.1:

$$K_{U1} = \frac{U_{\text{вых1}}}{U_{\text{вх}}};\ K_{U2} = \frac{U_{\text{вых2}}}{U_{\text{вых1}}};\ K_U = \frac{U_{\text{вых2}}}{U_{\text{вх}}}.$$

8.1. Убедиться, что $K_U = K_{U1} \cdot K_{U2}$.

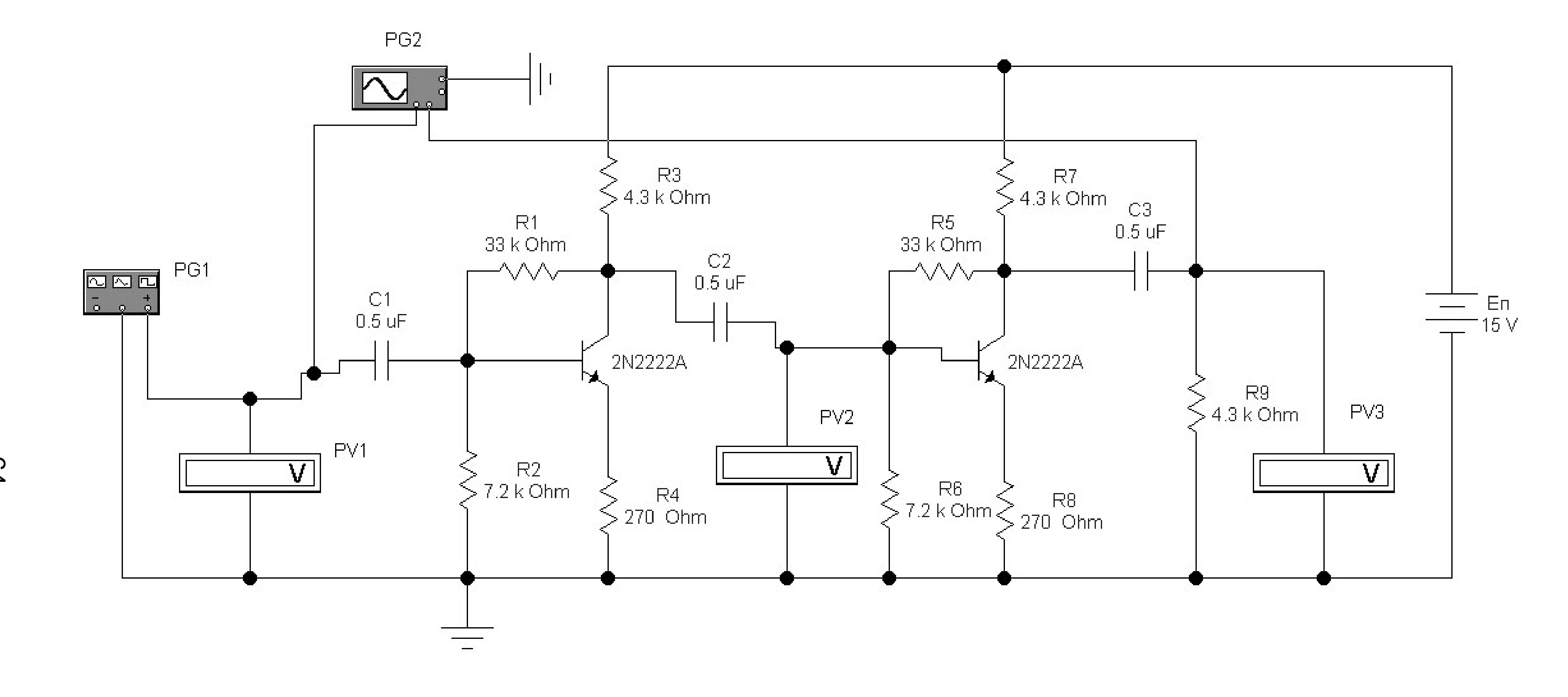


Рис. 4.5. Виртуальная установка для исследования характеристик двухкаскадного транзисторного усилителя при помощи генератора синусоидальных колебаний и вольтметров

9. Снять амплитудно-частотную характеристику (АЧХ) усилителя двумя способами:

– используя генератор синусоидальных колебаний и вольтметры;

– используя измеритель амплитудно-частотных характеристик (АЧХ) – *Bode`Plotter*.

9.1. Измерение АЧХ двухкаскадного усилителя при помощи генератора синусоидальных колебаний и вольтметров.

9.1.1. Открыть файл *2usilit_1.ewb* с виртуальной установкой рис. 4.5 и сохранить его под именем № компьютера_ *2usilit_1.ewb* в папке *LR_electro*, выполнив для этого действия, перечисленные в п.п. 4 и 5.

9.1.2. Настроить функциональный генератор *Function Generator* (*PG1*) на режим синусоидальных колебаний, нажав кнопку . Установить длительность рабочего цикла (*Duty cycle*) 50 %, амплитудное значение выходного сигнала $U_{\text{вых}_m} = 70{,}7$ мВ, постоянную составляющую выходного сигнала генератора *Offset* $U_{=} = 0$ В.

9.1.3. Включить установку и снять АЧХ усилителя, поддерживая неизменной величину входного напряжения $U_{\text{вх}_m}$ усилителя. Частоту сигнала, подаваемого на вход усилителя изменять в соответствии с данными табл. 4.2. Действующие значения входных $U_{\text{вх}}$ и $U_{\text{вх}2}$ и выходного $U_{\text{вых}2}$ напряжений каскадов измерять при помощи вольтметров $PV1, PV2, PV3$, которые все должны работать в режиме *AC*.

9.1.4. Вычислить коэффициент усиления для разных частот в разах

$$K_U = \frac{U_{\text{вых}2}}{U_{\text{вх}}};$$

и в децибелах

$$K_{U_{\text{дБ}}} = 20\lg\frac{U_{\text{вых}2}}{U_{\text{вх}}}$$

и занести результаты в табл. 4.2.

9.2. Измерение АЧХ двухкаскадного усилителя при помощи *Bode`Plotter*.

Bode`Plotter представляет собой измерительный прибор, предназначенный для построения АЧХ или фазочастотной характеристики (ФЧХ) электронных устройств. Он объединяет в себе генератор синусоидальных колебаний качающейся частоты и экранный видеорегистратор. За время нарастания частоты от начального значения $f_{\min}$ до конечного – $f_{\max}$ луч на экране видеорегистратора проходит путь от левой границы экрана до правой. Закон изменения частоты во времени может быть задан линейным или логарифмическим.

Таблица 4.2

f, кГц	0,05	0,1	0,15	0,2	0,5	1	10	2000	2500	3000	3500
$U_{вых2}$, В											
K_U, раз											
K_U, дБ											

Отклонение луча по вертикали происходит в зависимости от коэффициента усиления по напряжению исследуемого устройства. Величина отклонения луча может быть пропорциональной коэффициенту усиления каскада на данной частоте, а может изменяться по логарифмической зависимости.

Лицевая панель моделируемого в программе *Electronics Workbench Bode`Plotter* показана на рис. 4.6. По горизонтали экрана отображается ось частот в линейном или в логарифмическом масштабе. Тип оси задают кнопками *Horizontal Log* или *Lin*. Тип вертикальной оси может быть установлен линейным (нажата кнопка *Vertical Lin*) или логарифмическим (нажата кнопка *Vertical Log*). В последнем случае коэффициент усиления получается в децибелах.

На экране имеется перемещаемый стрелками ⇐ и ⇒ по оси частот бегунок. Значение текущего значение частоты и коэффициента усиления в месте установки бегунка отображаются в окошках лицевой панели.

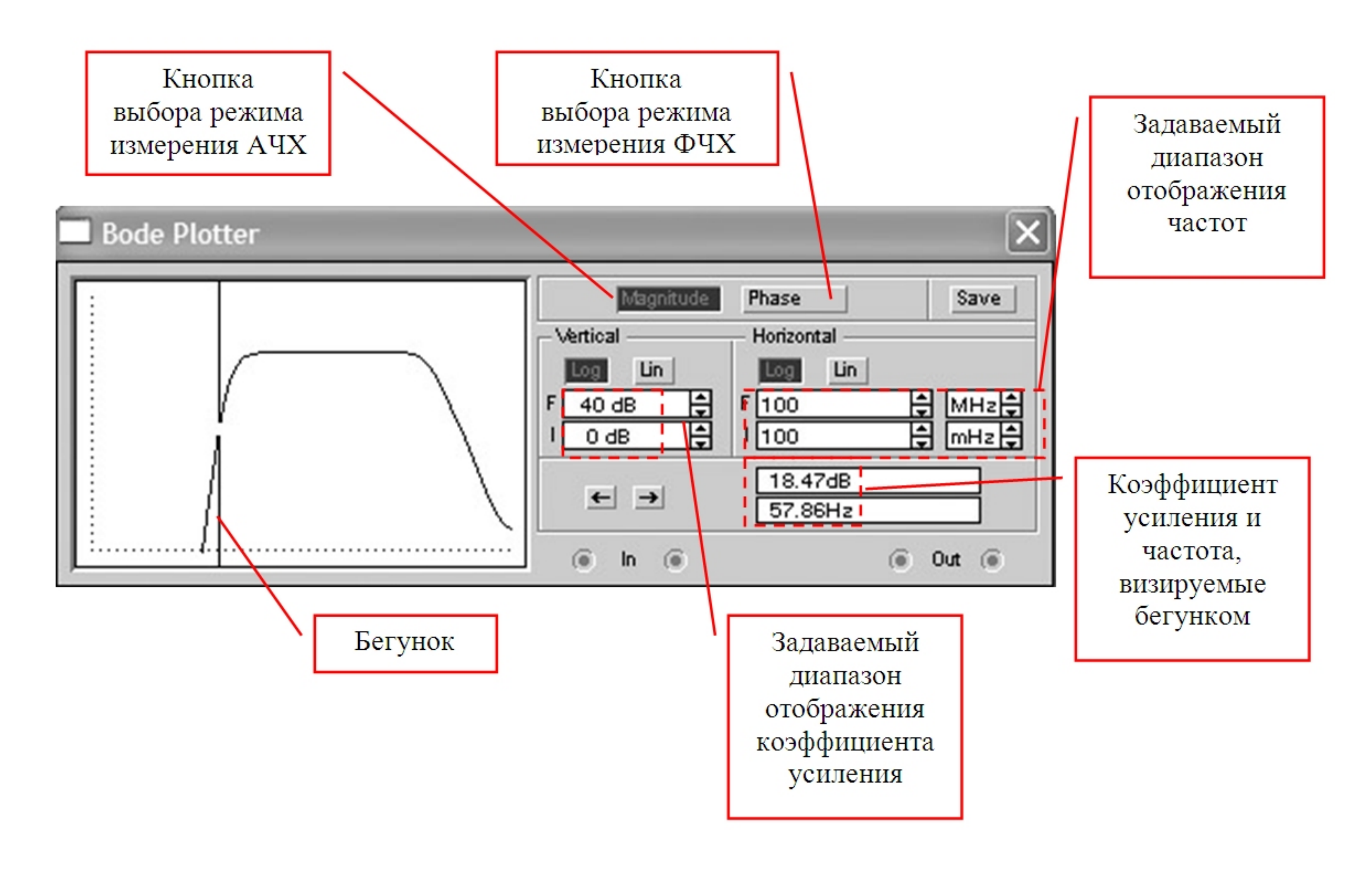


Рис. 4.6. Лицевая панель *Bode`Plotter*

9.2.1. Открыть файл *2usilit_2.ewb* с виртуальной установкой рис. 4.7 и сохранить его под именем № компьютера_ *2usilit_2.ewb* в папке *LR_electro*, выполнив для чего действия, перечисленные в п.п. 4 и 5.

9.2.2. Установить логарифмический масштаб по оси частот (по горизонтали) и по оси коэффициента усиления (по вертикали). Пределы измерения коэффициента усиления (по вертикали) задать от $I = 0$ дБ до $F = 40$ дБ. Диапазон частот задать от $I = 100$ мГц до $F = 100$ МГц.

9.2.3. Включить виртуальную установку и получить на экране АЧХ двухкаскадного усилителя. Перемещая бегунок определить:

– коэффициент усиления в области средних частот K_{U_0} (на частоте 5 кГц);

– нижнюю $f_н$ и верхнюю $f_в$ частоты усилителя, когда коэффициент усиления по напряжению становится на 3 дБ меньше, чем K_{U_0} [дБ].

Результаты измерений занести в табл. 4.3.

Таблица 4.3

Коэффициент усиления в области средних частот K_{U_0} дБ	
Коэффициент усиления в области средних частот K_{U_0}, раз	
Нижняя граничная частота $f_н$, Гц	
Верхняя граничная частота $f_в$, МГц	

10. Показать полученные данные преподавателю и после получения разрешения закрыть программу *Electronics Workbench* без сохранения файла.

Содержание отчета

1. Цель и программа работы.
2. Электрические схемы экспериментальных установок.
3. Таблицы и графики амплитудной и амплитудно-частотной характеристик усилителя.
4. Осциллограммы неискаженного и искаженного выходного сигнала усилителя.
5. Выводы.

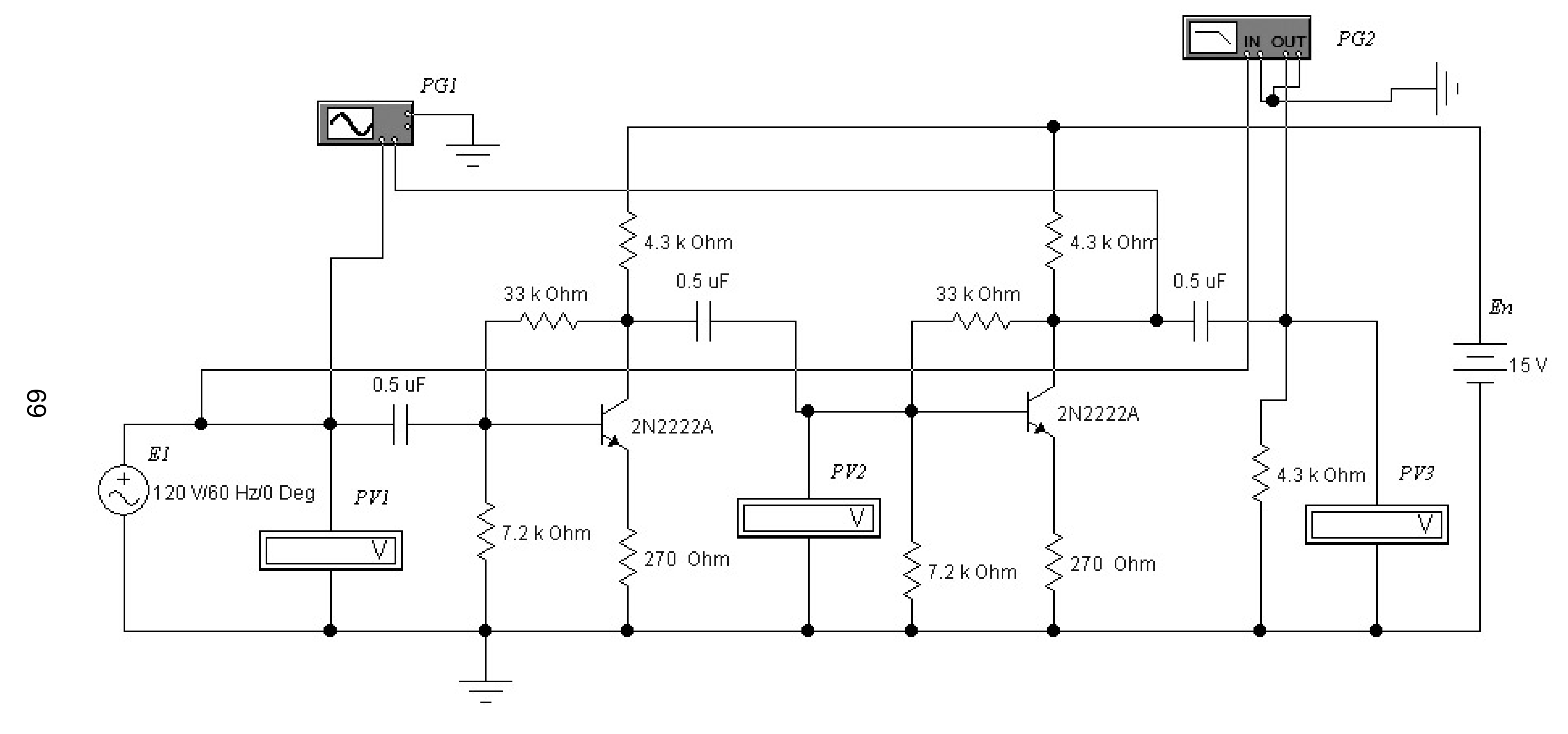


Рис. 4.7. Виртуальная установка для исследования АЧХ двухкаскадного усилителя при помощи *Bode`Plotter*

Контрольные вопросы

При допуске к виртуальным исследованиям:

1. Какую функцию выполняют усилительные каскады и где они находят применение?

2. Что называется коэффициентом усиления усилителя по напряжению?

3. Каково назначение элементов транзисторного усилителя?

4. Что называется амплитудной и амплитудно-частотной характеристиками усилителя?

5. Чему равен коэффициент усиления многокаскадного усилителя?

6. Какие органы управления имеются у функционального генератора (*Function Generator*)?

7. Что представляет собою *Bode`Plotter* и какие у него органы управления?

При защите результатов работы необходимо уметь ответить на все вышеперечисленные вопросы и, кроме того:

1. В чем заключается работа цепи температурной стабилизации в усилителе?

2. Как задается в исследуемом усилителе режим покоя транзисторов?

3. Какую функцию выполняют конденсаторы в усилителе?

4. Какие нелинейные искажения наблюдаются на экране осциллографа?

5. Каковы причины появления нелинейных искажений?

6. Как определяется полоса пропускания усилителя?

7. Как происходит усиление сигнала в усилителе?

8. Почему наибольшее распространение в схемах усилителей получил каскад с общим эмиттером?

5. АНАЛОГОВЫЕ УСТРОЙСТВА НА ОПЕРАЦИОННЫХ УСИЛИТЕЛЯХ

Теоретические сведения

Общие положения

Операционные усилители (ОУ) – это многокаскадные усилители постоянного тока, имеющие дифференциальный вход и несимметричный выход и обладающие большим дифференциальным коэффициентом усиления по напряжению $K_U^{\text{диф}}$. Свое название ОУ получили в связи с реализацией на их основе различных алгебраических операций (сложения, вычитания, дифференцирования и т.д.).

Амплитудно-частотная характеристика ОУ приведена на рис. 5.1. Нижняя граничная частота у ОУ принципиально равна нулю ($f_{\text{н}} = 0$). Частота единичного усиления сигнала (f_1) зависит от типа ОУ и лежит в диапазоне значений $f_1 = 10^5...10^8$ Гц.

Как видно из амплитудно-частотной характеристики ОУ способны усиливать не только сколь угодно медленно изменяющиеся во времени сигналы ($f \to 0$), т. е. постоянный ток, но и сигналы переменного тока.

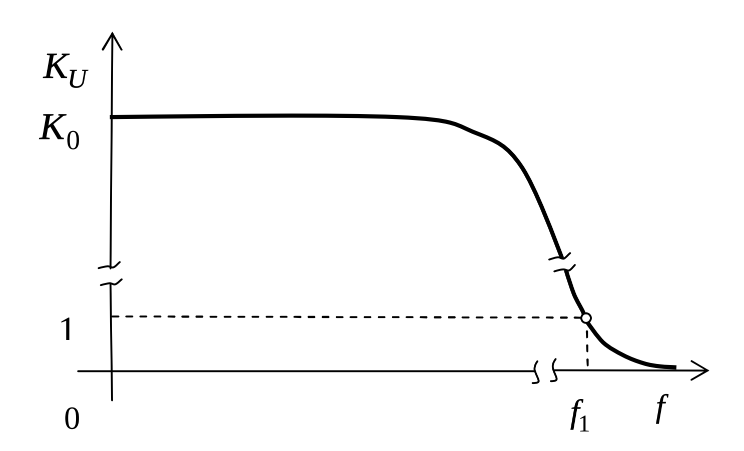


Рис. 5.1. Амплитудно-частотная характеристика ОУ

На основе ОУ легко создать высокоточные усилители постоянного и переменного токов, сумматоры, интеграторы, дифференциаторы, логарифмические усилители и т. д. Перечисленные аналоговые

устройства отличаются лишь цепями отрицательной обратной связи, охватывающими ОУ. Без обратных связей ОУ используются в очень редких случаях.

Условные графические обозначения ОУ по отечественным и зарубежным стандартам приведены на рис. 5.2. Токи и напряжения в ОУ показаны на рис. 5.3.

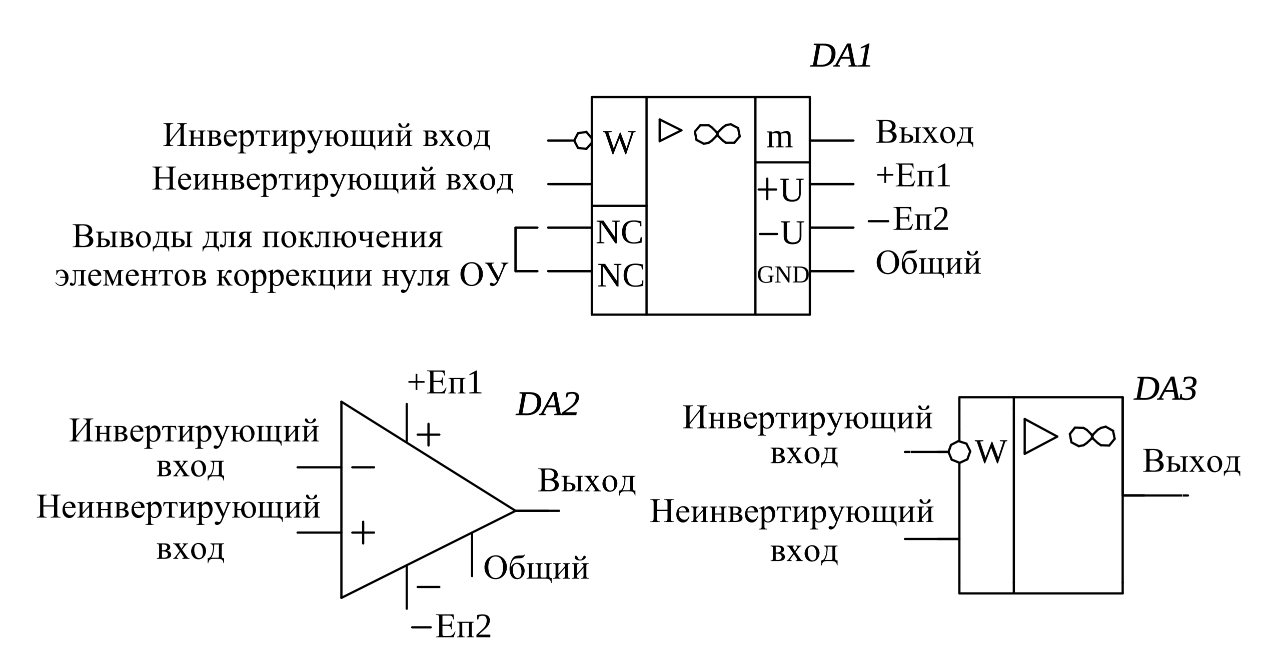


Рис. 5.2. Условные графические обозначения ОУ:
DA1 и *DA3* – по отечественным стандартам;
DA2 – по зарубежным стандартам

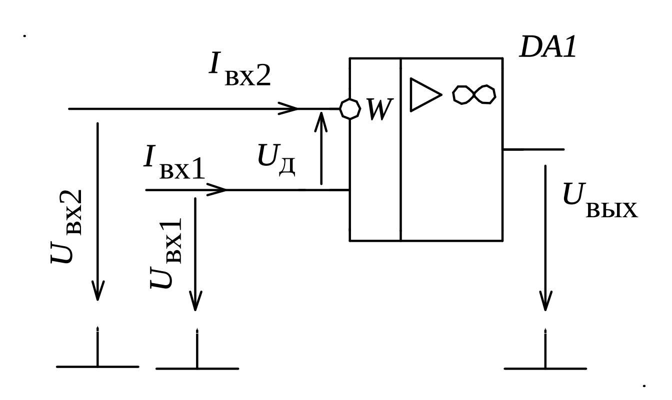


Рис. 5.3. Токи и напряжения в ОУ

Напряжение на выходе ОУ, не охваченного обратной связью (см. рис. 5.3), можно представить в следующем виде:

$$U_{\text{вых}} = K_U^{\text{диф}}(U_{\text{вх1}} - U_{\text{вх2}}) + U_{\text{см0}}^{\text{вых}} = K_U^{\text{диф}} \cdot U_{\text{д}} + U_{\text{см0}}^{\text{вых}},$$

где $U_{\text{вх1}}$ и $U_{\text{вх2}}$ – напряжения на входах ОУ; $U_{\text{д}} = U_{\text{вх1}} - U_{\text{вх2}}$ – разность напряжений между входами ОУ; $K_U^{\text{диф}} = \dfrac{U_{\text{вых}}}{U_{\text{д}}} = \dfrac{U_{\text{вых}}}{U_{\text{вх1}} - U_{\text{вх2}}}$ – дифференциальный коэффициент усиления ОУ по напряжению; $U_{\text{см0}}^{\text{вых}}$ – паразитная составляющая выходного напряжения, называемая напряжением смещения нуля на выходе.

ОУ в $K_U^{\text{диф}}$ раз усиливает разность входных сигналов $U_{\text{д}}$.

Для эквивалентного сопоставления ОУ различных типов напряжение смещения нуля оценивается, как приведенное к входу усилителя:

$$U_{\text{см0}} = \frac{U_{\text{см0}}^{\text{вых}}}{K_U^{\text{диф}}}.$$

На рис. 5.4 представлена дифференциальная передаточная характеристика ОУ – зависимость его выходного напряжения от разности напряжений на входах.

На передаточной характеристике можно выделить три участка. Два участка насыщения, а третий (между ними) – линейный. Линейный участок очень узкий и составляет единицы-десятки милливольт. Только в пределах линейного участка возможно усиление разности входных сигналов. В областях насыщения усиление невозможно. Из передаточной характеристики видно, что напряжение смещения нуля, приведенное к входу $U_{\text{см0}}$, численно равно такому входному напряжению ОУ, которое ему надо подать на вход с соответствующим знаком, чтобы получить выходное напряжение, равное нулю.

В настоящее время ОУ выпускаются в интегральном исполнении в достаточно большом ассортименте.

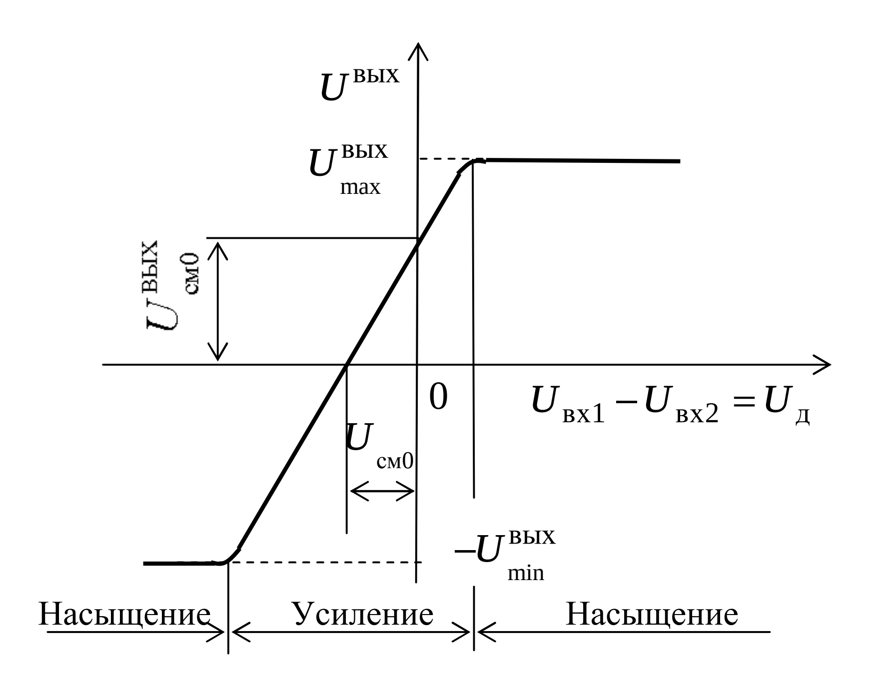


Рис. 5.4. Дифференциальная передаточная характеристика ОУ

В зависимости от технических характеристик интегральные ОУ делятся на следующие группы:

– ОУ общего применения имеют средние значения всех параметров. Они дешевы и применяются наиболее часто;

– прецизионные ОУ предназначены для точного выполнения операций над аналоговыми сигналами и имеют дифференциальный коэффициент усиления около или более 10^5 и малые значения дрейфовых параметров. Их называют измерительными усилителями;

– быстродействующие ОУ имеют большую скорость нарастания выходного сигнала $V > 100\ \dfrac{\text{В}}{\text{мкс}}$ и используются для построения импульсных усилителей;

– микромощные ОУ применяются в автономных устройствах с малым энергопотреблением $P_{\text{пот}} < 1\ \text{мВт}$, $E_{\text{п}} \approx 3\ \text{В}$;

– программируемые ОУ имеют добавочный вход, подавая напряжение на который можно управлять параметрами ОУ.

Для расчетов схем и устройств на основе ОУ очень часто используют понятие идеального ОУ. Под идеальным понимают ОУ со следующими параметрами:

– дифференциальный коэффициент усиления по напряжению $K_U^{диф} \to \infty$ и, как следствие, разность напряжений на входах $U_д \to 0$;

– входные токи $I_{вх1}, I_{вх2} \to 0$, а входное дифференциальное сопротивление (как следствие) $R_{вх}^{диф} \to \infty$;

– выходное сопротивление $R_{вых} \to 0$;

– верхняя граничная частота $f_в \to \infty$.

Современные интегральные ОУ имеют параметры, близкие к идеальным (табл. 5.1).

Таблица 5.1

Параметры ОУ	Идеальный ОУ	Реальные ОУ
Дифференциальный коэффициент усиления по напряжению $K_U^{диф}$	∞	$10^4...10^6$
Входные токи $I_{вх1}, I_{вх2}$, А	0	$10^{-12}...10^{-6}$
Входное дифференциальное сопротивление $R_{вх}^{диф}$, Ом	∞	$10^4...10^{12}$
Выходное сопротивление $R_{вых}$, Ом	0	$100...5 \cdot 10^3$
Частота единичного усиления f_1, Гц	∞	$10^5...10^8$

Инвертирующий усилитель на ОУ

Инвертирующий усилитель усиливает и изменяет знак входного сигнала. Инвертирующий усилитель реализуется на ОУ с помощью резистора $R_{ос}$ параллельной отрицательной обратной связи по напряжению (рис. 5.5). Неинвертирующий вход присоединяется

к общей шине схемы. Входной сигнал подается через резистор *R1* на инвертирующий вход ОУ.

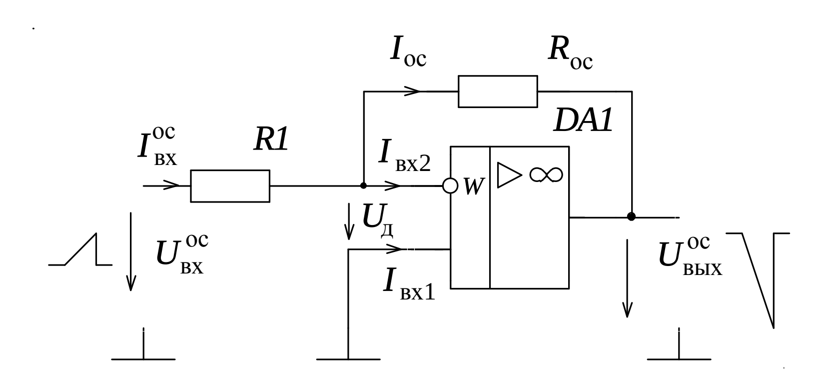


Рис. 5.5. Схема инвертирующего усилителя на ОУ

Коэффициент усиления инвертирующего усилителя по напряжению зависит только от соотношения сопротивлений в цепи отрицательной обратной связи и во входной цепи

$$K_U^{\text{ос}} = \frac{U_{\text{вых}}^{\text{ос}}}{U_{\text{вх}}^{\text{ос}}} = -\frac{R_{\text{ос}}}{R1}.$$

Выходное напряжение при этом получается равным

$$U_{\text{вых}}^{\text{ос}} = U_{\text{вх}}^{\text{ос}} K_U^{\text{ос}} = -U_{\text{вх}}^{\text{ос}} \frac{R_{\text{ос}}}{R1}.$$

Неинвертирующий усилитель на ОУ

Неинвертирующий усилитель создается путем охвата ОУ последовательной отрицательной обратной связью по напряжению с помощью резисторов $R_{\text{ос}}$ и *R1* (рис. 5.6). Неинвертирующий усилитель не изменяет знак выходного сигнала относительно входного. Входной сигнал подается непосредственно на неинвертирующий вход ОУ.

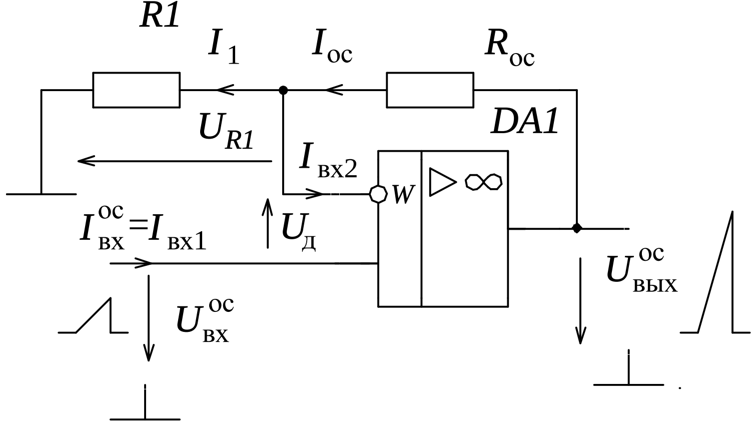


Рис. 5.6. Схема неинвертирующего усилителя на ОУ

Коэффициент усиления неинвертирующего усилителя по напряжению зависит только от соотношения сопротивлений $R1$ и $R_{ос}$ в цепи отрицательной обратной связи ОУ

$$K_U^{ос} = \frac{U_{вых}^{ос}}{U_{вх}^{ос}} = 1 + \frac{R_{ос}}{R1}.$$

Выходное напряжение при этом получается равным

$$U_{вых}^{ос} = U_{вх}^{ос} K_U^{ос} = U_{вх}^{ос}(1 + \frac{R_{ос}}{R1})$$

Инвертирующий сумматор на ОУ

Аналоговым сумматором (рис. 5.7) называется функциональный преобразователь, осуществляющий суммирование аналоговых сигналов с определенными весовыми коэффициентами. В общем случае выходное напряжение сумматора описывается выражением

$$U_{вых} = K_{U1}U_{вх1} + K_{U2}U_{вх2} + \mathbf{K} + K_{UN}U_{вхN},$$

где $K_{U1}, K_{U2}, \mathbf{K}\, K_{UN}$ называются весовыми или масштабными коэффициентами.

Входными могут быть как постоянные, так и переменные сигналы. Весовые коэффициенты у инвертирующих сумматоров отрицательны, а у неинвертирующих – положительны.

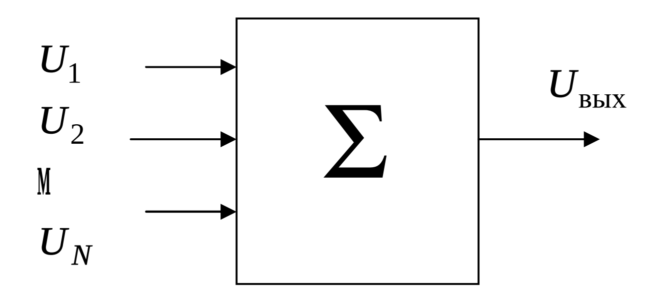


Рис. 5.7. Функциональное обозначение аналогового сумматора

Схема инвертирующего сумматора на ОУ приведена ниже на рис. 5.8. Она отличается от схемы инвертирующего усилителя (см. рис. 5.5) только наличием входных резисторов *R2*, *R3*,…*RN*. Число «параллельных» ветвей резисторов на входе инвертирующего усилителя равно числу входных сигналов.

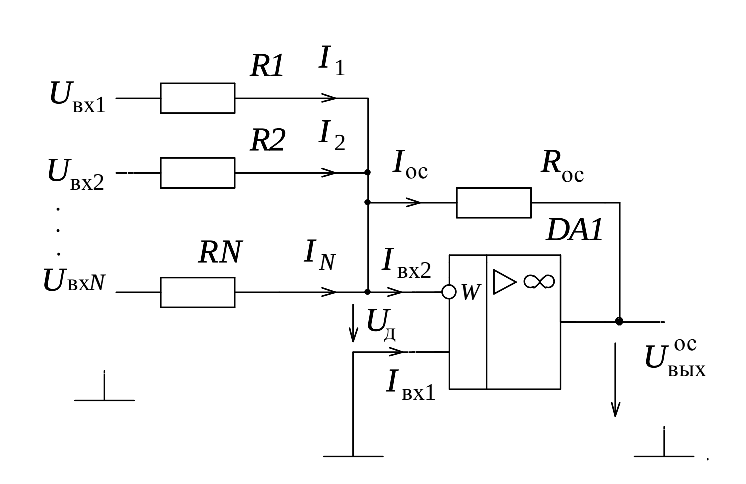


Рис. 5.8. Схема инвертирующего сумматора на ОУ

Можно показать, что в предположении идеальности ОУ выходное напряжение сумматора получается равным

$$U_{вых}^{ос} = -\frac{R_{ос}}{R1}U_{вх1} - \frac{R_{ос}}{R2}U_{вх2} - ... - \frac{R_{ос}}{RN}U_{вхN}\,.$$

Коэффициенты $-\frac{R_{ос}}{R1}$; $-\frac{R_{ос}}{R2}$... $-\frac{R_{ос}}{RN}$ есть не что иное, как весовые или масштабные коэффициенты сумматора.

Коррекция напряжения смещения нуля

В схемах, использующих ОУ, для минимизации ошибок усиления постоянной составляющей входного напряжения производят коррекцию выходного напряжения смещения нуля $U_{\text{см0}}^{\text{вых}}$.

Для коррекции во многих интегральных ОУ предусмотрены выводы *NC* (*Null Correction*), к которым присоединяется переменный резистор (потенциометр) *R*, ползунок которого соединяется в одной из шин питания ОУ (см. рис. 5.9).

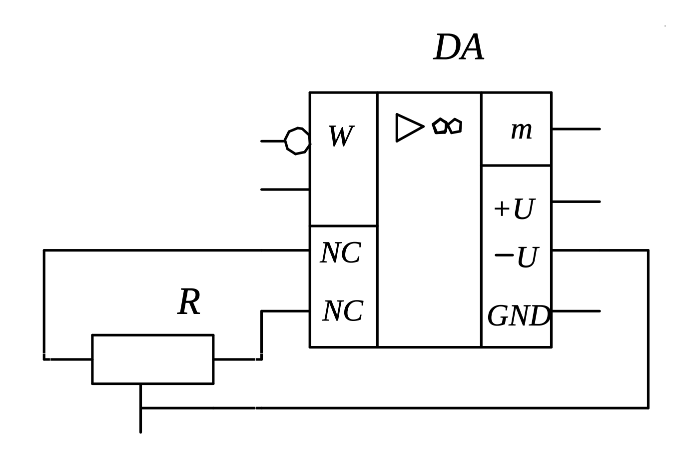


Рис. 5.9. Типовое включение потенциометра коррекции напряжения смещения нуля ОУ

Процедура балансировки происходит следующим образом. Вход схемы на ОУ присоединяют к общему проводу *GND* ($U_{\text{вх}} = 0$) и, вращая ось потенциометра, добиваются минимального напряжения на выходе ОУ.

Если внутренняя коррекция нуля в ОУ отсутствует, то коррекцию осуществляют при помощи навесных элементов, реализуя своеобразный сумматор на ОУ (см. рис. 5.10).

Выходной сигнал данной схемы можно представить в виде суммы трех составляющих

$$U_{\text{вых}}^{\text{ос}} = -U_{\text{вх}}^{\text{ос}} \frac{R_{\text{ос}}}{R1} + U_{\text{см0}}^{\text{вых}} + E_{\text{к}}(1 + \frac{R_{\text{ос}}}{R1}).$$

При выборе величины компенсационной ЭДС, равной

$$E_{к} = -\frac{U_{см0}^{вых} R1}{R_{ос} + R1},$$

достигается теоретически полная компенсация паразитной составляющей выходного сигнала $U_{см0}^{вых}$

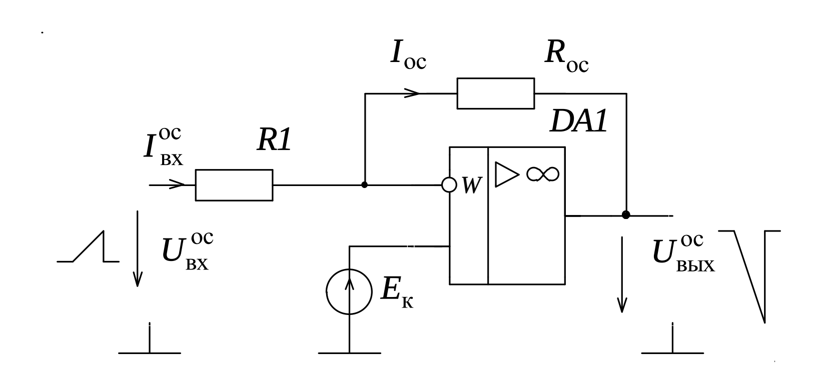


Рис. 5.10. Схема компенсации напряжения смещения нуля при помощи внешнего источника напряжения

Виртуальный эксперимент

Цель работы

1. Изучить основные схемы усилителей постоянного тока на основе ОУ:

– инвертирующего усилителя;

– неинвертирующего усилителя;

– суммирующего усилителя (сумматора).

2. В виртуальном эксперименте проверить схемотехнику построения усилителей постоянного тока на операционных усилителях.

3. Изучить способы компенсации напряжения смещения нуля $U_{см0}$ в усилителях постоянного тока на ОУ.

4. Приобрести практические навыки по применению операционных усилителей.

Программа работы

1. Изучить принцип действия инвертирующего, неинвертирующего и суммирующего усилителей на основе ОУ (см. схемы на рис. 5.11 – 5.13).

2. В оболочке программы *Electronics Workbench v.*5.12. выполнить виртуальные исследования:

– инвертирующего усилителя;

– неинвертирующего усилителя;

– суммирующего усилителя (сумматора).

3. В виртуальном эксперименте осуществить способ компенсации напряжения смещения нуля $U_{см0}$ в инвертирующем усилителе постоянного тока на основе операционного усилителя $LM101A$ из библиотеки *texas* ОУ.

4. Составить отчет о выполненной работе.

Виртуальная установка

1. В виртуальной установке для исследования основных схем на ОУ используются:

– операционный усилитель $LM101A$ из библиотеки *texas*;

– источники постоянного напряжения $E_{вх}$, *E1*, *E2* в качестве источников входных сигналов;

– источник постоянного напряжения $E_к$ для компенсации напряжения смещения нуля операционных усилителей;

– цифровые измерительные приборы – амперметр *PA* и два вольтметра *PV1* и *PV2*. Амперметр и оба вольтметра настроены на режим измерения постоянного напряжения (режим *DC*). Внутреннее сопротивление амперметра устанавливается равным 1 мОм, а внутреннее сопротивление вольтметров – 10 МОм.

– набор резисторов;

–переключатель *SB1*, управляемый клавишей «*S*».

Порядок выполнения работы

1. Ответить на контрольные вопросы и расписаться в журнале по технике безопасности.

2. Ознакомиться электрическими схемами, приборами и элементами, используемыми в виртуальном эксперименте.

3. Получить у преподавателя разрешение на выполнение исследований, включить компьютер и запустить программу *Electronics Workbench*. Путь запуска: рабочий стол *Windows* **à** папка «Учебный процесс» **à** ярлык программы *Electronics Workbench*.

4. Провести исследование инвертирующего усилителя на основе операционного усилителя *LM*101*A* из библиотеки *texas*.

4.1. На рабочем поле программы *Electronics Workbench* собрать схему установки, изображенной на рис. 5.11. Для этого необходимо выполнить следующие действия:

4.1.1. Из группы аналоговых компонентов библиотеки *Analog ICs* (кнопка с изображением микросхемы и аббревиатура *ANA*) переместить пиктограмму *3-Terminal Opamp* (операционный усилитель с двумя входами и одним выходом) на рабочее поле.

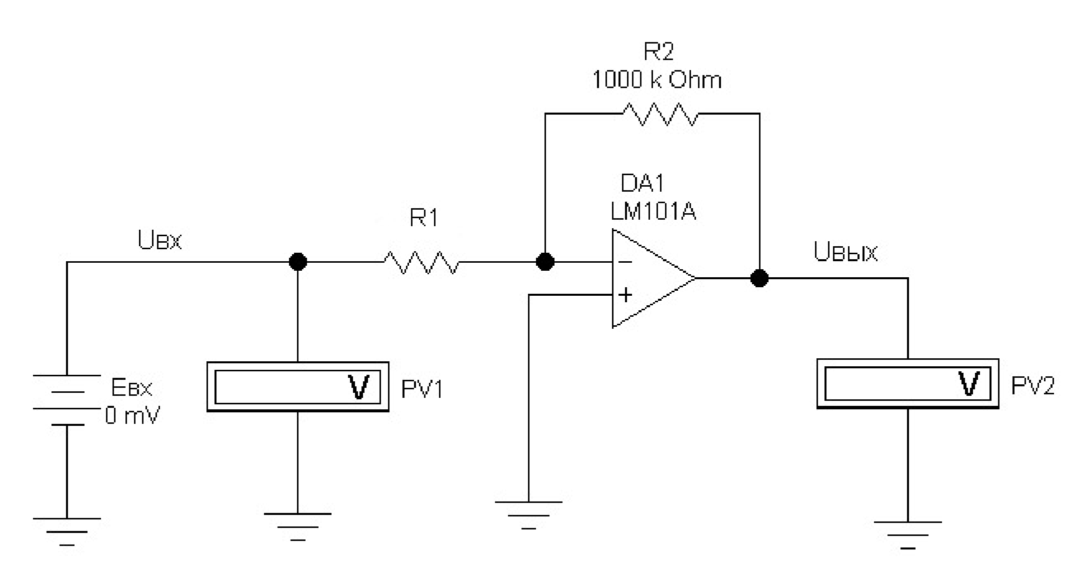


Рис.5.11. Схема инвертирующего усилителя на основе операционного усилителя

4.1.2. Выбрать модель операционного усилителя. Для этого подвести указатель мыши к операционному усилителю и, после изменения его вида в изображение руки, двойным щелчком левой клавиши мыши вызвать диалоговое меню *3-Terminal Opamp Properties*. В появившемся диалоговом окне в окошке *Library* (библиотека) выбрать библиотеку *texas*, а в окошке *Model* – модель операционного усилителя *LM*101*A*. После этого левой кнопкой мыши щелкнуть клавишу *OK*.

4.1.3. Открыв в библиотеке компонентов группу *Indicators* (кнопка с изображением дисплея с красной восьмёркой), переместить левой кнопкой мыши два вольтметра (*Voltmeter*) на рабочее поле. Установить параметры вольтметров. Вызвав диалоговое окно *Voltmeter Properties*, открыть вкладку *Value* и в окошке *Mode* задать тип вольтметра – *DC* (вольтметр постоянного тока). В окошке *Resistance* (*R*) установить внутреннее сопротивление вольтметра 10 МОм.

4.1.4. В группе *Sources* библиотеки компонентов найти и перетащить на рабочий стол необходимое число заземляющих контактов (*Ground*) и источник постоянного напряжения $E_{вх}$. Установить нулевую величину напряжения этого источника, вызвав двойным щелчком диалоговое меню *Battery Properties* (свойства источника) и установив во вкладке *Value* (значение) нужное для проведения опыта значение (*Voltage*). Подтвердить свой выбор щелчком левой клавиши мыши на клавише *OK*.

4.1.5. Открыв группу *Basic* библиотеки компонентов переместить необходимое число резисторов (*Resistor*) на рабочее поле.

4.1.6. Вызвав двойным кликом мыши диалоговое окно резистора (*Resistor Properties*), установить значение его сопротивления. Сопротивление резистора *R1* для разных бригад указано в табл. 5.2. Значения сопротивления резистора *R2* при проведении исследований указаны в табл. 5.3.

Таблица 5.2

№ бригады	1	2	3	4	5
R1, кОм	1	1,2	1,3	1,4	1,5
№ бригады	6	7	8	9	10
R1, кОм	1,6	1,7	1,8	1,9	2

4.2. С помощью выключателя в правом верхнем углу экрана включить установку и, изменяя номиналы резистора *R2* и значения входного напряжения в соответствии с данными табл. 5.3, выполнить виртуальный эксперимент. Результаты измерений занести в табл. 5.3.

Таблица 5.3

$U_{вх}$, мВ	$R2$, кОм	$U_{вых}$, В	$K_u^{теор}$	$K_u^{эксп}$	δ, %
0	10 100 1000				
10	10 100 1000				
100	10 100 1000				

4.3. Вычислить теоретический и экспериментальный коэффициенты усиления инвертирующего усилителя по напряжению, а также относительную погрешность усиления δ, %:

$$K_u^{теор} = -\frac{R2}{R1};$$

$$K_u^{эксп} = \frac{U_{вых}}{U_{вх}};$$

$$\delta = \frac{(K_u^{теор} - K_u^{эксп})}{K_u^{теор}} 100\ \%.$$

Результаты вычислений занести в табл. 5.3.

4.4. Предъявить результаты измерений и вычислений преподавателю для получения разрешения на проведение дальнейших исследований.

5. Провести исследование неинвертирующего усилителя на основе операционного усилителя *LM*101*A* из библиотеки *texas*.

5.1. Собрать схему, показанную на рис. 5.12. Задать сопротивление резистора *R1* в соответствии с табл. 5.2 (в зависимости от номера бригады). Значения сопротивления резистора *R2* при проведении исследований указаны в табл. 5.4.

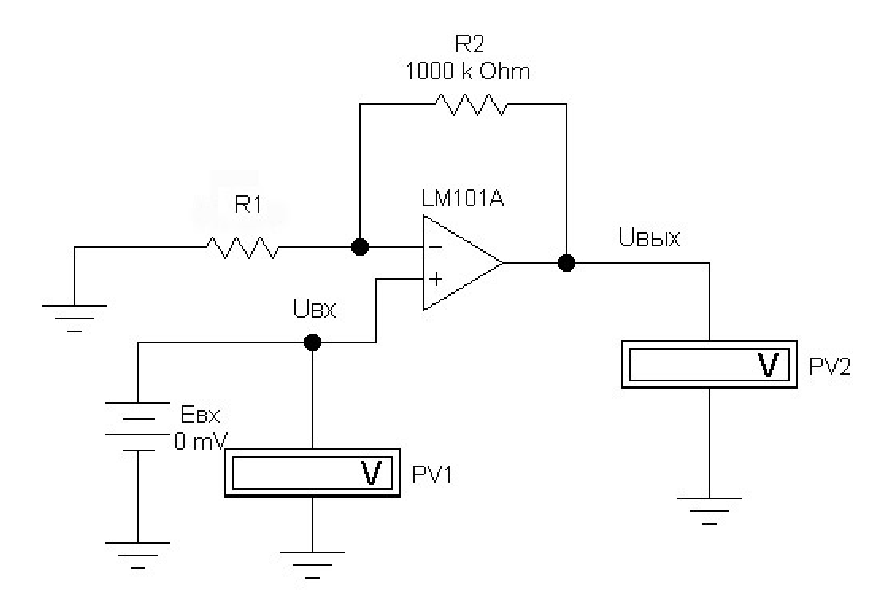


Рис. 5.12. Схема неинвертирующего усилителя на основе операционного усилителя

5.2. С помощью выключателя в правом верхнем углу экрана включить установку и, изменяя номиналы резистора *R2* и значения входного напряжения в соответствии с данными табл. 5.4, выполнить виртуальный эксперимент. Результаты измерений занести в табл. 5.4.

Таблица 5.4

$U_{вх}$, мВ	*R*2, кОм	$U_{вых}$, В	$K_u^{теор}$	$K_u^{эксп}$	δ, %
0	10 100 1000				
10	10 100 1000				
100	10 100 1000				

5.3. Вычислить теоретический и экспериментальный коэффициенты усиления неинвертирующего усилителя по напряжению, а также относительную погрешность измерений

$$K_u^{\text{теор}} = 1 + \frac{R2}{R1}; \quad K_u^{\text{эксп}} = \frac{U_{\text{вых}}}{U_{\text{вх}}}; \quad \delta = \frac{(K_u^{\text{теор}} - K_u^{\text{эксп}})}{K_u^{\text{теор}}} 100\ \%.$$

Результаты вычислений занести в табл. 5.4

5.4. Предъявить результаты измерений и вычислений преподавателю для получения разрешения на проведение дальнейших исследований.

6. Провести исследование суммирующего усилителя (сумматора) на основе на основе операционного усилителя *LM*101*A* из библиотеки *texas*.

6.1. Собрать схему, показанную на рис. 5.13. Задать сопротивление резистора *R1* в соответствии с табл. 5.2 (в зависимости от номера бригады). Сопротивления остальных резисторов устанавливаются для каждого опыта в соответствии с данными табл. 5.5.

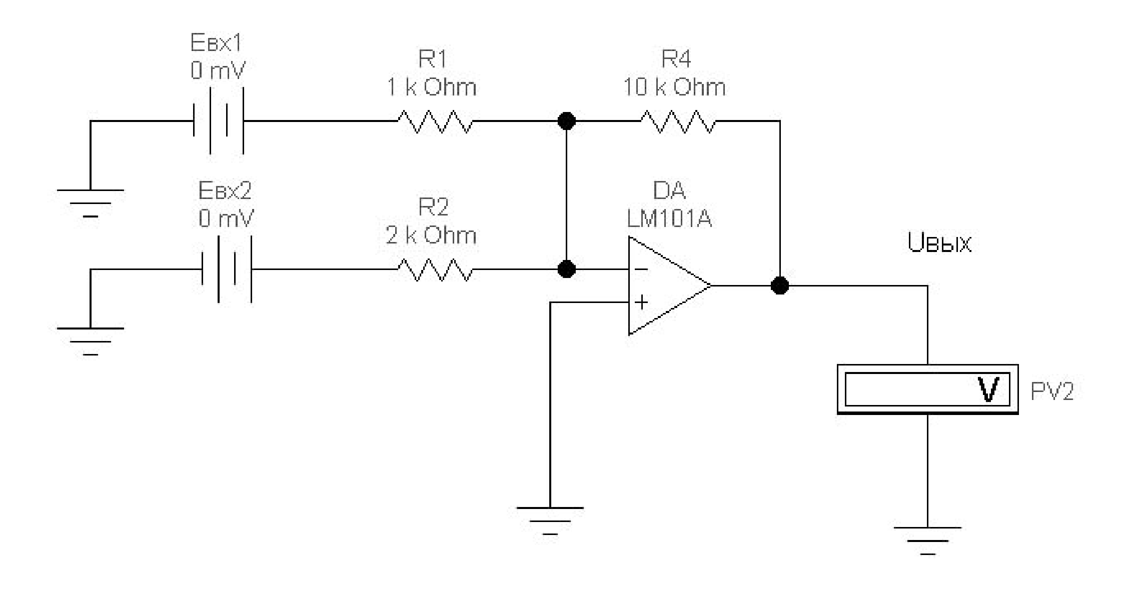


Рис. 5.13. Схема суммирующего усилителя на основе операционного усилителя

5.2. Включить установку с помощью выключателя в правом верхнем углу экрана и, изменяя значения входных напряжений и сопротивления резисторов в соответствии с данными табл. 5.5, провести исследование сумматора.

5.3. Рассчитать теоретическую величину напряжения на выходе усилителя и результаты вычислений занести в табл. 5.5.

$$U_{\text{вых}}^{\text{теор}} = -\frac{R4}{R1}U_{\text{вх1}} - \frac{R4}{R2}U_{\text{вх2}}$$

и рассчитать относительную ошибку суммирования

$$\delta = \frac{U_{\text{вых}}^{\text{теор}} - U_{\text{вых}}^{\text{эксп}}}{U_{\text{вых}}^{\text{теор}}} 100\ \%.$$

Таблица 5.5

$U_{\text{вх1}}$, мВ	$U_{\text{вх2}}$, мВ	*R1*, кОм	*R2*, кОм	*R4*, кОм	$\frac{R4}{R1}$	$\frac{R4}{R2}$	$U_{\text{вых}}^{\text{теор}}$, В	$U_{\text{вых}}^{\text{эксп}}$, В	δ, %
0		1	2	10					
10	–50	1	2	10					
10	50	1	2	20					
10	20	7	2	20					

5.4. Предъявить результаты измерений и вычислений преподавателю для получения разрешения на проведение дальнейших исследований.

6. Исследовать способ коррекции напряжения смещения нуля $U_{\text{см0}}^{\text{вых}}$ с помощью источника напряжения в инвертирующем усилителе постоянного тока на основе операционного усилителя *LM*101*A*.

6.1. Собрать схему, показанную на рис. 5.14 (переключатель *Switch* находится в группе *Basic* библиотеки компонентов).

6.1.1. Задать сопротивление резистора $R2 = 1000$ кОм, а *R1* в соответствии с табл. 5.2 (в зависимости от номера бригады). В качестве ОУ использовать модель *LM*101*A* из библиотеки *texas* (путь выбора см. в п. 4.1.2.).

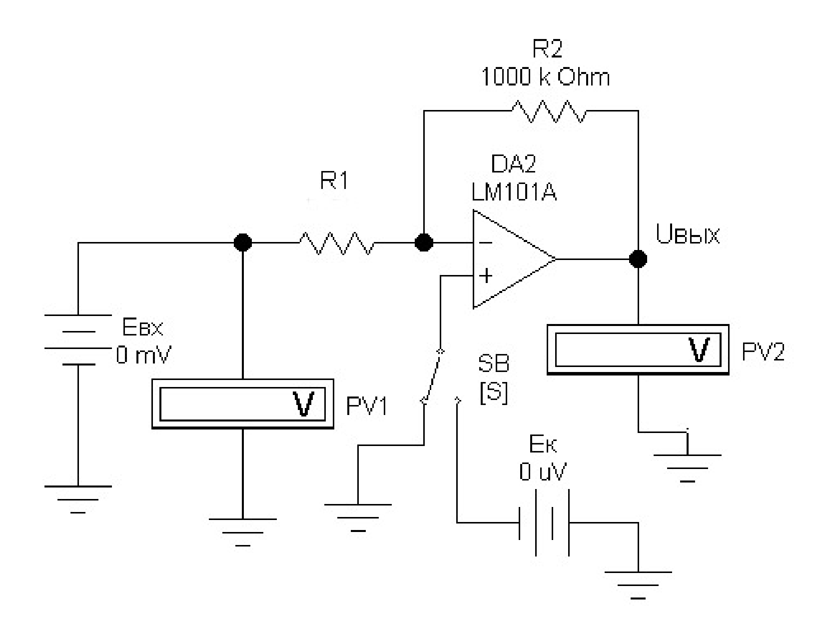


Рис. 5.14. Схема для исследования способа компенсации напряжения смещения нуля

6.1.2. Задать клавишу управления переключателем. Для этого двумя кликами мыши вызвать меню *Switch Properties*, открыть вкладку *Value* и в окошке *Key* впечатать *S*.

6.1.3. Вольтметры *PV1* и *PV2* установить в режим измерения постоянного тока (режим *DC*). Внутреннее сопротивление вольтметров задать 10 МОм.

6.2. Включить питание схемы. Установить переключатель *SB* в положение, как показано на рис. 5.14 (отключить источник компенсационного напряжения). При $E_к = 0$ снять показания вольтметра *PV2* – значение напряжения смещения нуля на выходе инвертирующего усилителя $U_{см0}^{вых}$. Результат занести в табл. 5.6.

6.3. Рассчитать с точностью не менее 6 знаков напряжение смещения нуля операционного усилителя, приведенное к входу, и результат занести в табл. 5.6.

$$U_{см0} = U_{см0}^{вых} \frac{R1}{(R2+R1)}.$$

6.4. При помощи ключа *SB* подключить компенсирующий источник напряжения смещения к неинвертирующему входу операци-

онного усилителя и установить $E_к = U_{см0}$, $E_{вх} = 0$. Снять показания вольтметров и результаты измерений занести в табл. 5.6.

Таблица 5.6

$U_{вх}$, мВ	$E_к$, мкВ	$U_{вых}$, В	$U_{см0}^{вых}$, мВ	$U_{см0}$, мкВ	$K_U^{теор}$	$K_U^{эксп}$	δ, %
0	0					–	–
0	$U_{см0}$, мкВ					–	–
10	0			–			
10	$U_{см0}$, мкВ			–			

6.5. Повторить опыт по п. 6.4. при $E_к = U_{см0}$ и $E_{вх} = 10$ мВ.

6.6. Вычислить теоретический и экспериментальный коэффициенты усиления инвертирующего усилителя по напряжению, а также относительную погрешность усиления δ, воспользовавшись формулами в п. 6.3. Результаты вычислений занести в табл. 5.6.

6.7. Предъявить данные измерений и вычислений преподавателю и получить разрешение на окончание работы.

10. После окончания модельного эксперимента закрыть созданный файл без сохранения внесенных изменений (*Revert to Saved…*). Выйти из программы *Electronics Workbench*.

Содержание отчёта

1. Цель работы.
2. Программа работы.
3. Принципиальные электрические схемы инвертирующего, неинвертирующего и суммирующего усилителей на ОУ.
4. Принципиальная электрическая схема неинвертирующего усилителя с компенсацией напряжения смещения нуля.

5. Таблицы с результатами измерений и вычислений.

6. Краткие выводы по работе.

Контрольные вопросы

При допуске к виртуальным исследованиям надо ответить на вопросы:

1. Каковы цель и программа работы?
2. В каких областях и для чего применяются ОУ?
3. Какие основные выводы имеются у ОУ?
4. Чем отличаются инвертирующий и неинвертирующий входы ОУ?
5. Как определяется коэффициент усиления по напряжению инвертирующего усилителя постоянного тока на основе ОУ?
6. Как определяется коэффициент усиления по напряжению неинвертирующего усилителя постоянного тока на основе ОУ?
7. Что такое напряжение смещения нуля ОУ?
8. Какой операционный усилитель можно считать идеальным?
9. Какую функцию выполняет сумматор на ОУ?
10. Что называют масштабными коэффициентами сумматора?

При защите результатов работы необходимо ответить на все вышеперечисленные вопросы и, кроме того, надо уметь:

1. Объяснить назначение всех элементов на схеме включения ОУ.
2. Объяснить работу инвертирующего, неинвертирующего и суммирующего усилителя постоянного тока на основе ОУ.

6. ЦИФРОВЫЕ СХЕМЫ НА ЛОГИЧЕСКИХ ЭЛЕМЕНТАХ

Теоретические сведения

Общие положения

Цифровые схемы являются составной частью всех ЭВМ, систем автоматического управления и предназначены для обработки, хранения и передачи дискретной (цифровой) информации. В цифровых схемах выполняются различные логические операции над дискретными сигналами при двоичном способе их представления (1; 0).

Цифровые логические схемы делятся на комбинационные схемы и дискретные автоматы с памятью.

К логическим комбинационным схемам относят такие, выходное логическое состояние которых однозначно определяется комбинацией их входных сигналов в данный момент времени. Это логические элементы, дешифраторы, шифраторы, преобразователи кодов и другие устройства.

К дискретным автоматам с памятью относят такие устройства, выходное состояние которых определяется не только комбинацией входных сигналов в данный момент времени, но и тем, какие последовательности сигналов поступали на их входы в предшествующие моменты времени. Автомат помнит свою предысторию и хранит ее в памяти. Это разнообразные триггеры, регистры, счетчики импульсов и др.

Логические элементы

Преимущественное распространение получили логические элементы потенциального типа. В них используются дискретные сигналы, нулевому значению «0» которых соответствует уровень низкого потенциала, а единичному значению «1» – уровень высокого потенциала.

Все схемы цифровой техники выполняются на логических интегральных микросхемах. Закон функционирования логических элементов можно описать, используя алгебру логики (булеву алгебру) или при помощи таблиц, называемых таблицами истинности.

Любое цифровое устройство можно создать, имея в распоряжении набор логических элементов, выполняющих следующие операции: логическое сложение (логическое ИЛИ), логическое умножение (логическое И) и логическое отрицание (логическое НЕ). Можно обойтись и только одним из составных логических элементов 2И-НЕ или 2ИЛИ-НЕ.

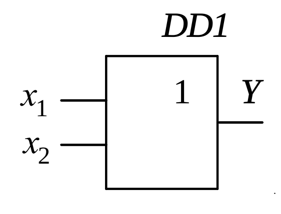
Логический элемент nИЛИ – имеет n входов и один выход. Он осуществляет логическое сложение (дизъюнкцию)

$$Y = x_1 \vee x_2 \vee ... \vee x_n, \text{ или } Y = x_1 + x_2 + ... + x_n,$$

где Y – функция; $x_1 ... x_n$ – аргументы (переменные двоичные сигналы на входе).

Условное графическое обозначение элемента 2ИЛИ показано на рис. 6.1, а в табл. 6.1 описан закон функционирования этого логического элемента.

Таблица 6.1



Логическое состояние		
x_1	x_2	Y
0	0	0
1	0	1
0	1	1
1	1	1

$Y = x_1 + x_2$

Рис. 6.1. Условное графическое обозначение, выполняемая функция и таблица истинности логического элемента 2ИЛИ

Логический элемент nИ – имеет n входов и один выход. Он осуществляет логическое умножение (конъюнкцию):

$$Y = x_1 \wedge x_2 \wedge ... \wedge x_n \text{ или } Y = x_1 \cdot x_2 \cdot ... \cdot x_n.$$

Условное графическое обозначение элемента 2И показано на рис. 6.2, а в табл. 6.2 описан закон функционирования этого логического элемента.

Логический элемент И является схемой совпадения. Сигнал «1» на выходе появляется только при одновременной подаче единичных сигналов на все его входы.

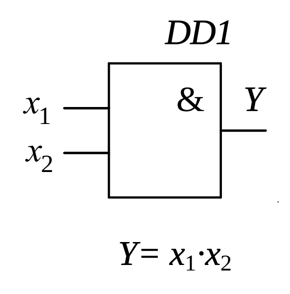


Таблица 6.2

Логическое состояние		
x_1	x_2	Y
0	0	0
1	0	0
0	1	0
1	1	1

Рис. 6.2. Условное графическое обозначение, выполняемая функция и таблица истинности логического элемента 2И

Логический элемент НЕ – имеет один вход и один выход. Элемент НЕ выполняет операцию отрицания (инверсии), в связи с чем, его часто называют логическим инвертором. Им реализуется функция

$$Y = \overline{x}\,.$$

Сигналу $x = 0$ на входе логического элемента НЕ соответствует $Y = 1$ на его выходе и, наоборот, сигналу $x = 1$на входе соответствует $Y = 0$ на выходе.

Условное графическое обозначение логического инвертора показано на рис. 6.3, а в табл. 6.3 описан закон функционирования этого логического элемента.

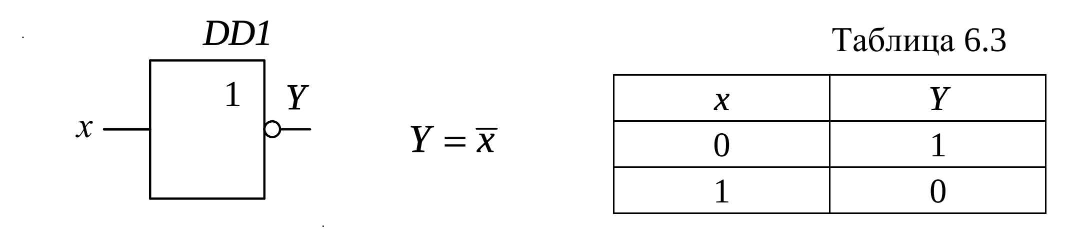


Таблица 6.3

x	Y
0	1
1	0

Рис. 6.3. Условное графическое обозначение, выполняемая функция и таблица истинности логического элемента НЕ

В цифровой электронике широко распространены составные логические элементы типа 2И-НЕ и 2ИЛИ-НЕ.

Логический элемент 2И-НЕ реализует функцию логического умножения двух переменных с последующей инверсией результата логического умножения $Y = \overline{x_1 \wedge x_2}$. Условное графическое обозначе-

ние элемента 2И-НЕ показано на рис. 6.4, а в табл. 6.4 описан закон функционирование этого логического элемента.

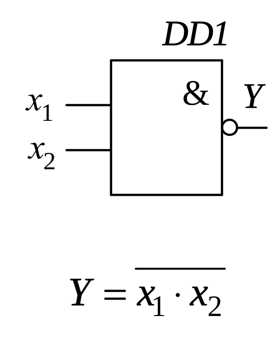


Таблица 6.4

Логическое состояние		
x_1	x_2	Y
0	0	1
1	0	1
0	1	1
1	1	0

Рис. 6.4. Условное графическое обозначение, выполняемая функция и таблица истинности логического элемента 2И-НЕ

Логический элемент 2И-НЕ можно представить в виде двух последовательно включенных логических элементов – элемента 2И и элемента НЕ (см. рис. 6.5).

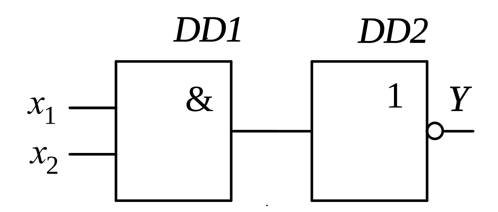


Рис. 6.5. Схема замещения логического элемента 2И-НЕ

Относительно широко распространены и логические элементы 2ИЛИ-НЕ и ряд других, с большим числом входов. Логический элемент 2ИЛИ-НЕ можно представить в виде двух последовательно включенных логических элементов – элемента 2ИЛИ и элемента НЕ. Он реализует функцию логического сложения двух переменных с последующей инверсией результата логического сложения $Y = \overline{x_1 \vee x_2}$.

Мультиплексор

Мультиплексор – это устройство, которое осуществляет цифровую коммутацию одного из своих входных сигналов на свой единственный выход. Управление мультиплексором осуществляется параллельным двоичным кодом, который называют адресным.

В качестве примера, на рис. 6.6 приведено условное графическое обозначение мультиплексора, осуществляющего подключение

одного из своих входов *X1*, *X1* к выходу *Y*. Номер коммутируемого входа определяется уровнем сигнала на адресном входе *A0*.

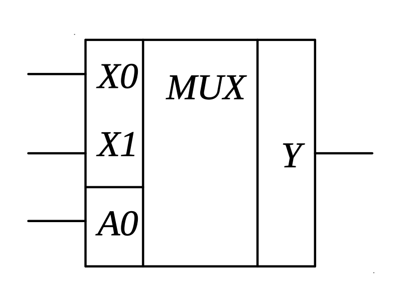


Таблица 6.5

Логическое состояние	
A0	*Y*
0	*X0*
1	*X1*

Рис. 6.6 . Условное графическое обозначение мультиплексора 2 в 1 и его таблица истинности

При $A0 = 0$ $Y = X0$. а при комбинации $A0 = 1$, $A1 = 0$ $Y = X1$. Разрядность адресного кода зависит от числа входов мультиплексора. Для переключения двух входов достаточно одного разряда адресного кода, для четырех – двух, для восьми – трех. К выходу подключается тот вход, чей номер соответствует двоичному коду.

Простейший мультиплексор 2 в 1 можно реализовать на четырех логических элементах 2И-НЕ (см. рис. 6.7)

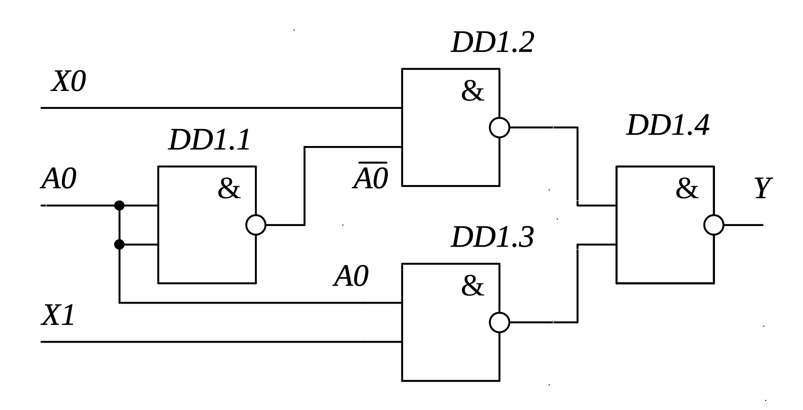


Рис. 6.7. Мультиплексор 2 в 1 на элементах 2И-НЕ

RS-триггер с инверсными входами

Триггер – это устройство, обладающее двумя устойчивыми состояниями. У него два выхода – прямой Q и инверсный $\overline{Q}$. Состояние триггера определяется логическими уровнями сигналов на его

выходах. Говорят, что триггер находится в единичном состоянии, если $Q=1$, а $\overline{Q}=0$ и, соответственно, в нулевом, когда $Q=0$, а $\overline{Q}=1$.

В настоящем разделе изучается работа RS-триггера с инверсными входами. Его условное графическое обозначение приведено на рис. 6.8. Буква «*T*» на основном поле означает, что триггер однотактный. Входы S и R называются информационными. Вход S – это вход установки, а вход R – сброса. Кружки указывают на инвертирование сигнала, например, чтобы установить триггер в единичное состояние ($Q=1$) необходимо на вход установки подать $\overline{S}=0$.

Переход из одного состояния в другое (процесс опрокидывания триггера) происходит лавинообразно за счет внутренней глубокой положительной обратной связи. В отличие от линейных комбинационных схем логическое состояние выходных сигналов триггера зависит не только от комбинации его входных сигналов в текущий момент времени, но и от его внутреннего исходного состояния.

RS-триггер может работать в режиме записи (установки), хранения и перезаписи данных. Закон функционирования RS-триггера описывается таблицей истинности (табл. 6.6). В ней через Q^t и $\overline{Q}^t$ обозначены выходные логические уровни сигналов триггера до установки комбинации входных сигналов, а через Q^{t+1} и $\overline{Q}^{t+1}$ – состояние триггера после установки указанной комбинации входных сигналов. В последней строке на прямом и инверсном выходах триггера устанавливаются единичные уровни, что недопустимо. Для RS-триггера с инверсными входами комбинация $\overline{R}=0,\ \overline{S}=0$ является запрещенной.

Базовая схема логического элемента транзисторно-транзисторной логики (ТТЛ)

В настоящее время в цифровой технике используются логические элементы, созданные на основе полупроводниковых диодов, биполярных и полевых транзисторов. Комплекты интегральных цифровых микросхем (серии) соответственно получили название в зависимости от типа используемых элементов. Например: диодно-транзисторная логика (ДТЛ); транзисторно-транзисторная логика (ТТЛ); транзисторно-транзисторная логика с использованием дио-

дов Шотки (ТТДШ); комплементарная металл-окисел-полупроводник логика (КМОП-логика) и др.

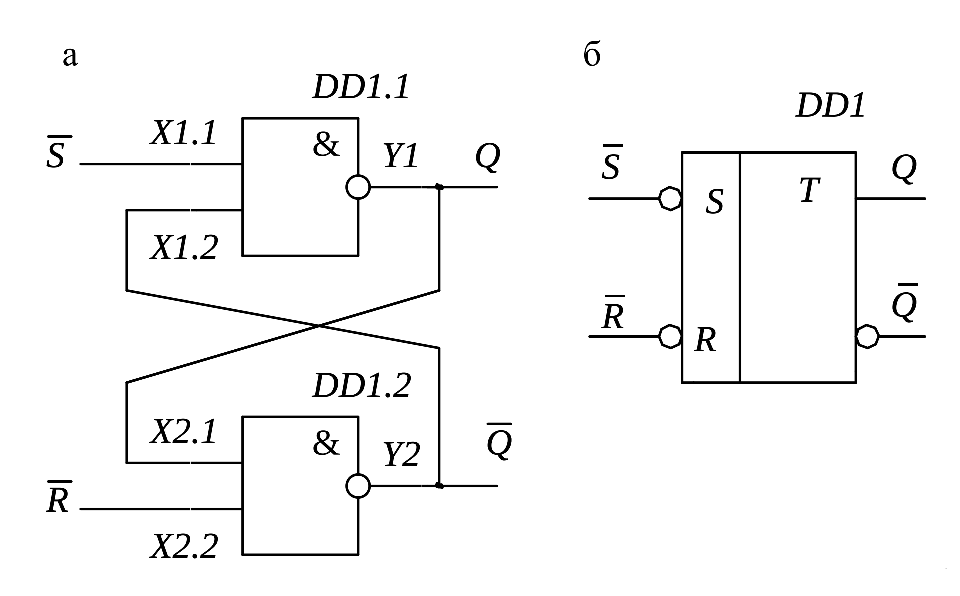


Рис. 6.8. *RS*-триггер с инверсными входами на элементах 2И-НЕ: а – принципиальная схема; б – условное графическое обозначение

Таблица 6.6

Подаваемая логическая комбинация информационных сигналов (момент времени t)		Установившееся логическое состояние на выходах после подачи информационных сигналов (момент времени t+1)	
$\overline{S}$	$\overline{R}$	Q^{t+1}	$\overline{Q}^{t+1}$
0	1	1	0
1	0	0	1
1	1	Q^t	$\overline{Q}^t$
0	0	1	1

КМОП и ТТЛ (ТТЛШ) серии являются наиболее распространёнными. Где необходимо малое потребление тока, применяют КМОП-серию микросхем, где важнее скорость и не требуется экономия потребляемой мощности применяют ТТЛ серию микросхем. Слабым местом КМОП-микросхем является уязвимость от статического электричества – достаточно коснуться рукой вывода микросхемы и её целостность уже не гарантируется.

Основными техническими характеристиками цифровых логических микросхем являются:

– быстродействие, отражающее время изменения состояния логического элемента;

– нагрузочная способность или коэффициент разветвления – число входов, которые можно подключить к одному выходу логического элемента;

– помехоустойчивость – максимально допустимый уровень напряжения помехи, не вызывающий ложного переключения;

– мощность рассеяния – мощность потерь энергии в элементах.

В настоящей виртуальной работе исследуются цифровые схемы ТТЛ-логики, поэтому ознакомимся с работой элементов этой серии на примере логического элемента 2И-НЕ. Его упрощенная схема приведена на рис. 6.9.

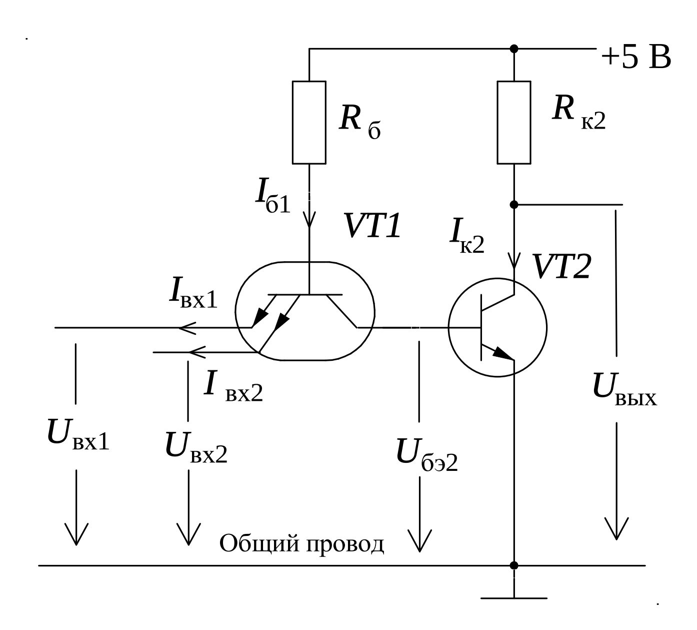


Рис. 6.9. Упрощенная схема базового логического элемента 2И-НЕ ТТЛ-серии

Входной каскад выполнен на двухэмиттерном транзисторе *VT1* *npn*-типа. Выходной – на обычном биполярном транзисторе *VT2* *npn*-типа. Эмиттеры транзистора *VT1* являются входами логического элемента. Коллектор транзистора *VT2* является выходом. Оба транзистора работают в ключевом режиме и находятся либо в состоянии насыщения (транзистор полностью открыт, ток коллектора максимален, а напряжение между эмиттером и коллектором

близко к нулю) либо в отсечке (ток коллектора близок к нулю, а напряжение между эмиттером и коллектором максимально). Потребляемая транзистором мощность и в состоянии насыщения и в состоянии отсечки очень мала. Наибольшую мощность транзистор потребляет при переходе из одного состояния в другое.

Работа схемы заключается в следующем.

При подключении либо одного, либо обоих входов одновременно к общему проводу ($U_{вх1} = 0$, или $U_{вх2} = 0$, или $U_{вх1} = U_{вх2} = 0$) открывается транзистор $VT1$ и входит в состояние насыщения. Напряжение на его коллекторе становится минимальным и близким к нулю ($U_{кэ1} = U_{бэ2} \approx 0$). Транзистор $VT2$ закрывается и входит в состояние отсечки. Напряжение на его коллекторе становится максимальным и близким к напряжению питания $U_{кэ2} \approx +5$ В.

При $U_{вх1} = U_{вх2} = +5$ В транзистор $VT1$ закрывается и входит в состояние отсечки. Напряжение на его коллекторе становится максимальным и достаточным для обеспечения режима насыщения транзистора $VT2$. Напряжение на коллекторе $VT2$ становится минимальным и близким к нулю ($U_{кэ2} \approx 0$).

Значения выходного напряжения логического элемента при различных значениях входных напряжений приведено в табл. 6.7.

Таблица 6.7

$U_{вх1}$	$U_{вх2}$	$U_{вых}$
0	0	5
0	5	5
5	0	5
5	5	0

Если принять за уровень логического нуля $U^0_{вх} \approx 0$, а за уровень логической единицы $U^1_{вх} \approx +5$ В, то легко перейти к логическим переменным (см. табл. 6.4) и убедиться, что схема выполняет логическую операцию 2И-НЕ – $Y = \overline{x_1 \cdot x_2}$.

Виртуальный эксперимент

Цель работы

1. Практически усвоить принципы построения цифровых схем на базовых логических элементах 2И-НЕ и тем самым закрепить теоретические знания, полученные на лекциях и самостоятельных занятиях.

2. Экспериментально изучить выполнение логических операций умножения (конъюнкции), сложения (дизъюнкции) и отрицания (инверсии) цифровыми логическими элементами.

3. Экспериментально изучить работу мультиплексора 2 в 1 на логических элементах 2И-НЕ.

4. Экспериментально изучить работу асинхронного *RS*-триггера на логических элементах 2И-НЕ с инверсными входами.

5. Приобрести навыки компьютерного моделирования цифровых электронных схем с помощью пакета программ *Electronics Workbench.*

Программа работы

1. Изучить схемы виртуальных установок.

2. В виртуальном эксперименте проверить работу двухвходового логического элемента 2И-НЕ.

3. Произвести исследование схем 2ИЛИ, НЕ и 2И, реализованных на базовых логических элементах 2И-НЕ.

4. Произвести исследование мультиплексора 2 в 1 на логических элементах 2И-НЕ

4. Выполнить исследования асинхронного *RS*-триггера на элементах 2И-НЕ с инверсными входами.

Виртуальная установка

Виртуальная установка включает в себя:

1. Цифровые логические элементы 2И-НЕ типа *LS* (путь выбора – группа *Logic Gates* библиотеки компонентов **à** 2-*Input NAND Gate* **à** библиотека *TTL* **à** *models LS*).

2. Источник питания «логическая единица» +*Vcc*, выдающий напряжение +5 В (путь выбора – группа компонентов *Sources* **à** **à** +*Vcc Voltage Source*).

3. Управляемые назначаемыми клавишами переключатели (путь выбора – группа компонентов *Basic* à *Switch*).

4. Рассчитанные на напряжение 5 В логические пробники (путь выбора – группа компонентов *Indicators* à *Red Probe*).

Порядок проведения работы

1. Ознакомиться с методическими указаниями по выполнению работы и правилами техники безопасности.

2. Расписаться в журнале по технике безопасности и получить разрешение на проведение виртуальной работы.

3. Запустить программу *Electronics Workbench* щелчком мыши по ее ярлыку, находящемуся на рабочем столе компьютера в папке «Учебный процесс».

4. Смоделировать на рабочем поле программы *Electronics Workbench* установку (рис. 6.10) для исследования базового логического элемента 2И-НЕ.

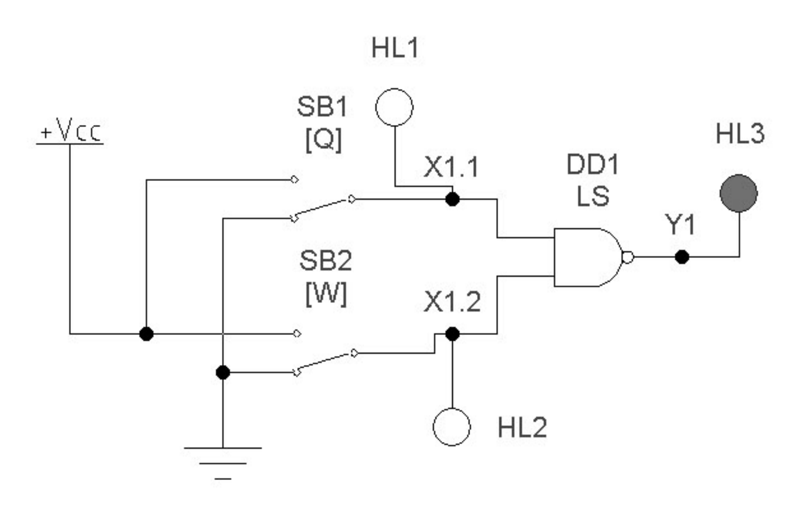


Рис. 6.10. Схема виртуальной установки для исследования элемента 2И-НЕ

Последовательность операций может быть следующей:

4.1. На панели групп библиотеки компонентов открыть группу логических цифровых микросхем *Logic Gates*. Перетащить на рабочее поле пиктограмму элемента 2И-НЕ (2-*Input NAND Gate*). Двойным щелчком по левой клавише мыши вызвать диалоговое окно 2-*Input NAND Gate Properties*, в окошке *Library* выделить библиотеку *TTL*,

а в окошке *Models – LS*. Открыть вкладку *Label* и в окошке *Label* впечатать буквенно-цифровое обозначение элемента на схеме (*DD1*).

4.2. Указать номера входов (*X1.1*, *X1.2*) и выхода (*Y1*) логического элемента. Для этого из группы компонентов *Basic* переместить точку соединения (*Connector*) в нужную часть схемы. Вызвать её диалоговое окно *Connector Properties*, открыть вкладку *Label* и впечатать в окошке *Label* номер входа (или выхода) в соответствии со схемой, изображенной на рис. 6.10.

4.3. Из группы *Sources* (источники питания) библиотеки компонентов переместить на рабочее поле источник питания «логическая единица» *+Vcc Voltage Source*, выдающий напряжение +5 В. Из группы базовых компонентов (*Basic*) перетащить на рабочее поле два переключателя (*Switch*). Поочерёдно вызвать их диалоговые окна *Switch Properties* и в окошке *Key* вкладки *Value* задать управляющие клавиши *Q* для переключателя *SB1* и *W* для переключателя *SB2*. Теперь клавишами *Q* и *W* можно замыкать и размыкать соответствующие им переключатели. Далее следует открыть вкладку *Label* и впечатать буквенно-цифровое обозначение переключателя *SB1* для одного и *SB2* – для другого.

4.4. Из группы индикаторных устройств *Indicators* библиотеки компонентов перетащить на рабочее поле 3 логических пробника *Red Probe*; последовательно открывая для каждого пробника диалоговое окно *Red Probe Properties*, во вкладке *Label* впечатать буквенно-цифровое обозначение индикатора – *HL1*, *HL2*, *HL3*, соответственно.

4.5. Из группы *Sources* библиотеки компонентов переместить на рабочее поле пиктограмму *Ground* – заземление.

4.6. Соединить все элементы согласно схеме на рис. 6.10. При необходимости можно использовать дополнительные точки соединения, которые можно взять в группе *Basic* библиотеки компонентов.

5. Провести исследование логического элемента 2И-НЕ.

5.1. Включить виртуальную установку, используя переключатель в правом верхнем углу экрана.

5.2. Манипулируя переключателями *SB1* и *SB2*, подать четыре комбинации сигналов на входы *X1.1* и *X1.2* логического элемента 2И-НЕ в соответствии с данными табл. 6.8 и зафиксированный логический уровень выходного сигнала элемента (на выходе *Y1*) занести

в соответствующий столбец табл. 6.8. Красный цвет логического пробника соответствует высокому уровню напряжения (+5 В – уровень логической единицы), а белый – низкому (0 В – логический ноль).

Таблица 6.8

Логическое состояние		
X1.1.	*X1.2.*	*Y1*
0	0	
1	0	
0	1	
1	1	

6. Провести исследование логического инвертора (схемы НЕ) на элементе 2И-НЕ.

6.1.Собрать лабораторную установку в соответствии со схемой на рис. 6.11. На схеме жирным шрифтом обозначены вход (*X*) и выход (*Y*) эквивалентного логического элемента НЕ.

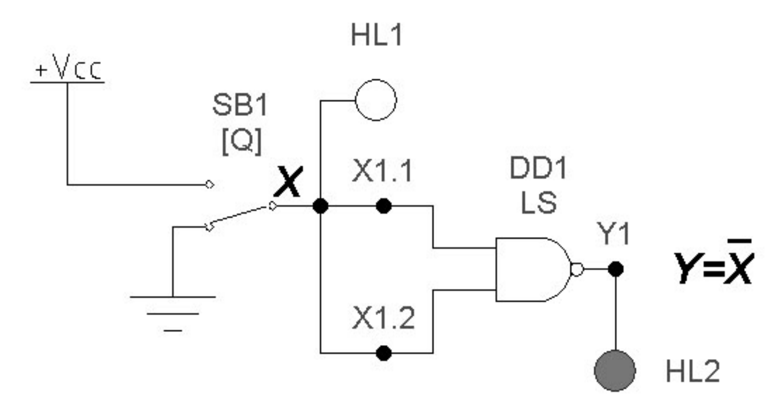


Рис. 6.11. Схема виртуальной установки для исследования логического инвертора (схемы НЕ) на элементе 2И-НЕ

6.2. Включить виртуальную установку и при различных уровнях сигнала на входе *X* (*X1.1*=*X1.2*) эквивалентного логического элемента НЕ зафиксировать уровень логического сигнала на его выходе *Y*(*Y1*). Результаты измерений записать в таблицу истинности элемента НЕ (табл. 6.9).

Таблица 6.9

Логическое состояние	
X1.1=X1.2 (X)	Y1 (Y)
0	
1	

7. Провести исследование логической схемы 2ИЛИ на трех логических элементах 2И-НЕ.

7.1. Собрать виртуальную установку в соответствии со схемой на рис. 6.12. На схеме жирным шрифтом обозначены входы (*X1* и *X2*) и выход (*Y*) эквивалентного логического элемента 2ИЛИ.

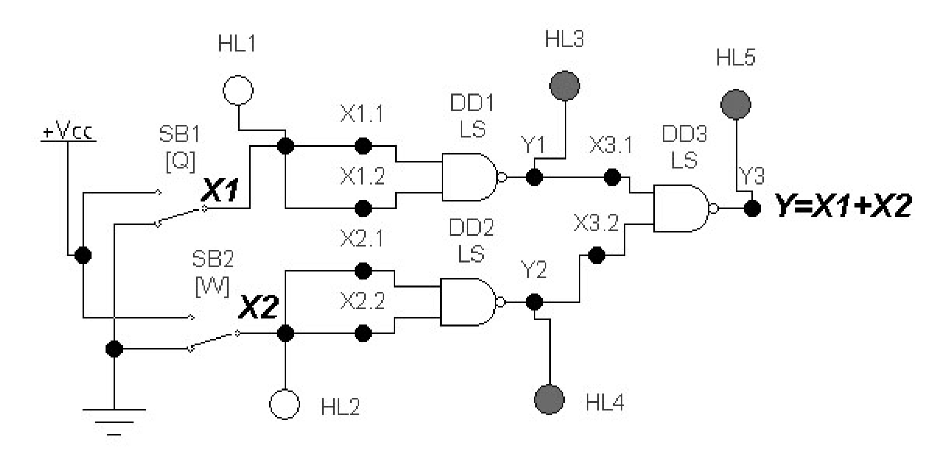


Рис. 6.12. Схема виртуальной установки для исследования схемы 2ИЛИ на элементах 2И-НЕ

7.2. Включить виртуальную установку и при различных уровнях сигнала на входах *X1* и *X2* эквивалентного логического элемента 2ИЛИ зафиксировать уровень логического сигнала на его выходе Y(*Y3*). Одновременно фиксировать логические уровни сигналов на выходах Y1 и Y2 элементов DD1 и DD2. Результаты измерений записать в таблицу истинности элемента 2ИЛИ (табл. 6.10).

Таблица 6.10

Логическое состояние				
X1.1=X1.2 (X1)	X2.1=X2.2 (X2)	Y1	Y2	Y3 (Y)
0	0			
0	1			
1	0			
1	1			

8. Произвести исследование схемы 2И, собранной на двух элементах 2И-НЕ.

8.1. Собрать виртуальную установку по схеме, представленной на рис. 6.13. На схеме жирным шрифтом обозначены информационные входы *X1* и *X2*.

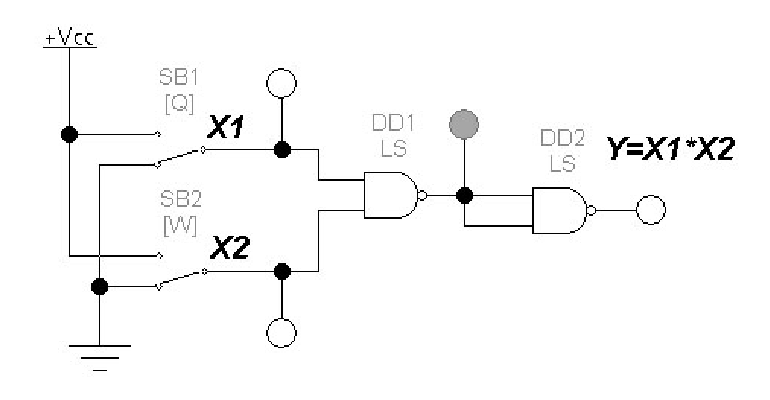


Рис. 6.13. Схема виртуальной установки
для исследования схемы 2И на элементах 2И-НЕ

8.2. Включить установку и, управляя переключателями *SB1* и *SB2* с помощью клавиш *Q* и *W*, определить зависимость состояния логического выхода *Y* от состояния логических входов *X1* и *X2*. Результаты моделирования занести в табл. 6.11.

Таблица 6.11

Логическое состояние		
X1.1. (X1)	X1.2 (X2)	Y2 (Y)
0	0	
1	0	
0	1	
1	1	

9. Произвести исследование мультиплексора 2 в 1, собранного на четырёх элементах 2И-НЕ.

9.1. Собрать виртуальную установку по схеме рис. 6.14. На схеме жирным шрифтом обозначены входы *X1* и *X2* и выход *Y* эквивалентного мультиплексора.

9.2. Включить установку и, управляя переключателями *SB1*, *SB2* и *SB3* с помощью клавиш *Q*, *W* и *A*, определить зависимость со-

стояния логического выхода Y от состояния логических входов $X1$, $X2$ и $A0$. Результаты моделирования занести в табл. 6.12.

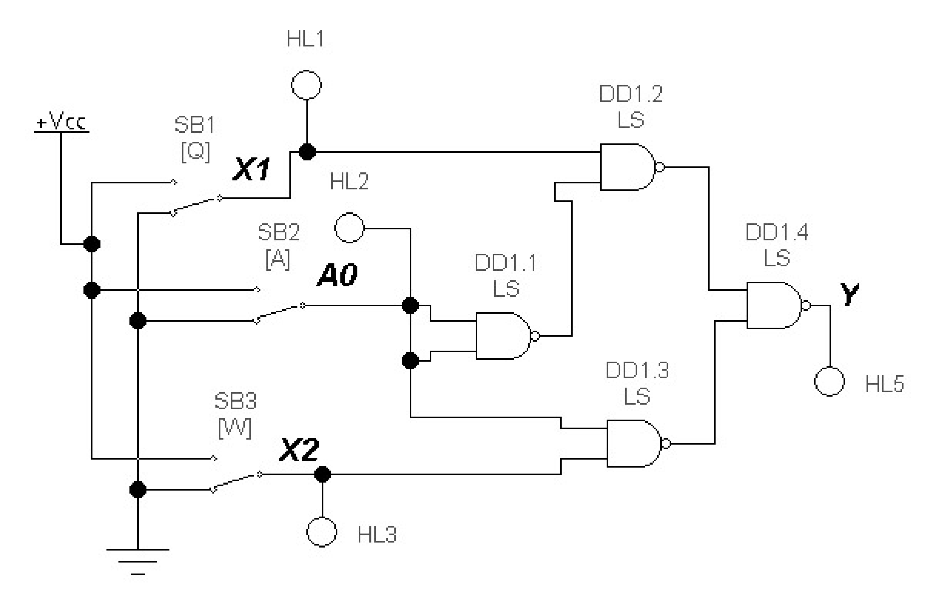


Рис. 6.14. Схема виртуальной установки для исследования мультиплексора 2 в 1 на элементах 2И-НЕ

Таблица 6.12

Логическое состояние			
X1	*X2*	*A0*	*Y*
0	0	0	
1	0	0	
0	1	0	
1	1	0	
0	0	1	
1	0	1	
0	1	1	
1	1	1	

10. Выполнить исследования асинхронного RS-триггера с инверсными входами на элементах 2И-НЕ.

10.1. Собрать виртуальную установку в соответствии со схемой на рис. 6.15. На схеме выделены жирным шрифтом прямой Q и инверсный $\overline{Q}$ выходы триггера, а также информационный вход $\overline{S}$

установки триггера в единичное состояние ($Q=1$, $\bar{Q}=0$) и информационный вход $\bar{R}$ сброса триггера в нулевое состояние ($Q=0$, $\bar{Q}=1$).

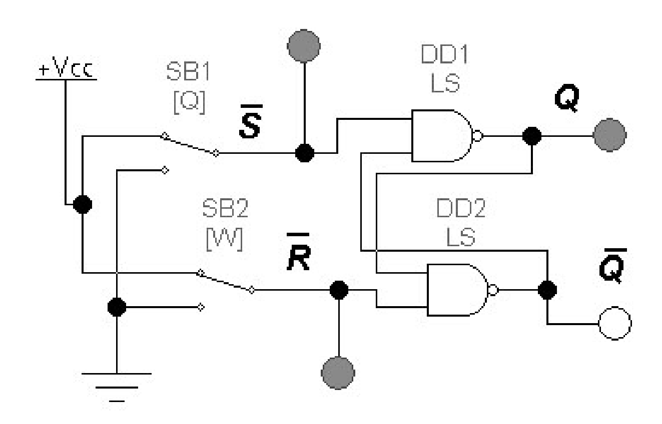


Рис. 6.15. Схема виртуальной установки для исследования асинхронного *RS*-триггера на элементах 2И-НЕ

10.2. Включить виртуальную установку и, последовательно изменяя при помощи переключателей *SB1* и *SB2* комбинации сигналов на входах установки $\bar{S}$ и сброса $\bar{R}$, зафиксировать и отметить на временных диаграммах (рис. 6.16) уровни логических сигналов на прямом Q и инверсном $\bar{Q}$ выходах *RS*-триггера.

10.3. Проанализировать полученные данные и дать ответы на следующие вопросы:

При каких логических уровнях сигналов на входах установки $\bar{S}$ и сброса $\bar{R}$ *RS*-триггер устанавливается в единичное состояние $Q=1$?

При каких логических уровнях сигналов на входах установки $\bar{S}$ и сброса $\bar{R}$ *RS*-триггер устанавливается в нулевое состояние $Q=0$?

Какая комбинация входных сигналов является запрещенной для асинхронного *RS*-триггера?

При каких логических уровнях входных сигналов *RS*-триггер осуществляет сохранение своего состояния $Q^{t+1}=Q^{t}$?

10.4. Заполнить по результатам эксперимента и его анализа таблицу истинности асинхронного *RS*-триггера (табл. 6.13). При заполнении таблицы следует иметь в виду, что асинхронный *RS*-триггер является устройством с памятью, поэтому комбинация его

выходных сигналов (Q^{t+1} и $\overline{Q}^{t+1}$) зависит не только от поданной комбинации сигналов на информационные входы $\overline{S}$ и $\overline{R}$, но и от того, в каком состоянии (Q^t, $\overline{Q}^t$) находился триггер до подачи этих сигналов.

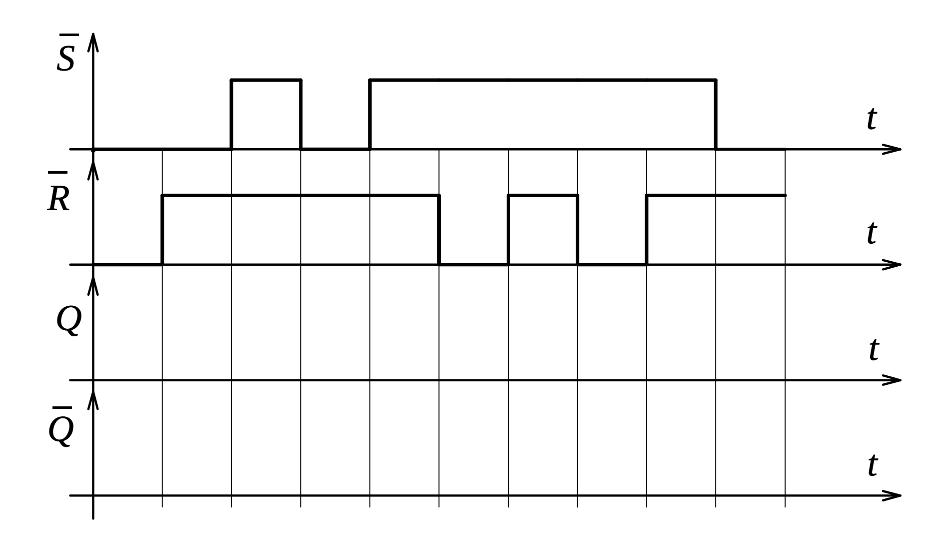


Рис. 6.16. Временные диаграммы работы асинхронного *RS*-триггера

Таблица 6.13

Подаваемая логическая комбинация входных сигналов (момент времени *t*)		Установившееся логическое состояние на выходах после подачи входных сигналов (момент времени *t*+1)	
$\overline{S}$	$\overline{R}$	Q^{t+1}	$\overline{Q}^{t+1}$
0	1		
1	0		
1	1		
0	0		

10.5. Завершить работу, закрыв программу *Electronics Workbench* без сохранения файлов *(File* à *Revert to Saved*… à *OK*).

Содержание отчета

1. Цель работы.
2. Программа работы.
3. Принципиальные электрические схемы исследованных устройств.
4. Таблицы с экспериментальными данными.
5. Экспериментальные временные диаграммы асинхронного *RS*-триггера.
6. Краткие выводы по работе.

Контрольные вопросы

При допуске к виртуальным исследованиям:

1. Каковы цель и программа работы?
2. Каковы назначение и область применения логических элементов?
3. Что такое логическое сложение, умножение и отрицание?
4. Какие уровни напряжения соответствуют логическому нулю и логической единице?
5. Как условно обозначаются логические элементы на электрических принципиальных, функциональных и структурных схемах?
6. Что представляет собой *RS*-триггер и какие у него имеются входы и выходы?
7. Почему исследуемый *RS*-триггер называется асинхронным?
8. Какую функцию выполняет мультиплексор?

При защите результатов работы необходимо ответить на все вышеперечисленные вопросы и, кроме того, необходимо:

1. Уметь начертить принципиальную схему базового элемента ТТЛ.
2. Уметь начертить и объяснить работу схем 2И, НЕ, 2ИЛИ, мультиплексора 2 в 1 и асинхронного *RS*-триггера, собранных на базе элементов 2И-НЕ.
3. Уметь составить таблицу состояний (истинности) для всех логических схем и триггера, исследованных в лабораторной работе.

7. ТРИГГЕРЫ

Теоретические сведения

Триггер – это устройство, обладающее двумя устойчивыми состояниями. Он имеет два выхода – прямой Q и инверсный $\bar{Q}$. Состояние триггера определяется логическим уровнем сигнала на его прямом выходе Q. Если $Q=1$, то триггер находится в единичном состоянии, а если $Q=0$, то, соответственно, в нулевом.

Переход из одного состояния в другое (процесс опрокидывания триггера) происходит лавинообразно за счет внутренней глубокой положительной обратной связи. В отличие от линейных комбинационных схем логическое состояние выходных сигналов триггера зависит не только от комбинации входных информационных сигналов, но и от его исходного внутреннего состояния.

Триггеры могут работать в режиме записи (установки), хранения и перезаписи.

По способу записи информации триггеры делятся на несинхронизируемые (асинхронные) и синхронизируемые (синхронные).

У асинхронных триггеров изменение их состояния происходит при любой смене входных сигналов. Если при формировании входных сигналов возникают короткие ложные импульсы, то они могут вызвать ложные срабатывания триггера. Это и является основным недостатком асинхронных триггеров. Простейшим асинхронным триггером является *RS*-триггер с инверсными выводами (рис. 6.8).

У синхронных триггеров изменение их состояния происходит в момент подачи специальных синхроимпульсов. Синхроимпульсы подаются после завершения переходных процессов в цепях запуска триггеров и поэтому помехоустойчивость триггера возрастает.

По способу синхронизации триггеры подразделяются на синхронные триггеры, управляемые потенциалом (статические или однотактные триггеры) и синхронные триггеры, управляемые фронтом, которые называются также динамическими или двухтактными триггерами.

Любой динамический триггер состоит из двух однотактных синхронных триггеров – ведущего (*master*) и ведомого (*slave*). Установка состояния ведущего триггера происходит в первом такте (на-

пример, при высоком уровне сигнала на синхровходе C). Установка ведомого – во втором такте, например, после изменения уровня сигнала на синхровходе C с высокого на низкий. В ведомый триггер перезаписывается состояние ведущего триггера.

К числу динамических триггеров относится JK-триггер. Его условное графическое обозначение (УГО) приведено на рис. 7.1. Закон функционирования JK-триггера описывается табл. 7.1.

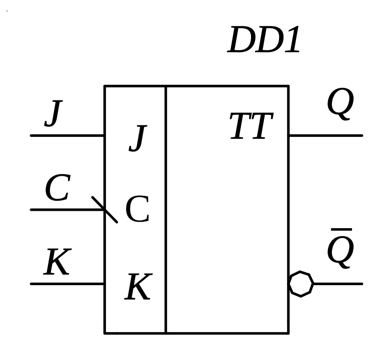


Рис. 7.1. Условное графическое обозначение *JK*-триггера

Изменение либо подтверждение состояния триггера происходят при изменения сигнала на синхровходе C с высокого логического уровня на низкий (1→0) или, как говорят, по по срезу синхроимпульса (это показывает косая черта на синхровходе *C*).

В JK-триггере, по сравнению с синхронным RS-триггером, устранена неопределенность состояния при подаче на его информационные входы (*J* и *K*) активных уровней сигнала. JK-триггер в этой ситуации инвертирует свое выходное состояние по каждому фронту сигнала (в данном случае по спадающему) на синхровходе C. Таким образом, он работает как счетный T-триггер.

JK-триггер называют универсальным, поскольку путем коммутации выводов его можно превратить в любой другой тип триггера: RS, D или T.

Динамический *D*-триггер имеет один информационный вход D и один синхровход C (рис. 7.2). Срабатывание, приведенного на этом рисунке *D*-триггера, происходит после изменения сигнала на синхровходе C с низкого логического уровня на высокий $(0 \to 1)$ или, как говорят, по фронту синхроимпульса. При неизменном уровне сигнала на синхровходе C динамический *D*-триггер своего состояния не изменяет и работает в режиме хранения.

Таблица 7.1

Подаваемая логическая комбинация входных сигналов (момент времени *t*)			Установившееся логическое состояние на выходах после подачи входных сигналов (момент времени *t* +1)	
C	*J*	*K*	Q^{t+1}	$\bar{Q}^{t+1}$
0	*X*	*X*	Q^t	$\bar{Q}^t$
1	*X*	*X*	Q^t	$\bar{Q}^t$
1→0	0	0	Q^t	$\bar{Q}^t$
1→0	0	1	0	1
1→0	1	0	1	0
1→0	1	1	$\bar{Q}^t$	Q^t

Закон функционирования динамического *D*-триггера описывается таблицей истинности (табл. 7.2).

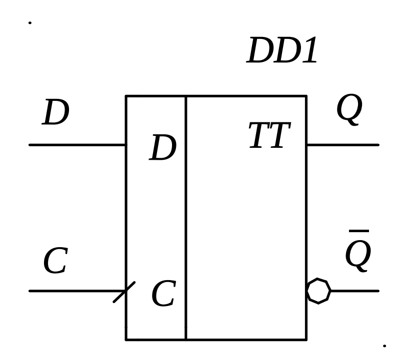


Рис. 7.2. Условное графическое обозначение динамического *D*-триггера

Реагирование на перепад синхросигнала *C* достигается благодаря тому, что любой динамический *D*-триггер состоит из двух однотактных синхронных триггеров – ведущего (*master*) и ведомого (*slave*). Ведущим триггером является синхронный *D*-триггер, а ведомым – синхронный *RS*-триггер. Установка состояния ведущего триггера происходит в первом такте, а установка ведомого – во втором, т.е. после изменения уровня сигнала на синхровходе *C* с низкого на высокий.

Таблица 7.2

Подаваемая логическая комбинация входных сигналов (момент времени t)		Установившееся логическое состояние на выходах после подачи входных сигналов (момент времени $t+1$)	
C	D	Q^{t+1}	$\overline{Q}^{t+1}$
0	X	Q^t	$\overline{Q}^t$
1	X	Q^t	$\overline{Q}^t$
0→1	0	0	1
0→1	1	1	0

К числу динамических триггеров относятся и T-триггеры. Их условное графическое изображение приведено на рис. 7.3. Закон функционирования этого T-триггера достаточно прост. Триггер изменяет свое выходное состояние на противоположное по фронту импульса на входе T (табл. 7.3). При любых постоянных логических уровнях сигнала на входе T-триггер работает в режиме хранения.

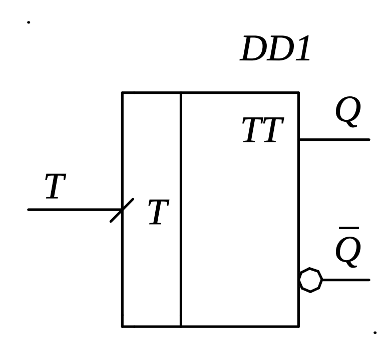


Рис. 7.3. Условное графическое обозначение T-триггера

T-триггеры широко используются как делители частоты на 2. Они являются составной частью цифровых счетчиков. Однако промышленностью в интегральном исполнении T-триггеры не выпускаются. Их реализуют обычно на основе интегральных динамических D-триггеров или JK-триггеров.

Таблица 7.3

Подаваемый логический уровень входного сигнала (момент времени t)	Установившееся логическое состояние на выходах после подачи входного сигнала (момент времени $t+1$)	
T	Q^{t+1}	$\overline{Q}^{t+1}$
0	Q^t	$\overline{Q}^t$
1	Q^t	$\overline{Q}^t$
0→1	$\overline{Q}^t$	Q^t

Виртуальный эксперимент

Цель работы

1. Провести виртуальные исследования с помощью пакета программ *Electronics Workbench*:

1.1. *JK*-триггера *TTL* логики.

1.2. Динамического *D*-триггера *TTL* логики.

1.3. *T*-триггера на базе динамического *D*-триггера *TTL* логики.

2. Закрепить теоретические знания, полученные на лекциях и самостоятельных занятиях.

Программа работы

1. Изучить схемы включения *JK*-, *D*- и *T*-триггеров в виртуальных установках.

2. Ознакомиться с типами и моделями элементов, применяемых в виртуальных установках, уяснить пути их выбора и задания параметров.

3. На рабочем поле программы *Electronics Workbench v*.5.12 собрать схему и произвести исследование асинхронного *JK*-триггера.

4. На рабочем поле программы *Electronics Workbench v*.5.12 собрать схему и произвести исследование *D*-триггера.

5. На рабочем поле программы *Electronics Workbench v*.5.12 собрать схему и произвести исследование *T*-триггера, собранного на основе *D*-триггера.

Виртуальная установка

1. Пакет моделирующих программ *Electronics Workbench v*.5.12, работающих в среде операционной системы *Windows XP*. Путь запуска программы *Electronics Workbench*: рабочий стол *Windows* **à** папка «Учебный процесс» **à** ярлык .

2. *JK*-триггер. Путь выбора: группа компонентов цифровых схем *Digital* **à** *JK Flip-Flop with Active High Asynch Inputs* **à** библиотека *TTL* **à** *models LS*.

3. *D*-триггер. Путь выбора: группа компонентов цифровых схем *Digital* **à** *D Flip-Flop* **à** библиотека *TTL* **à** *models LS*.

4. Источник питания «логическая единица» +*Vcc*, выдающий напряжение +5В. Путь выбора: группа компонентов источников *Sources* **à** +*Vcc Voltage Source*.

5. Переключатели *SB*1…*SB*4 , управляемые назначенными клавишами. Путь выбора: группа базовых компонентов *Basic* **à** *Switch*.

6. Логические пробники, рассчитанные на индикацию логического состояния цифровых интегральных микросхем *TTL*-логики. Путь выбора: группа компонентов индикаторные приборы *Indicators* **à** *Red Probe* .

7. Заземление. Путь выбора: группа компонентов источников *Sources* **à** *Ground*.

Порядок проведения работы

1. Ознакомиться с методическими указаниями по выполнению виртуальных исследований на ПК и правилами техники безопасности при работе в вычислительной лаборатории.

2. Расписаться в журнале по технике безопасности и получить разрешение на проведение работы.

3. Запустить программу *Electronics Workbench* щелчком мыши по ее ярлыку, находящемуся на рабочем столе компьютера в папке «Учебный процесс».

4. Провести исследование *JK*-триггера.

4.1. На рабочем поле программы *Electronics Workbench v*.5.12 собрать схему виртуальной установки для исследования *JK*-триггера (рис. 7.4).

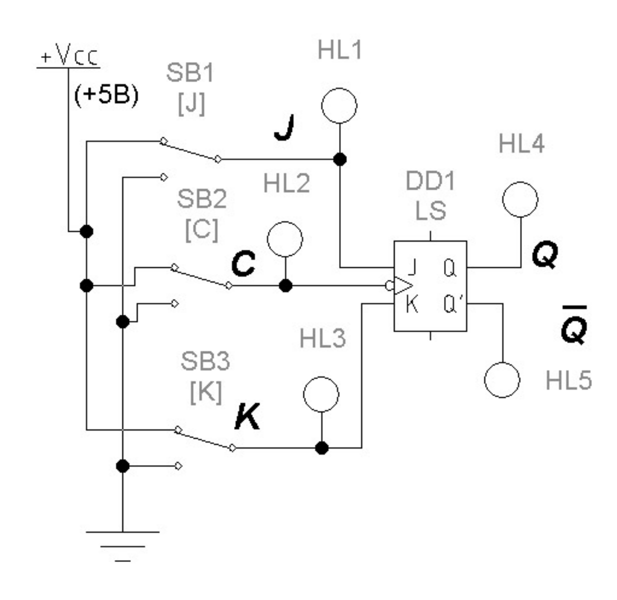


Рис. 7.4. Схема виртуальной установки для исследования *JK*-триггера

4.2. Задать управляющие клавиши для управления ключами *SB*1, *SB*2 и *SB*3. Для этого поочерёдно войти в их диалоговые окна *Switch Properties* и в окошке *Key* вкладки *Value* задать управляющие клавиши *J, C, K,* соответственно.

4.3. Включить виртуальную установку, используя переключатель в правом верхнем углу окна программы *Electronics Workbench*.

4.4. Зафиксировать и отметить на графиках рис. 7.5 логические уровни выходных сигналов, Q и $\overline{Q}$ триггера при различных комбинациях логических сигналов на информационных J и K входах и синхровходе C. Комбинации входных сигналов набирать при помощи ключей *SB*1, *SB*2 и *SB*3 последовательно в соответствии с временными диаграммами на рис. 7.5.

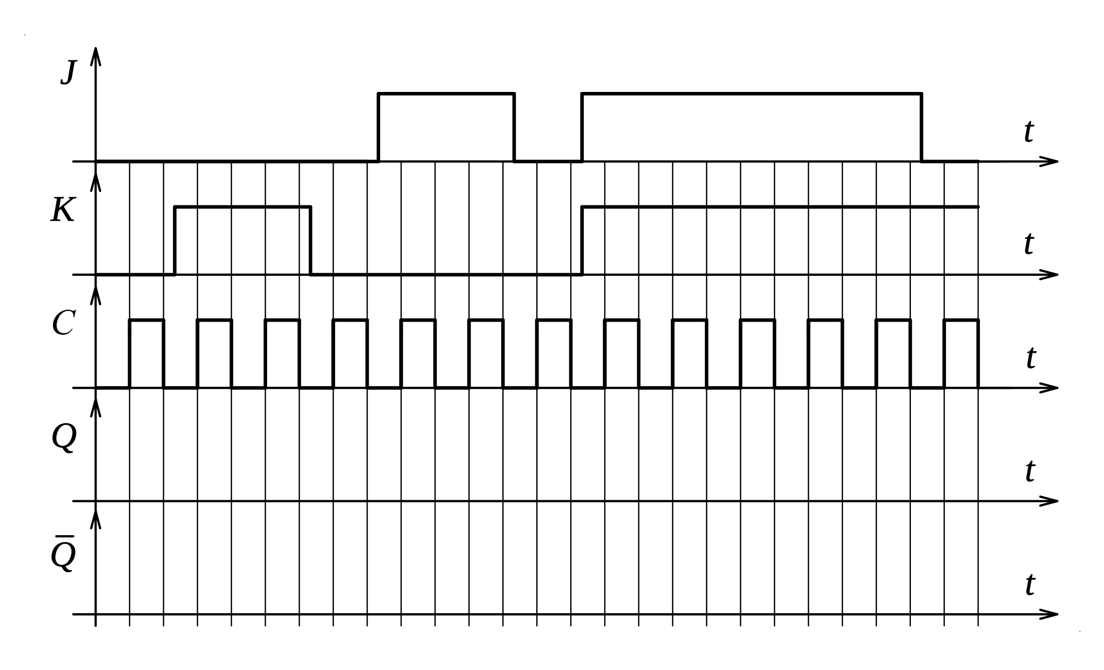


Рис. 7.5. Временные диаграммы работы *JK*-триггера

4.5. Проанализировать полученные данные и получить ответы на следующие вопросы:

– при каких логических уровнях входных сигналов *JK*-триггер устанавливается в единичное состояние?

– при каких логических уровнях входных сигналов *JK*-триггер устанавливается в нулевое состояние?

– имеется ли запрещенная комбинация входных информационных сигналов для *JK*-триггера?

– при каких логических уровнях входных сигналов *JK*-триггер осуществляет сохранение своего состояния?

– при какой комбинации сигналов на *J* и *K* входах *JK*-триггер изменяет свое состояние на противоположное по срезу синхросигнала?

4.6. С учетом данных эксперимента и ответов на вопросы п. 4.5. заполнить таблицу истинности *JK*-триггера (табл. 7.4).

5. Провести исследование *D*-триггера.

5.1. На рабочем поле программы *Electronics Workbench v*.5.12 собрать схему лабораторной установки для исследования *D*-триггера (рис. 7.6).

5.2. Задать управляющие клавиши для ключей *SB1* и *SB2*. Для этого поочерёдно войти в их диалоговые окна *Switch Properties*

и в окошке *Key* вкладки *Value* задать управляющие клавиши *D* и *C*, соответственно.

Таблица 7.4

Подаваемая логическая комбинация входных сигналов (момент времени *t*)			Установившееся логическое состояние на выходах после подачи входных сигналов (момент времени *t* +1)	
C	*J*	*K*	Q^{t+1}	$\overline{Q}^{t+1}$
0	X	X		
1	X	X		
1→0	0	0		
1→0	0	1		
1→0	1	0		
1→0	1	1		

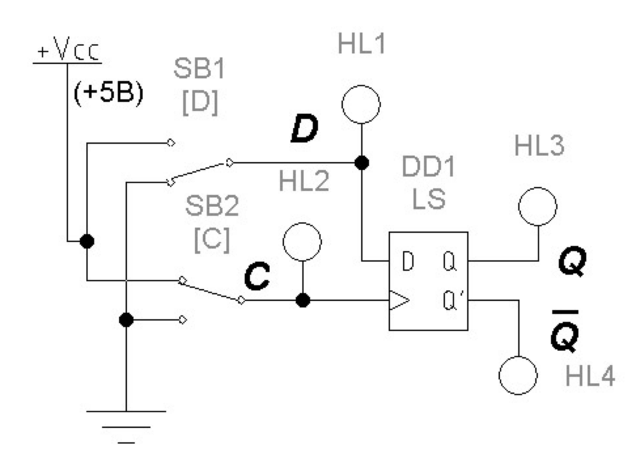


Рис. 7.6. Схема виртуальной установки для исследования *D*-триггера

5.3. Включить виртуальную установку, используя переключатель в правом верхнем углу окна программы *Electronics Workbench*.

5.4. Зафиксировать и отметить на графиках рис. 7.7 логические уровни выходных сигналов, *Q* и $\overline{Q}$ триггера при различных комбинациях логических сигналов на информационном входе *D* и синхровходе *C*. Комбинации входных сигналов набирать при помощи ключей *SB*1 и *SB*2 последовательно в соответствии с временными диаграммами на рис. 7.7.

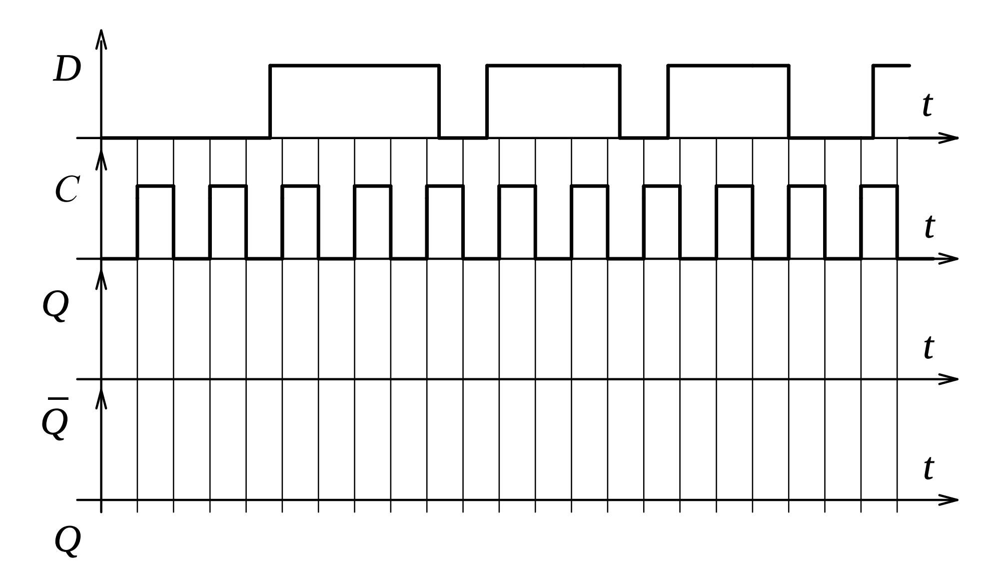


Рис. 7.7. Временные диаграммы работы *D*-триггера

5.6. Проанализировать полученные данные и дать ответы на следующие вопросы:

– при каких изменениях сигнала на синхровходе *C* могут происходить изменения состояния динамического *D*-триггера?

– при каком логическом уровне сигнала на информационном входе *D* динамический *D*-триггер устанавливается в единичное состояние?

– при каком логическом уровне сигнала на входе *D* динамический *D*-триггер устанавливается в нулевое состояние?

– при каких изменениях сигнала на синхровходе *C* не могут происходить изменения состояния динамического *D*-триггера?

5.7. С учетом данных эксперимента и ответов на вопросы п. 5.6. заполнить таблицу истинности динамического *D*-триггера (табл. 7.5).

6. Провести исследования *T*- триггера (счётного триггера).

6.1. На рабочем поле программы *Electronics Workbench v*. 5.12 собрать схему *T*-триггера, реализованного на основе динамического *D*-триггера *TTL*-логики (см. рис. 7.8).

Из схемы на рис. 7.8 видно, что *T*-триггер представляет собой динамический *D*-триггер, охваченный цепью обратной связи (выход $\overline{Q}$– вход D). Эта связь запаздывает из-за конечности времени

распространения сигналов в логических элементах. Запаздывание принципиально необходимо для работы схемы.

Таблица 7.5

Подаваемая логическая комбинация входных сигналов (момент времени t)		Установившееся логическое состояние на выходах после подачи входных сигналов (момент времени t+1)	
C	D	Q^{t+1}	$\overline{Q}^{t+1}$
0	X		
1	X		
0→1	0		
0→1	1		

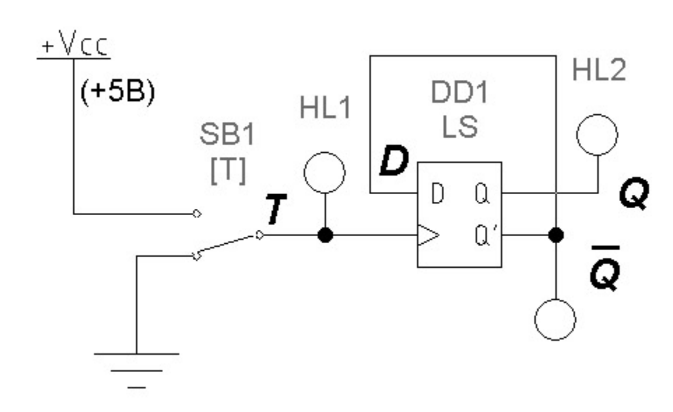


Рис. 7.8. Схема виртуальной установки для исследования *T*-триггера на основе динамического *D*-триггера

6.2. Включить виртуальную установку, используя переключатель в правом верхнем углу окна программы *Electronics Workbench*.

6.3. Зафиксировать и отметить на графиках рис. 7.9 логические уровни выходных сигналов Q и $\overline{Q}$ триггера при различных уровнях сигнала на входе T. Уровень входных сигналов задавать при помощи ключа *SB*1 последовательно в соответствии с временными диаграммами на рис. 7.9.

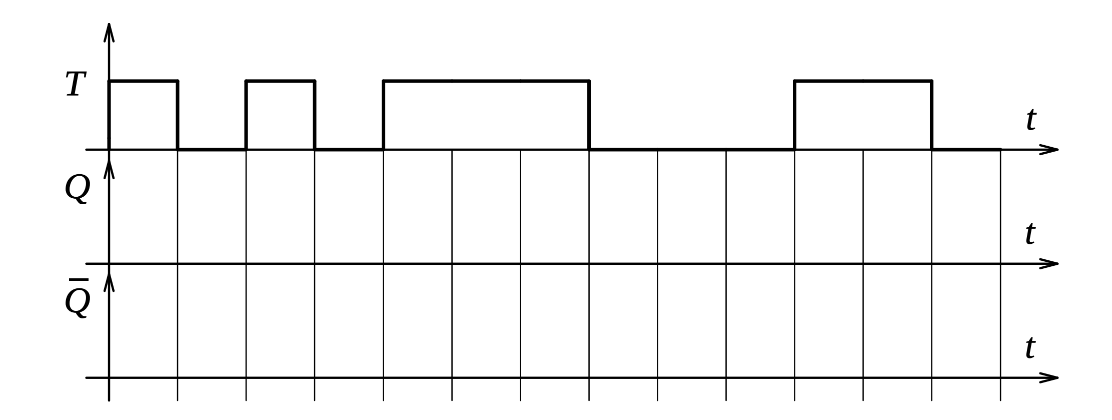


Рис. 7.9. Временные диаграммы работы *T*-триггера

6.4. Проанализировать полученные данные и получить ответы на следующие вопросы:

– при каких условиях *T*-триггер устанавливается в единичное состояние?

– при каких условиях *T*-триггер устанавливается в нулевое состояние?

– при каких логических уровнях входного сигнала *T*-триггер осуществляет сохранение своего состояния?

6.5. С учетом данных эксперимента и ответов на вопросы п. 6.4. заполнить таблицу истинности *T*-триггера (табл. 7.6).

Таблица 7.6

Подаваемый логический уровень входного сигнала (момент времени *t*)	Установившееся логическое состояние на выходах после подачи входного сигнала (момент времени *t* +1)	
T	Q^{t+1}	$\overline{Q}^{t+1}$
0		
1		
0→1		

6.6. Завершить работу, закрыв программу *Electronics Workbench* не сохраняя файлов с результатами моделирования (*File* **à** *Revert to Saved*… **à** OK).

Содержание отчета

1. Цель работы.
2. Программа работы.
3. Принципиальные электрические схемы исследованных устройств.
4. Временные диаграммы и таблицы с экспериментальными данными.
5. Краткие выводы по работе.

Контрольные вопросы

При допуске к виртуальным исследованиям:

1. Какая цель и программа работы?
2. Какое назначение и область применения логических элементов?
3. Что такое логическое сложение, умножение и отрицание?
4. Какие уровни напряжения соответствуют логическому нулю и логической единице?
5. Как условно обозначаются логические элементы на электрических принципиальных, функциональных и структурных схемах?
6. Чем отличается триггер от комбинационной схемы?
7. Какой триггер называется асинхронным?
8. Какой триггер называется синхронным?
9. Чем отличаются статические триггеры от динамических?
10. Чем отличаются однотактные триггеры от двухтактных?
11. При каких логических уровнях входных сигналов *JK*-триггер устанавливается в единичное состояние?
12. При каких логических уровнях входных сигналов *JK*-триггер устанавливается в нулевое состояние?
13. Имеется ли запрещенная комбинация входных сигналов для синхронного *JK*-триггера?
14. Как условно обозначаются статические и динамические *D*- и *T*-триггеры на электрических схемах?
15. При каких логических уровнях входных сигналов синхронный статический *D*-триггер устанавливается в единичное состояние?
16. При каких логических уровнях входных сигналов синхронный статический *D*-триггер устанавливается в нулевое состояние?

17. При каких логических уровнях входных сигналов синхронный статический *D*-триггер сохраняет свое состояние?

18. При каких условиях динамический *D*-триггер устанавливается в единичное состояние?

19. При каких условиях динамический *D*-триггер устанавливается в нулевое состояние?

20. При каких логических уровнях входных сигналов динамический *D*-триггер сохраняет свое состояние?

21. При каких условиях *T*-триггер устанавливается в единичное состояние?

22. При каких условиях *T*-триггер устанавливается в нулевое состояние?

При защите результатов работы необходимо ответить на все вышеперечисленные вопросы и, кроме того, необходимо:

1. Уметь начертить схемы и объяснить работу всех исследованных *JK*-, *D*- и *T*-триггеров.

2. Уметь составить таблицу состояний (истинности) всех исследованных *JK*-, *D*- и *T*-триггеров.

8. ДВОИЧНЫЕ СЧЕТЧИКИ

Теоретические сведения

Простейший суммирующий двоичный счетчик может быть построен путем последовательного соединения счетных *T*-триггеров. Счетчики такого типа называют счетчиками с последовательным переносом. На рис. 8.1 приведена функциональная схема суммирующего четырехразрядного двоичного счетчика с последовательным переносом, а на рис. 8.2 – временные диаграммы, поясняющие его работу.

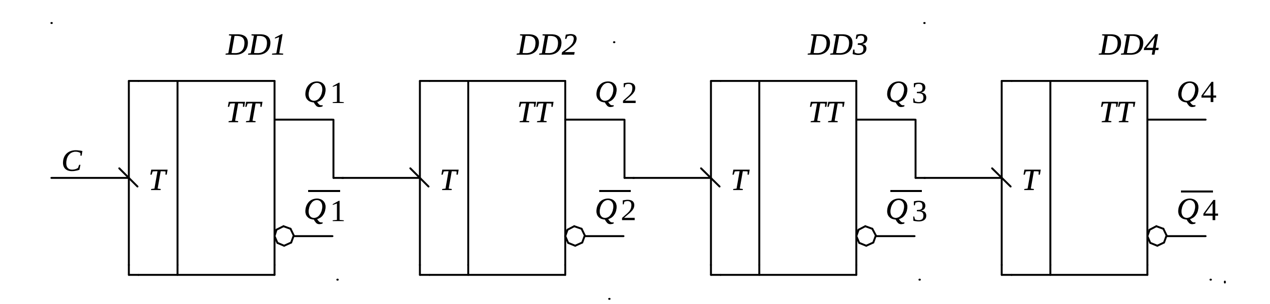


Рис. 8.1. Двоичный суммирующий счетчик с последовательным переносом

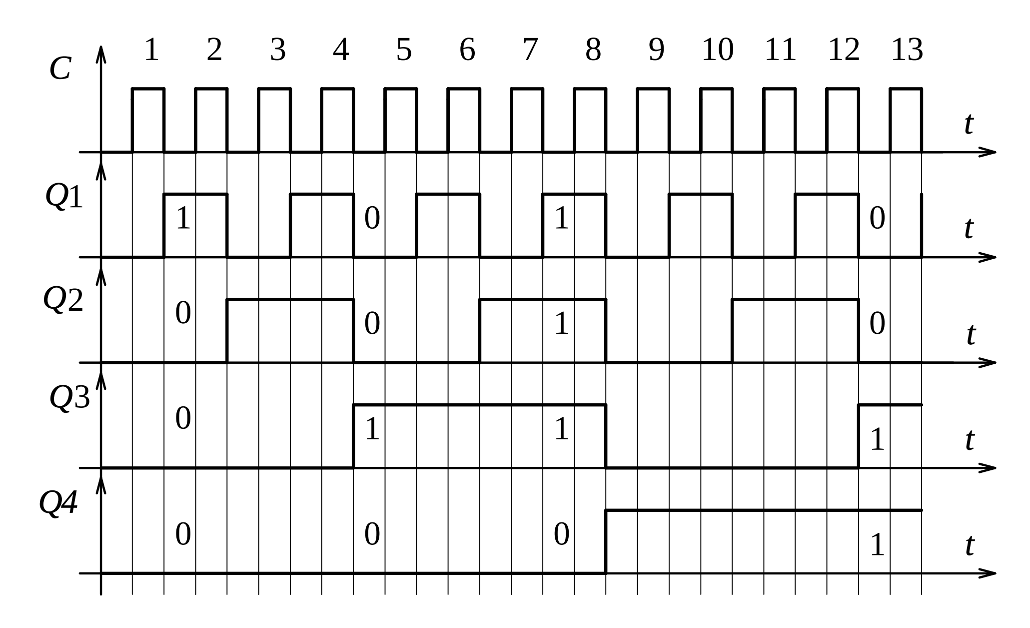


Рис. 8.2. Временные диаграммы в двоичном суммирующем счетчике с последовательным переносом

Каждый *T*-триггер изменяет свое состояние по срезу $(1 \rightarrow 0)$ сигнала на своем *T* входе. Логические уровни на выходах триггеров соответствуют двоичным числам, которые возрастают с приходом

каждого входного импульса. Например, после прихода 7-го импульса состояние триггеров будет следующим: $Q1=1$, $Q2=1$, $Q3=1$, $Q4=0$. Это двоичное число (0111) соответствует десятичному числу $N_{10}=0\cdot 2^3+1\cdot 2^2+1\cdot 2^1+1\cdot 2^0=7$.

Отсюда и название "суммирующий двоичный счетчик".

Из временных диаграмм следует, что частота импульсов на выходе каждого триггера в два раза меньше частоты их входных импульсов. Поэтому двоичные счетчики называют также делителями частоты. Общий коэффициент деления равен $K=2^n$, где n – количество последовательно включенных триггеров.

На основе T-триггеров можно построить вычитающий двоичный счетчик, если на вход последующего триггера подавать сигналы с инверсного выхода предыдущего триггера. На рис. 8.3 приведена функциональная схема вычитающего четырехразрядного двоичного счетчика с последовательным переносом, а на рис. 8.4 – временные диаграммы, поясняющие его работу.

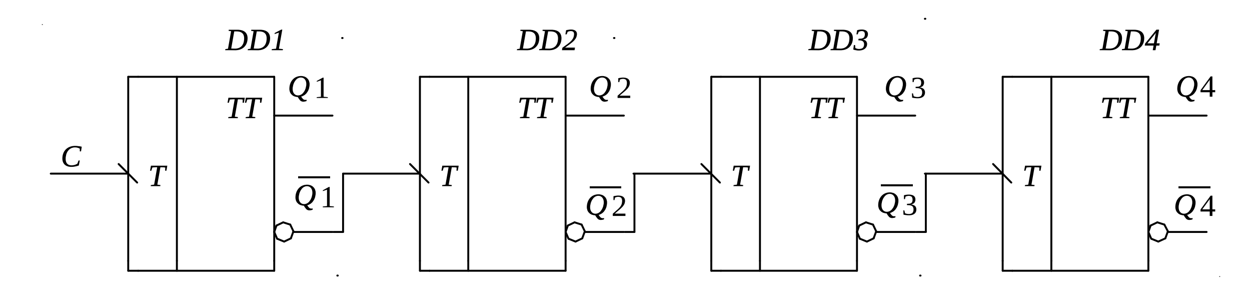


Рис. 8.3. Вычитающий двоичный счетчик с последовательным переносом

Логические уровни на выходах триггеров (рис. 8.3) соответствуют двоичным числам, которые уменьшаются с приходом каждого входного импульса. До подачи входных импульсов C все разряды счетчика были установлены в единичное состояние, т. е. $Q1=1$, $Q2=1$, $Q3=1$, $Q4=1$. Это двоичное число (1111) соответствует десятичному числу $N_{10}=1\cdot 2^3+1\cdot 2^2+1\cdot 2^1+1\cdot 2^0=15$.

После поступления восьми импульсов состояние счетчика становится $Q1=1$, $Q2=1$, $Q3=1$, $Q4=0$. Это двоичное число 0111 соответствует десятичному числу 7. Таким образом, счетчик выполнил операцию вычитания (15–8=7). Из нулевого состояния счетчик пере-

ходит в максимальное (для четырехразрядного счетчика это соответствует десятичному числу 15).

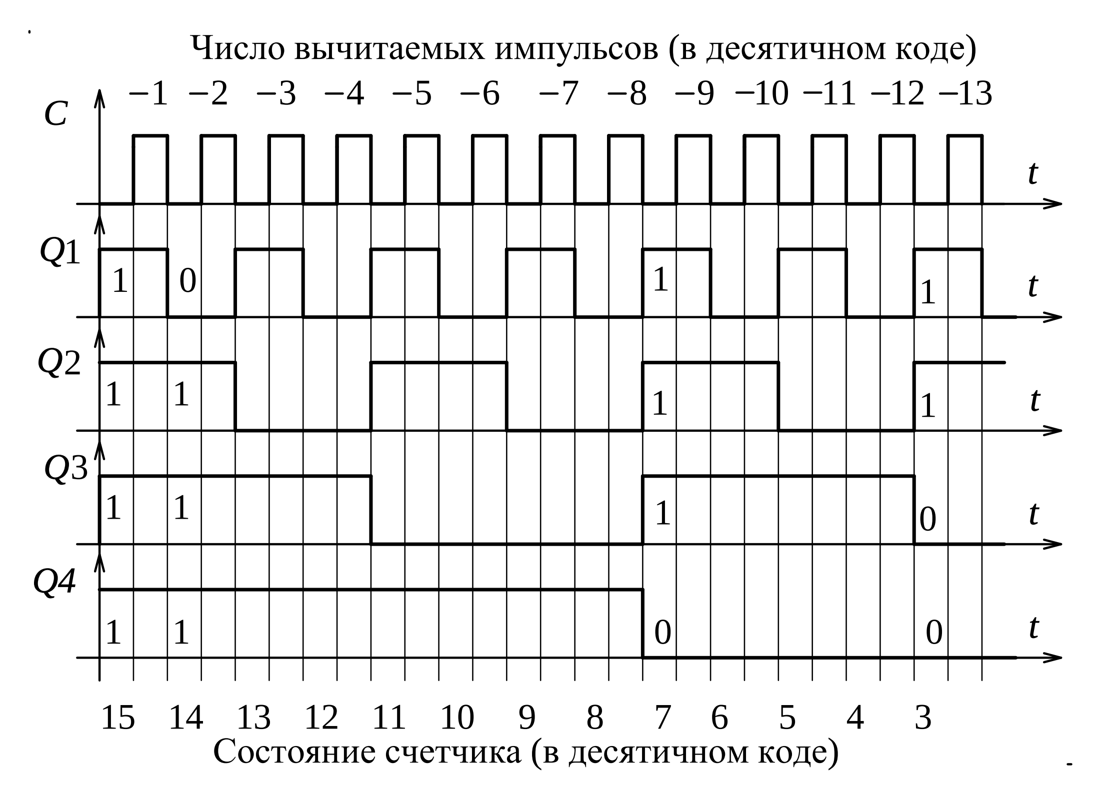


Рис. 8.4. Временные диаграммы в вычитающем двоичном счетчике с последовательным переносом

Как суммирующий, так и вычитающий счетчики могут иметь асинхронные входы установки всех разрядов в единичное и (или) нулевое состояния. В последнем случае они называются обычно входами сброса. Реализация установки в единичное состояние осуществляется объединением всех асинхронных *S*-входов *JK*-триггеров, а реализация установки в нулевое состояние осуществляется объединением всех асинхронных *R*-входов триггеров (на рис. 8.1 и 8.3 не показано). Имеются счетчики и с поразрядной установкой.

Анализируя схемы последовательных суммирующего (рис. 8.1) и вычитающего (рис. 8.3) счетчиков можно заметить, что они отличаются только цепью подключения *T*-входов всех *T*-триггеров, кроме первого. Это позволяет реализовать реверсивный двоичный счетчик на *T*-триггерах, используя между ними управляемые коммутаторы (мультиплексоры 2 в 1).

На рис. 8.5 приведена функциональная схема трехразрядного реверсивного счетчика с последовательным переносом. Этот счетчик может работать как суммирующий при подаче на управляющий вход $U/\overline{U}$ низкого логического уровня или как вычитающий, если подать на управляющий вход высокий логический уровень. В счетчике применены мультиплексоры ($DD2$, $DD4$), коммутирующие один из входов ($X0$ или $X1$) на свой выход в зависимости от логического уровня сигнала на адресном входе A.

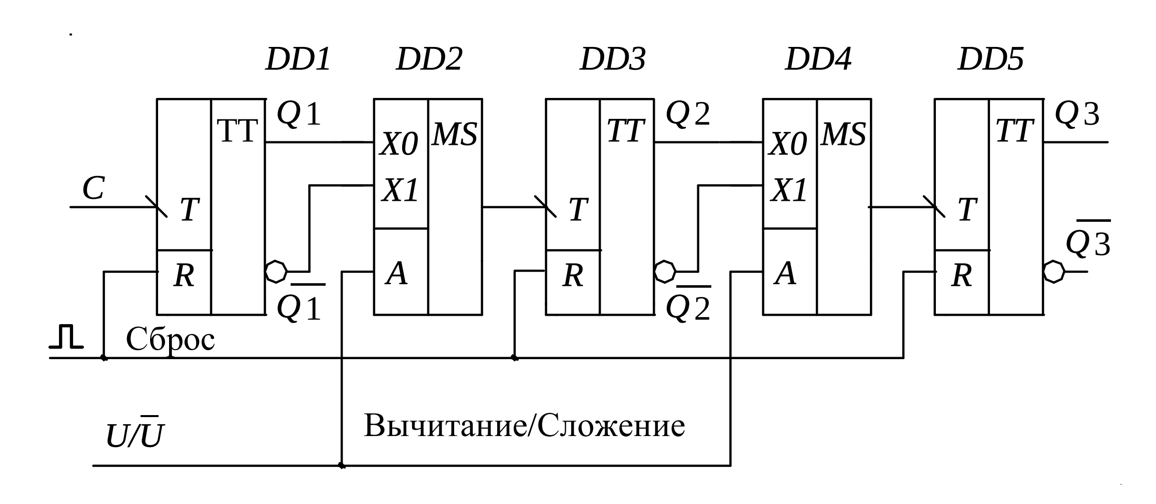


Рис. 8.5. Реверсивный двоичный счетчик с последовательным переносом

Рассматриваемый реверсивный счетчик имеет цепь асинхронного сброса всех триггеров в нулевое состояние. При подаче логической единицы на вход сброса разряды счетчика устанавливаются в состояние $Q1 = 0,\ Q2 = 0,\ Q3 = 0$, независимо от уровня сигнала на управляющем входе $U/\overline{U}$.

Общим недостатком всех счетчиков с последовательным переносом (в литературе их иногда называют асинхронными счетчиками) являются большие и неравномерные задержки распространения входного сигнала до всех выходов триггеров, что ограничивает их быстродействие и создает большие проблемы в создании многоразрядных счетчиков, особенно с произвольным коэффициентом счета.

Для выравнивания временных задержек всех триггеров применяют счетчики с параллельным переносом, которые называются также синхронными счетчиками. Синхронные счетчики обладают высоким быстродействием, легко допускают наращивание разрядности и реализации произвольных коэффициентов пересчета.

Виртуальный эксперимент

Цель работы

1. Приобрести навыки виртуального исследования с помощью пакета программ *Electronics Workbench*:

1.1. Суммирующего счетчика с последовательным переносом на *JK*-триггерах.

1.2. Вычитающего счетчика с последовательным переносом на *JK*-триггерах.

1.3. Реверсивного счетчика с последовательным переносом на *JK*-триггерах.

2. Закрепить теоретические знания, полученные на лекциях и самостоятельных занятиях.

Программа работы

1. Изучить исследуемые схемы виртуальных счетчиков. При этом следует иметь в виду, что отечественные стандарты на условные графические обозначения *JK*-триггеров несколько отличаются от обозначений программы *Electronics Workbench v.* 5.12. На рис. 8.6 приведены условные графические изображения этих триггеров в обоих стандартах.

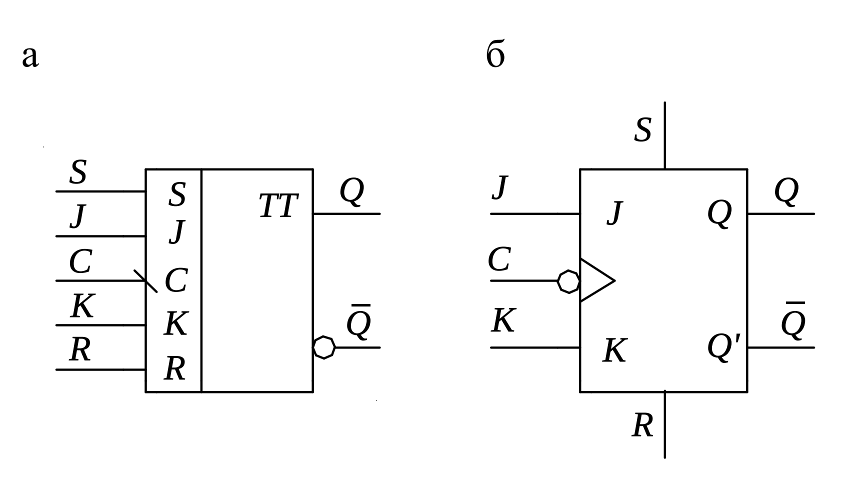


Рис. 8.6. Условные графические обозначения *JK*-триггеров с асинхронными входами установки (*S*) и сброса (*R*): а – по отечественным стандартам; б – по стандартам программы *Electronics Workbench v.* 5.12

2. Ознакомиться с типами и моделями элементов, применяемых в схемах счетчиков, уяснить пути их выбора и задания параметров.

3. На рабочем поле программы *Electronics Workbench v*. 5.12 собрать схему и произвести исследование суммирующего счетчика с последовательным переносом на *JK*-триггерах.

4. На рабочем поле программы *Electronics Workbench v*. 5.12 собрать схему и произвести исследование вычитающего счетчика с последовательным переносом на *JK*-триггерах.

5. На рабочем поле программы *Electronics Workbench v*. 5.12 собрать схему и произвести исследование реверсивного счетчика с последовательным переносом на *JK*-триггерах.

Виртуальная установка

1. Пакет моделирующих программ *Electronics Workbench v*.5.12, работающих в среде операционной системы Windows. Путь запуска программы *Electronics Workbench*: рабочий стол Windows **à** папка «Учебный процесс» **à** ярлык .

2. Файл *sum_ct2jk.ewb* со схемой установки для исследования четырехразрядного суммирующего двоичного счетчика с последовательным переносом на *JK*-триггерах.

3. Файл *sub_ct2jk.ewb* со схемой установки для исследования четырехразрядного вычитающего двоичного счетчика с последовательным переносом на *JK*-триггерах.

4. Файл *revCT2_jk.ewb* со схемой установки для исследования трехразрядного реверсивного двоичного счетчика с последовательным переносом на *JK*-триггерах.

5. *JK*-триггеры с асинхронными входами установки *S* и сброса *R* (рис. 8.6, б). Путь выбора: группа логических компонентов *Digital* **à** *JK Flip-Flop with Active High Asynch Inputs* **à** *Library «default»* **à** *models «ideal»*.

6. Двухвходовые логические элементы 2И-НЕ *TTL*-логики. Путь выбора: группа логических компонентов *Logic Gates* **à** 2-*Input NAND Gate* **à** *Library «ttl»* **à** *models «LS»* .

7. Источник питания «логическая единица» +*Vcc*, выдающий напряжение +5 В. Путь выбора: группа компонентов источников *Sources* à +*Vcc Voltage Source*)

8. Переключатели, управляемые назначаемыми клавишами. Путь выбора: группа базовых компонентов *Basic* à *Switch*.

9. Логические пробники. Путь выбора: группа компонентов индикаторные приборы *Indicators* à *Red Probe*.

10. Заземление. Путь выбора: группа компонентов источников *Sources* à *Ground*.

Порядок проведения работы

1. Ознакомиться с методическими указаниями по выполнению работы и правилами техники безопасности.

2. Расписаться в журнале по технике безопасности и получить разрешение на проведение виртуальных исследований.

3. Включить компьютер и запустить программу *Electronics Workbench* (Рабочий стол *Windows* à папка «Учебный процесс» à à ярлык программы *Electronics Workbench*).

4. Провести исследования суммирующего счетчика с последовательным переносом на *JK*-триггерах.

4.1. На рабочем поле программы *Electronics Workbench v*. 5.12 собрать схему суммирующего счетчика с последовательным переносом на *JK*-триггерах. (рис. 8.7). Для этого выполнить следующие действия:

4.1.1. Из программы *Electronics Workbench* открыть файл *sum_ct*2*jk.ewb*. Путь открытия файла: *File* à *Open* à в открывшемся окне *Open Circuit File* двойным щелчком левой клавиши мыши открыть папку 2102 à выбрать файл *sum_ct*2*jk.ewb* à нажать кнопку «Открыть».

4.1.2. Сохранить открытый файл под именем № компьютера *sum_ct*2*jk.ewb* в папке 220 (*File* à *Save As*… à впечатать имя сохра-

няемого файла, например *W*2_*sum*_*ct*2*jk.ewb* **à** нажать кнопку «Сохранить» при помощи левой клавиши мыши.

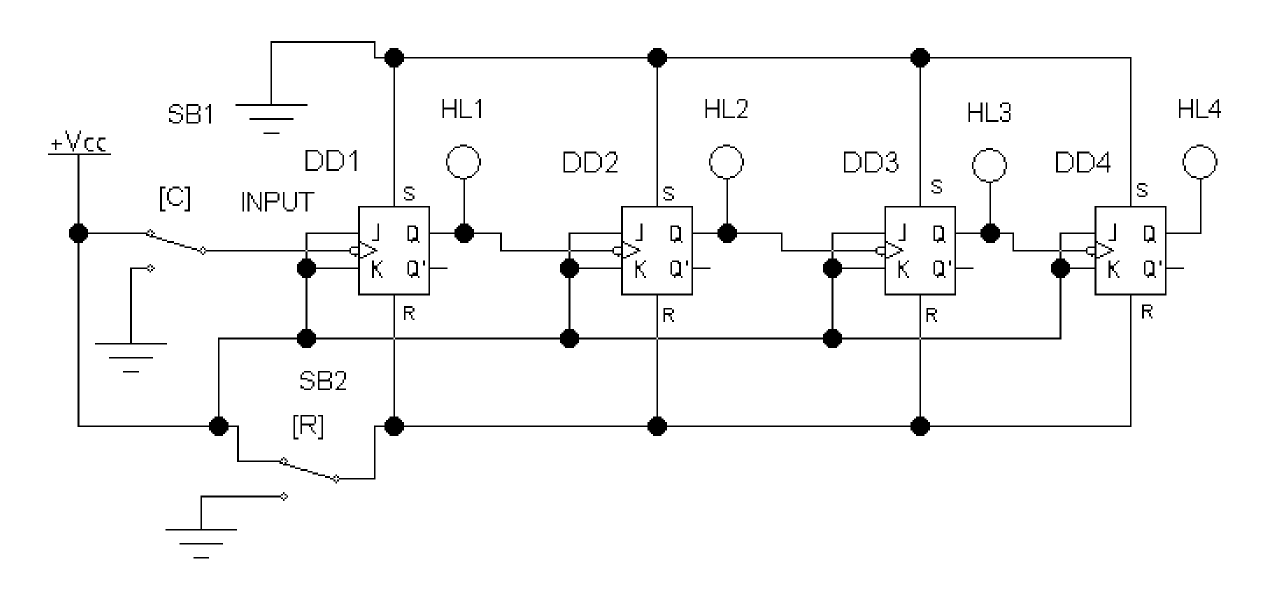


Рис. 8.7. Схема виртуальной установки для исследования суммирующего двоичного счетчика с последовательным переносом на *JK*-триггерах

4.1.3. Убедиться в соответствии виртуальной установки схеме на рис. 8.7 и в случае отличия внести коррективы. Положение переключателей *SB*1 и *SB*2 следует устанавливать при помощи клавиш *C* и *R*. После этого предъявить виртуальную установку для проверки инженеру.

4.2. Включить питание виртуальной установки и, при необходимости, подачей напряжения уровня логической единицы установить триггеры в состояние $Q1=0$, $Q2=0$, $Q3=0$, $Q4=0$ (верхнее положение переключателя $SB2$). После этого перевести переключатель $SB2$ в нижнее положение, что соответствует подаче на входы R сброса триггеров логического нуля.

4.3. Зафиксировать и отметить на графиках рис. 8.8 логические уровни выходных сигналов $Q1...Q4$ триггеров при последовательном изменении сигнала на входе C. Красный цвет индикаторов соответствует высокому уровню напряжения (+5В – уровень логической единицы), а белый – низкому (0В – логический ноль). Уровень синхросигнала изменять при помощи ключа *SB*1 последовательно в соответствии с временными диаграммами на рис. 8.8.

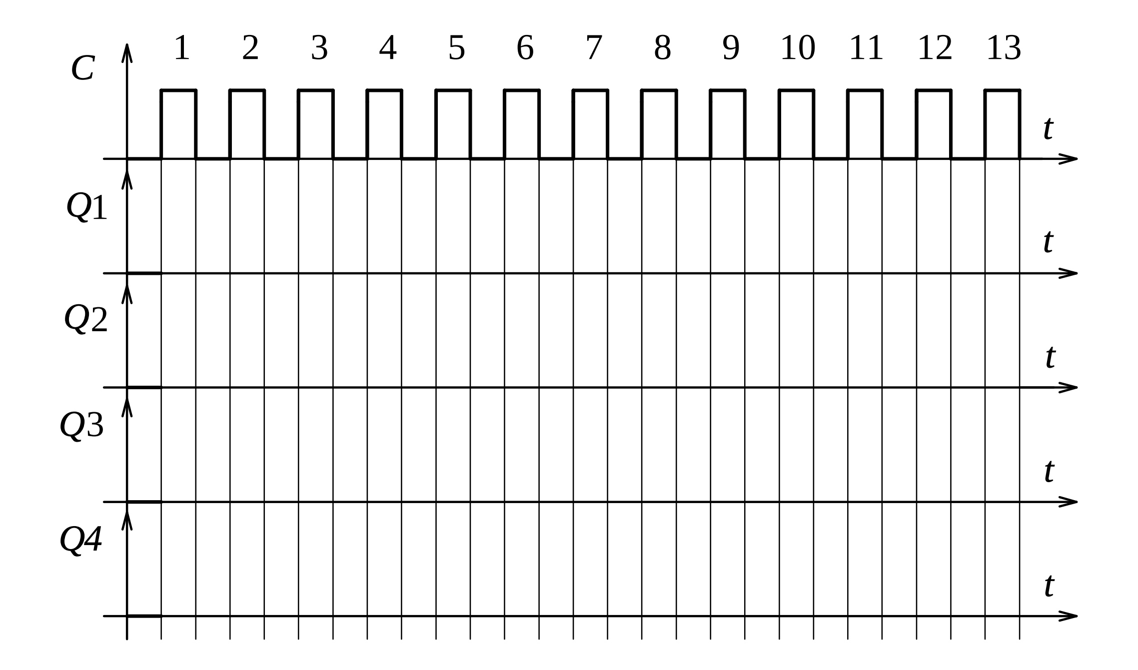


Рис. 8.8. Экспериментальные временные диаграммы в двоичном суммирующем счетчике с последовательным переносом

4.4. По экспериментальным временным диаграммам определить коэффициенты деления K_n частоты импульсов на выходах n-го разряда счетчика и результаты записать в табл. 8.1

$$K_n = \frac{f_{\text{вх}}}{f_n} = \frac{T_n}{T_{\text{вх}}},$$

где $f_{\text{вх}}$, $T_{\text{вх}}$ – частота и период следования импульсов на входе младшего разряда счетчика; f_n, T_n – частота и период следования импульсов на выходе n-го разряда счетчика.

Таблица 8.1

Коэффициенты деления частоты	K_1	K_2	K_3	K_4
Суммирующий счетчик				
Вычитающий счетчик				

4.5. По результатам эксперимента заполнить табл. 8.2 истинности суммирующего счетчика с последовательным переносом.

Таблица 8.2

Число поданных импульсов на синхровход *C*	Установившееся состояние разрядов счетчика	
C	Двоичное *Q*4 *Q*3 *Q*2 *Q*1	Десятичное
0	0000	00
1		
2		
3		
4		
5		
6		
7		
8		
9		
10		
11		
12		
13		
14		
15		

5. Провести исследования вычитающего счетчика с последовательным переносом на *JK*-триггерах.

5.1. На рабочем поле программы *Electronics Workbench v*. 5.12 собрать схему вычитающего счетчика с последовательным переносом

на *JK*-триггерах. (рис. 8.9). Для этого выполнить следующие действия:

5.1.1. Из программы *Electronics Workbench* открыть файл *sub_ct2jk.ewb*. Путь открытия файла: *File* **à** *Open* **à** в открывшемся окне *Open Circuit File* двойным щелчком левой клавиши мыши открыть папку 220 **à** выбрать файл *sub_ct2jk.ewb* **à** нажать кнопку «Открыть».

5.1.2. Сохранить открытый файл под именем № компьютера_ *sub_ct2jk.ewb* в папке 220 (*File* **à** *Save As…* **à** впечатать имя сохраняемого файла, например *W2_sub_ct2jk.ewb* **à** нажать кнопку «Сохранить» при помощи левой клавиши мыши.

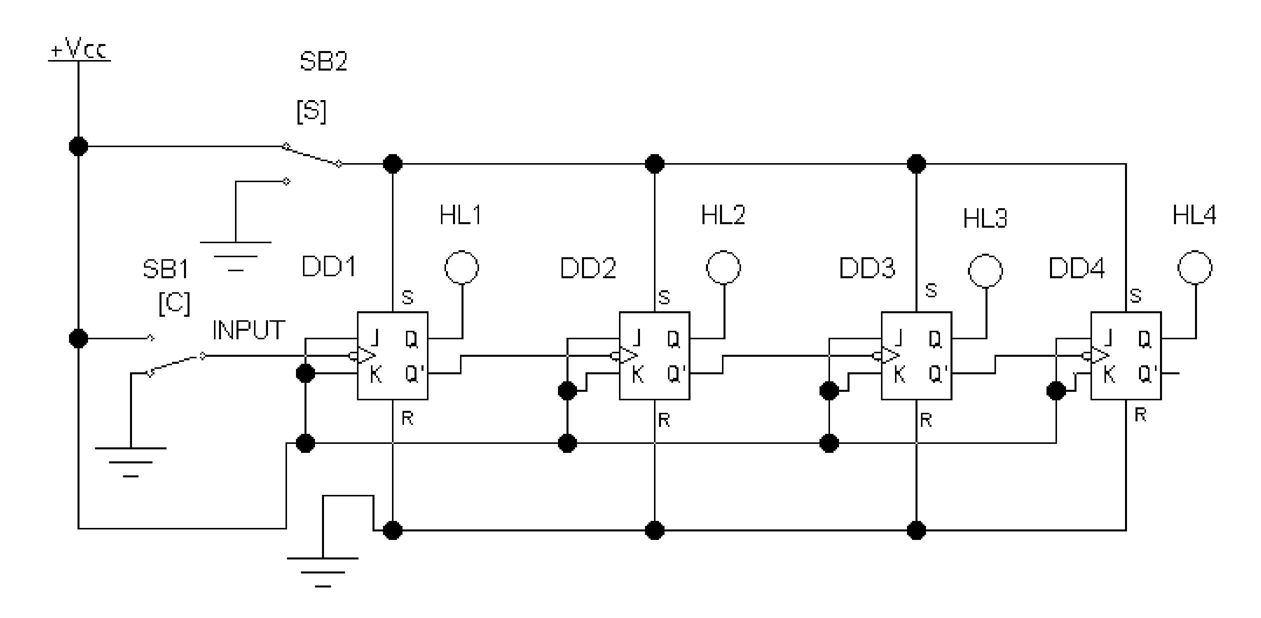


Рис. 8.9. Схема виртуальной установки для исследования вычитающего двоичного счетчика с последовательным переносом на *JK*-триггерах

5.1.3. Убедиться в соответствии виртуальной установки схеме на рис. 8.9 и в случае отличия внести изменения. Положение переключателей $SB1$ и $SB2$ следует устанавливать при помощи клавиш C и S. После этого предъявить виртуальную установку для проверки инженеру.

5.2. Включить питание виртуальной установки и, при необходимости, подачей напряжения уровня логической единицы установить триггеры в состояние $Q1=1$, $Q2=1$, $Q3=1$, $Q4=1$ (верхнее положение переключателя $SB2$). После этого перевести переключатель

$SB2$ в нижнее положение, что соответствует подаче на входы S установки триггеров логического нуля.

5.3. Зафиксировать и отметить на графиках рис. 8.10 логические уровни выходных сигналов $Q1...Q4$ триггеров при последовательном изменении сигнала на входе C. Уровень входного сигнала C набирать при помощи ключа $SB1$ последовательно в соответствии с временными диаграммами на рис. 8.10.

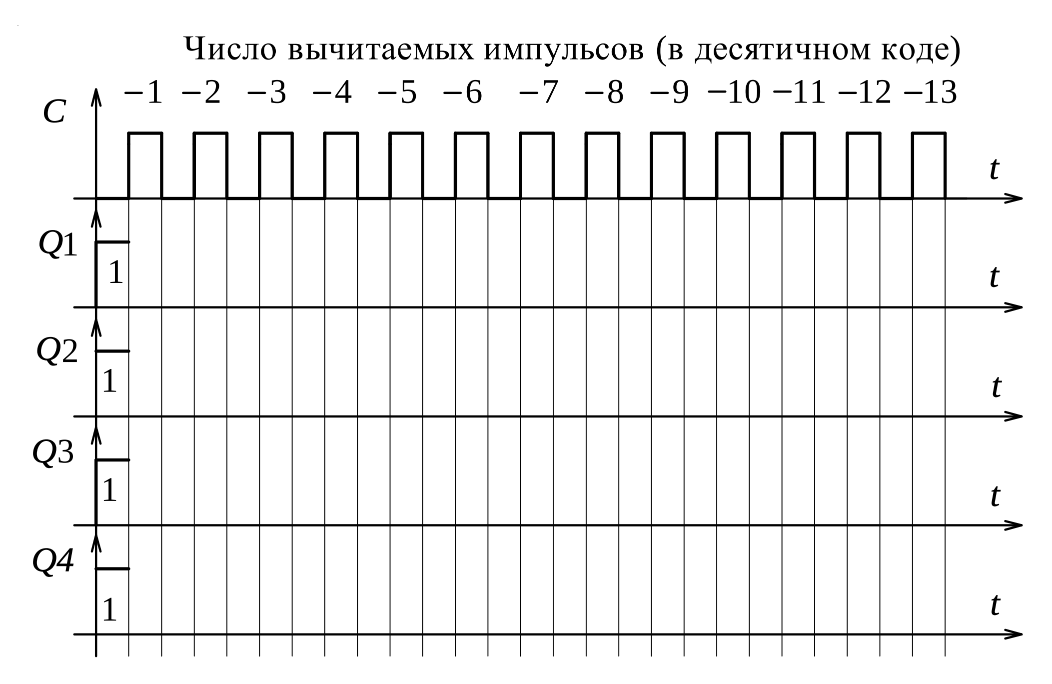


Рис. 8.10. Экспериментальные временные диаграммы в двоичном вычитающем счетчике с последовательным переносом

5.4. По экспериментальным временным диаграммам определить коэффициенты деления K_n частоты импульсов на выходах n-го разряда вычитающего счетчика и результаты записать в табл. 8.1

$$K_n = \frac{f_{\text{вх}}}{f_n} = \frac{T_n}{T_{\text{вх}}},$$

где $f_{\text{вх}}$, $T_{\text{вх}}$ – частота и период следования импульсов на входе младшего разряда счетчика; f_n, T_n – частота и период следования импульсов на выходе n-го разряда счетчика.

5.5. По результатам эксперимента заполнить табл. 8.3 истинности вычитающего счетчика с последовательным переносом.

6. Провести исследования реверсивного двоичного счетчика с последовательным переносом на *JK*-триггерах.

6.1. На рабочем поле программы *Electronics Workbench* собрать схему реверсивного трехразрядного двоичного счетчика с последовательным переносом на *JK*-триггерах (рис. 8.11). Для этого выполнить следующие действия:

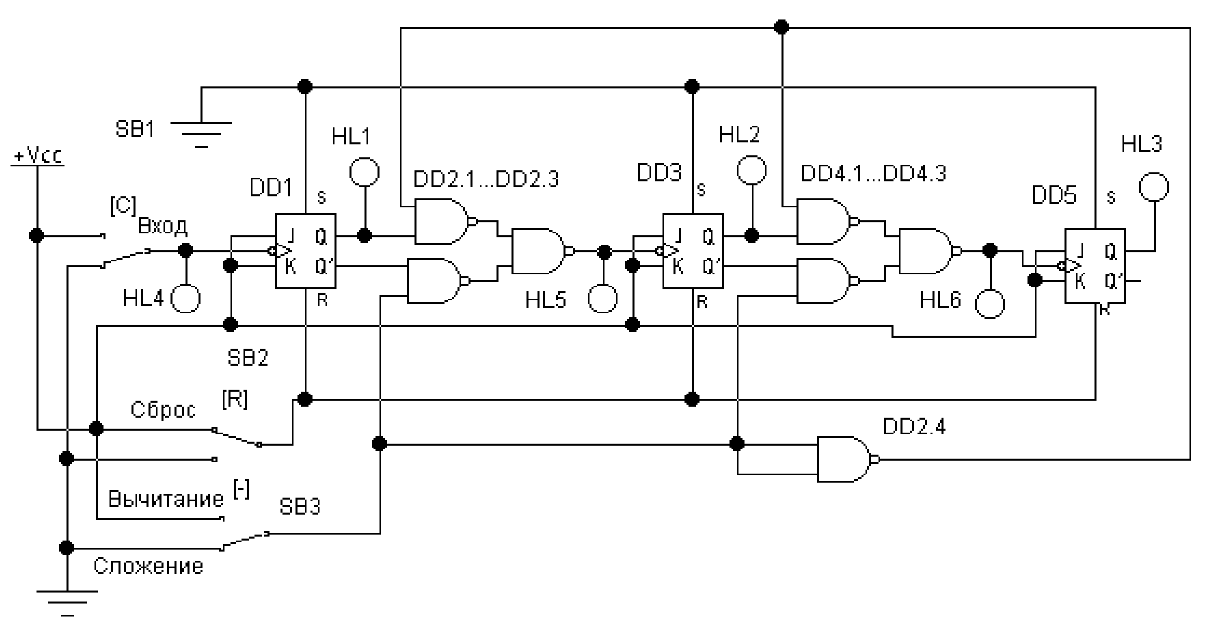


Рис. 8.11. Схема виртуальной установки для исследования реверсивного двоичного счетчика с последовательным переносом на *JK*-триггерах

6.1.1. Из программы *Electronics Workbench* открыть файл *rev_ct2jk.ewb*. Путь открытия файла: ***File*** **à** ***Open*** **à** в открывшемся окне *Open Circuit* File двойным щелчком левой клавиши мыши открыть папку 220 **à** выбрать файл ***rev_ct2jk.ewb*** **à** нажать кнопку «Открыть».

6.1.2. Сохранить открытый файл под именем № компьютера *_rev_ct2jk.ewb* в папке 220 (*File* **à** *Save As*… **à** впечатать имя сохраняемого файла, например *W2_rev_ct2jk.ewb* **à** нажать кнопку «Сохранить» при помощи левой клавиши мыши.

6.1.3. Убедиться в соответствии виртуальной установки схеме на рис. 8.11 и в случае отличия внести изменения. После этого предъявить её для проверки инженеру.

6.2. Включить питание виртуальной установки и, при необходимости, подачей напряжения уровня логической единицы сбросить

триггеры в состояние $Q1=0$, $Q2=0$, $Q3=0$ (верхнее положение переключателя $SB2$). Установить при помощи переключателя $SB3$ режим сложения и после этого перевести переключатель $SB2$ в нижнее положение, что соответствует подаче на входы R установки триггеров логического нуля.

Таблица 8.3

Число поданных импульсов на вход C	Установившееся состояние разрядов счетчика	
C	Двоичное $Q4\ Q3\ Q2\ Q1$	Десятичное
0	1111	15
1		
2		
3		
4		
5		
6		
7		
8		
9		
10		
11		
12		
13		
14		
15		

6.3. В соответствии с данными табл. 8.4 в режиме сложения подать четыре положительных импульса на вход счетчика, фиксируя после каждого импульса состояние выходов $Q1...Q3$ триггеров. Уровень синхросигнала набирать при помощи ключа $SB1$. Двоичный код состояний занести в табл. 8.4 и перевести его в соответствующий десятичный код. После этого, не выключая питание стенда, установить при помощи переключателя $SB3$ режим вычитания и продолжить подачу импульсов на вход счетчика при помощи переключателя $SB1$. Зафиксированное состояние триггеров занести в табл. 8.4 и перевести в десятичный код.

Таблица 8.4

Число поданных импульсов на вход *C*	Установившееся состояние разрядов счетчика	
C	Двоичное $Q3\ Q2\ Q1$	Десятичное
Режим сложения		
0	0	
+1		
+2		
+3		
+4		
Переключение в режим вычитания		
–1		
–2		
–3		
–4		

6.6. Завершить работу, закрыв программу *Electronics Workbench* не сохраняя файлов с результатами моделирования (*File* à *Revert to Saved*…. à *OK*).

Содержание отчета

1. Цель работы.
2. Программа работы.
3. Принципиальные электрические схемы всех виртуальных установок.
4. Временные диаграммы и таблицы с экспериментальными данными.
5. Краткие выводы по работе.

Контрольные вопросы

При допуске к виртуальным исследованиям:

1. Каковы цель и программа работы?
2. Как условно обозначаются логические элементы на электрических схемах?
3. Какие уровни напряжения соответствуют логическому нулю, а какие соответствуют логической единице?
4. Чем отличаются статические триггеры от динамических?
5. При каких логических уровнях входных сигналов *JK*-триггер устанавливается в единичное состояние?
6. При каких условиях *JK*-триггер устанавливается в нулевое состояние?
7. При каких изменениях логических уровней входных сигналов *JK*-триггер изменяет свое состояние на противоположное?
8. Имеется ли запрещенная комбинация входных информационных сигналов для *JK*-триггера?
9. Каков закон функционирования *T*-триггера?
10. Каким образом на *JK*-триггере реализовать *T*-триггер?
11. Какие функции выполняет суммирующий счётчик и в каком коде получается результат?
12. Какие функции выполняет вычитающий счетчик, и в каком коде получается результат?

13. Какие функции выполняет реверсивный счетчик, и в каком коде получается результат?

При защите результатов работы требуется знать ответы на все вышеперечисленные вопросы и, кроме того, необходимо уметь следующее:

1. Составить таблицу состояний (истинности) для *JK*-триггера.
2. Начертить и объяснить работу суммирующего двоичного счетчика с последовательным переносом на *JK*-триггерах.
3. Начертить и объяснить работу вычитающего двоичного счетчика с последовательным переносом на *JK*-триггерах.
4. Начертить и объяснить работу реверсивного двоичного счетчика с последовательным переносом на *JK*-триггерах.
5. Определить коэффициент деления частоты двоичного счетчика.

Приложение 1

УСЛОВНЫЕ ГРАФИЧЕСКИЕ ОБОЗНАЧЕНИЯ ЭЛЕМЕНТОВ ПО ОТЕЧЕСТВЕННЫМ И ЗАРУБЕЖНЫМ СТАНДАРТАМ

Тип элемента	Условное графическое обозначение элемента в программе *Electronics Workbench*	Условное графическое обозначение элемента и его буквенно-цифровое обозначение по отечественным стандартам
Идеальный источник напряжения		*E*
Идеальный источник тока	*I*	*I*
Амперметр	A	*PA* A
Вольтметр	V	*PV* V
Резистор постоянный		***R***
Резистор переменный		***R***
Полупроводниковый диод		***VD***
Полупроводниковый стабилитрон		***VD***

Тип элемента	Условное графическое обозначение элемента в программе *Electronics Workbench*	Условное графическое обозначение элемента и его буквенно-цифровое обозначение по отечественным стандартам
Логический элемент 2ИЛИ		*DD* 1
Логический элемент 2И		*DD* &
Логический элемент 2И-НЕ		*DD* &
Логический элемент 2ИЛИ-НЕ		*DD* 1
Операционный усилитель	– +	*DA* W ▷ ∞
JK-триггер с динамическим входом и асинхронными входами установки	*S* *J* *C* *K* J K *Q* *Q'* *Q* $\bar{Q}$ *R*	*S* *J* *C* *K* *R* *S* *J* *C* *K* *R* *TT* *Q* $\bar{Q}$

Приложение 2

ОПИСАНИЕ И ОСНОВЫ РАБОТЫ В ПРОГРАММЕ *ELECTRONICS WORKBENCH*

Условные графические обозначения элементов в программе *Electronics Workbench v*. 5.12 несколько отличаются от отечественных стандартов, поэтому при работе с ней надо пользоваться таблицей соответствия, приведенной в Приложении 1.

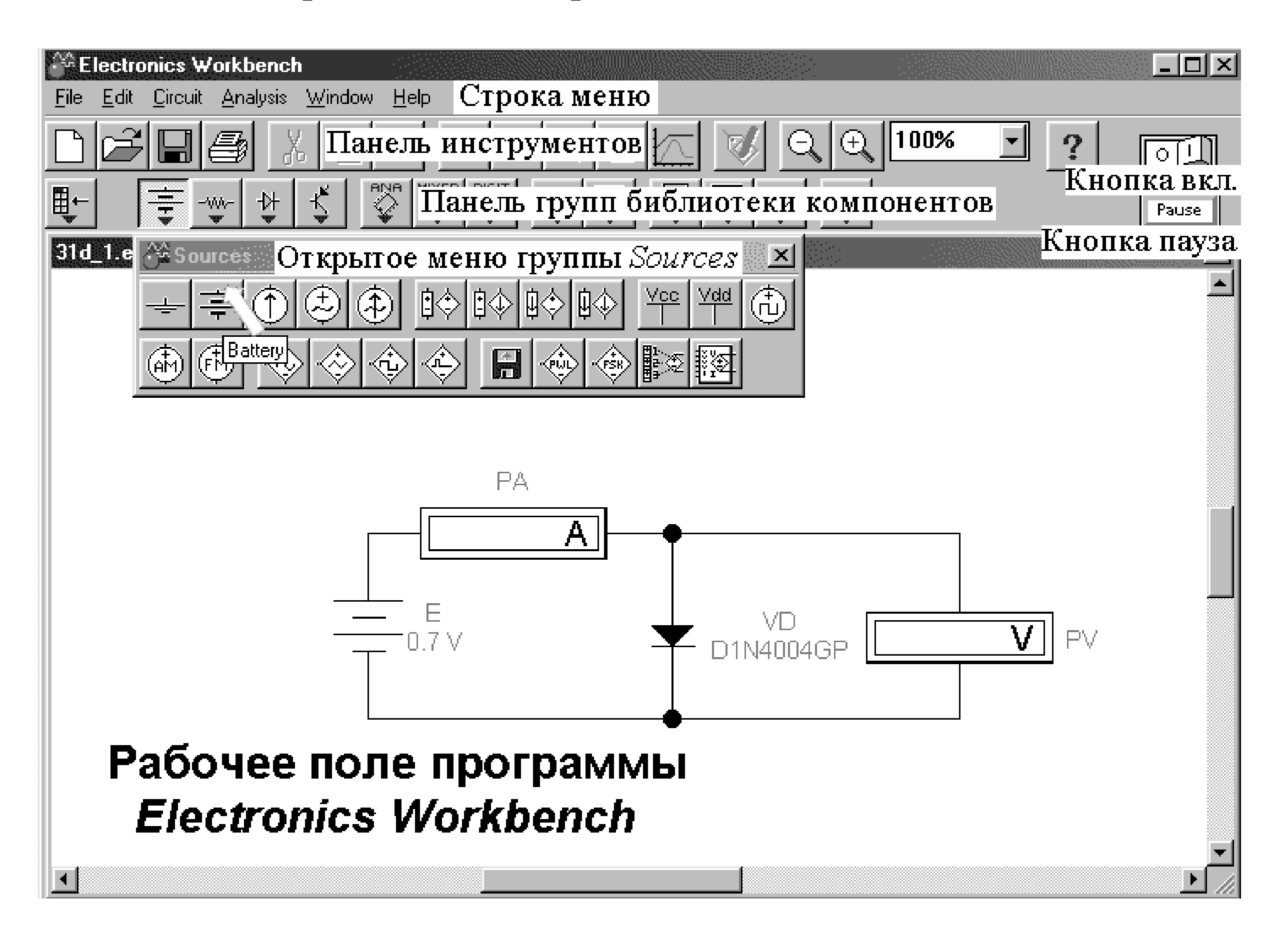


Рис. П2.1. Рабочее окно программы *Electronics Workbench v*.5.12

Рабочее окно программы, которое появляется после загрузки, представлено на рис. П2.1. По краям окна находятся полосы прокрутки. В его верхней части можно выделить три основные функциональные строки: строка меню команд; панель инструментов и панель групп библиотеки электронных компонентов.

Меню *File* в строке меню команд предназначено для открытия и сохранения файлов, получения копии выбранных для печати со-

ставных частей схемы, а также для импорта/экспорта файлов в форматах других систем моделирования. В нем имеется только одна «специфическая команда» – *Revert to Saved…* (стирание всех изменений, внесенных в текущем сеансе редактирования и восстановление схемы в первоначальном виде). Остальные команды обычные.

Меню *Edit* позволяет выполнять команды редактирования схем на экране и их копирования. Это меню содержит следующие команды:

Cut – вырезание выделенной части схемы с сохранением её в буфере обмена. Выделение одного компонента производится щелчком мыши на изображении компонента. Для выделения части схемы необходимо поставить курсор мыши в левый угол воображаемого прямоугольника, охватывающего выделяемую часть, нажать левую кнопку мыши и, не отпуская ее, протянуть курсор по диагонали этого прямоугольника, контуры которого появляются в начале движения мыши, и затем отпустить кнопку. Выделенные компоненты окрашиваются в красный цвет.

Copy – копирование выделенной части схемы в буфер обмена.

Paste – вставка содержимого буфер обмена на рабочее поле программы. Поскольку в программе *Electronics Workbench* нет возможности помещать импортируемое изображение схемы или ее фрагмента в точно указанное место, то непосредственно после вставки, когда изображение еще является отмеченным (выделено красным) и может оказаться наложенным на создаваемую схему, его можно переместить в нужное место клавишами курсора или мышью. Таким образом, перемещаются и предварительно выделенные фрагменты уже имеющейся на рабочем поле схемы.

Delete – стирание выделенной части схемы.

Select All – выделение всей схемы.

Copy as Bitmap – копирование выделенной области экрана в буфер обмена. Команда превращает курсор в крестик, которым по правилу прямоугольника при помощи нажатой левой клавиши мыши выделяется нужная часть экрана. После отпускания клавиши выделенная часть копируется в буфер обмена, после чего его содержимое может быть импортировано в любое приложение *Windows*.

В программе *Electronics Workbench* панель инструментов представлена в виде кнопок с пиктограммами (см. рис. П2.2).

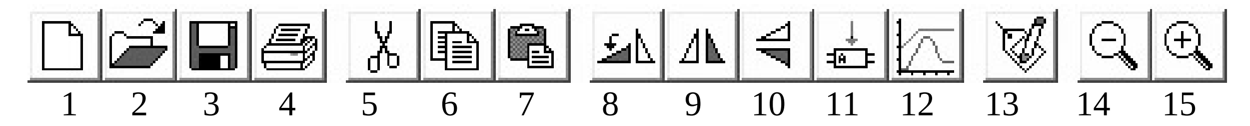


Рис. П2.2. Пиктограммы панели инструментов:
1 – открыть файл; 2 – создать файл; 3 – сохранить; 4 – печатать; 5 – вырезать; 6 – копировать компонент; 7 – вставить из буфера; 8 – вращать элемент на 90°; 9 – зеркально отразить элемент по горизонтали; 10 – зеркально отразить элемент по вертикали; 11 – создать подсхему; 12 – вывести график; 13 –установить параметры элемента; 14 – уменьшение масштаба; 15 – увеличение масштаба

Работа с системой электронного моделирования *Electronics Workbench* состоит из следующих основных этапов:

– создание на рабочем поле виртуальной схемы;

– выбор и подключение виртуальных источников сигнала и тока;

– выбор и подключение виртуальных измерительных приборов и устройств;

– задание параметров активных и пассивных элементов схемы и измерительных приборов;

– активация схемы и проведение виртуального эксперимента.

Требуемые для сборки схемы элементы выбираются из библиотеки компонентов, разбитой на группы (см. рис. П2.1).

Щелчком мыши на одной из пиктограмм, расположенных на панели, можно открыть доступ к компонентам, входящим в группу. Так, на рис. П2.1 открыта группа источников (*Sources*). Для помещения элемента из группы на рабочее поле необходимо навести курсор мыши на его пиктограмму и, удерживая нажатой левую клавишу мыши, перетащить эту пиктограмму на рабочее поле. Пиктограмма превратится в условное графическое обозначение элемента.

После размещения элементов на рабочем поле их следует соединить между собой в соответствии со схемой. Соединение элементов схемы выполняется мышью. Каждый вывод элемента имеет три направления присоединения, а узел схемы имеет четыре направления присоединения (вверх, вниз, влево и вправо). Для соединения элементов курсор подводится к соответствующему выводу элемента и нажимается левая клавиша до появления чёрной точки. При нажатой клавише мыши курсор перемещается к выводу другого элемента,

который требуется присоединить, до появления на этом выводе чёрной точки. После отпускания клавиши элементы соединяются сплошной чёрной линией. Можно вывод элемента присоединить к уже ранее сделанной соединительной линии.

Задание параметров активных и пассивных элементов схемы и измерительных приборов производиться в диалоговом окне установки свойств элемента (см., например, рис. П2.3). Диалоговое окно можно вызвать двойным щелчком по элементу, либо щелчком по кнопке 13 рис. П2.2 после выделения элемента красным цветом. В качестве примера, на рис. П2.3 приведено диалоговое окно установки свойств источника ЭДС (*Battery Properties*).

Диалоговые окна элементов имеют несколько вкладок. В общем случае это:

Label… – позиционное обозначение выделенного компонента (требуемое значение вводится при помощи клавиатуры).

Value… – номинальное значения параметра компонента (требуемое значение вводится при помощи клавиатуры).

Model… – выбор модели компонента (полупроводникового прибора, операционного усилителя, трансформатора и др.).

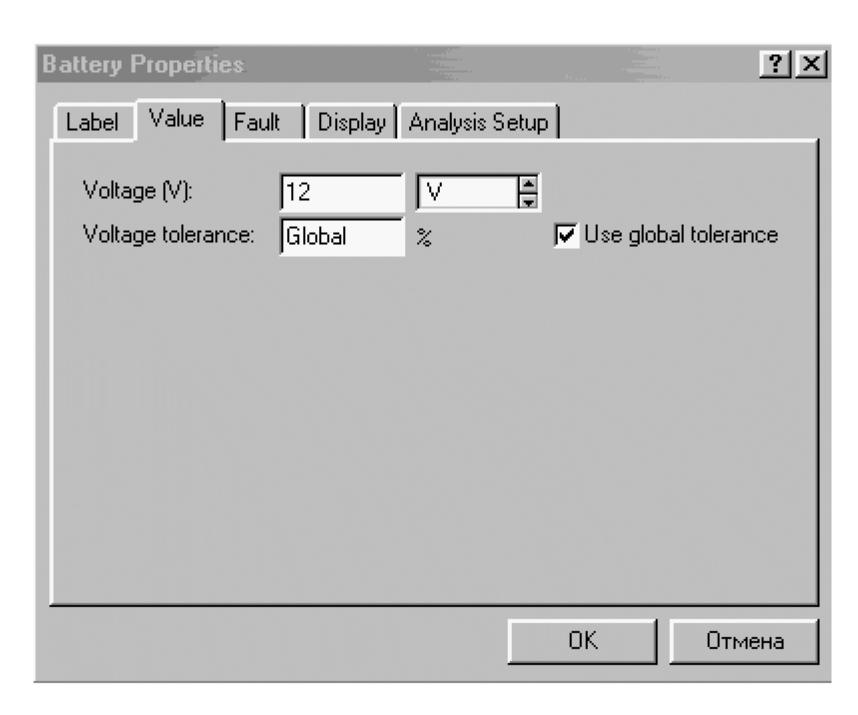


Рис. П2.3 Диалоговое окно установки свойств источника ЭДС (*Battery Properties*)

Fault – имитация неисправности выделенного компонента путем введения: *Leakage* – сопротивления утечки; *Short* – короткого замыкания; *Open* – обрыва; *None* – неисправность отсутствует (включено по умолчанию).

После вызова диалогового окна свойств элемента мышью выбирается соответствующая вкладка (на рис. П2.3 выбрана вкладка *Value*), а затем, с помощью клавиатуры впечатывается числовое значение параметра (в данном примере величина напряжения 12). Единицы измерений параметра (в нашем примере это величина напряжения в вольтах), устанавливается мышью в раскрывающемся списке единиц напряжений (kV или V, или mV, или μV). После выбора параметров необходимо нажать клавишу *OK*.

Виртуальные исследования начинаются после включения собранной установки. Для включения установки следует при помощи указателя мыши установить пиктограмму – выключатель в правом верхнем углу экрана в положение «1». После этого все элементы схемы на рабочем поле программы моделирования приходят в активное состояние и можно снимать показания с измерительных приборов, фиксировать состояние индикаторов и наблюдать осциллограммы.

Имеющийся в программе *Electronics Workbench* двухлучевой осциллограф содержит достаточно много органов управления, поэтому рассмотрим его более подробно. В качестве примера, определим при помощи осциллографа максимальное U_{max} и минимальное U_{min} значения напряжений периодического сигнала, а также двойной размах амплитуды пульсаций (см. рис. П2.4).

Для проведения измерений необходимо выполнить следующие действия:

Нажать кнопку «Пауза» (*Pause*) в верхнем правом углу рабочего окна программы *Electronics Workbench*;

При помощи мыши перетащить влево по горизонтали ползунок осциллографа в удобное место;

Установить линейку 1 на максимум сигнала (точка А), а линейку 2 – на его минимум (точка В);

Снять показания в соответствующих строках секций 1 (*Section* 1), секции 2 (*Section* 2) и секции 3 (*Section* 3).

В итоге получаем, что мгновенное значение напряжения в точке А, т.е. U_{max}, равно 23,6777 В (VA1=23.6777V); мгновенное

значение напряжения в точке B, т.е. U_{min}, равно 16,1970 В (VA2=16.1970V), а разность мгновенных значений напряжений сигнала в точках A и B равна –7,4806 В (VA2–VA1= –7.4806V).

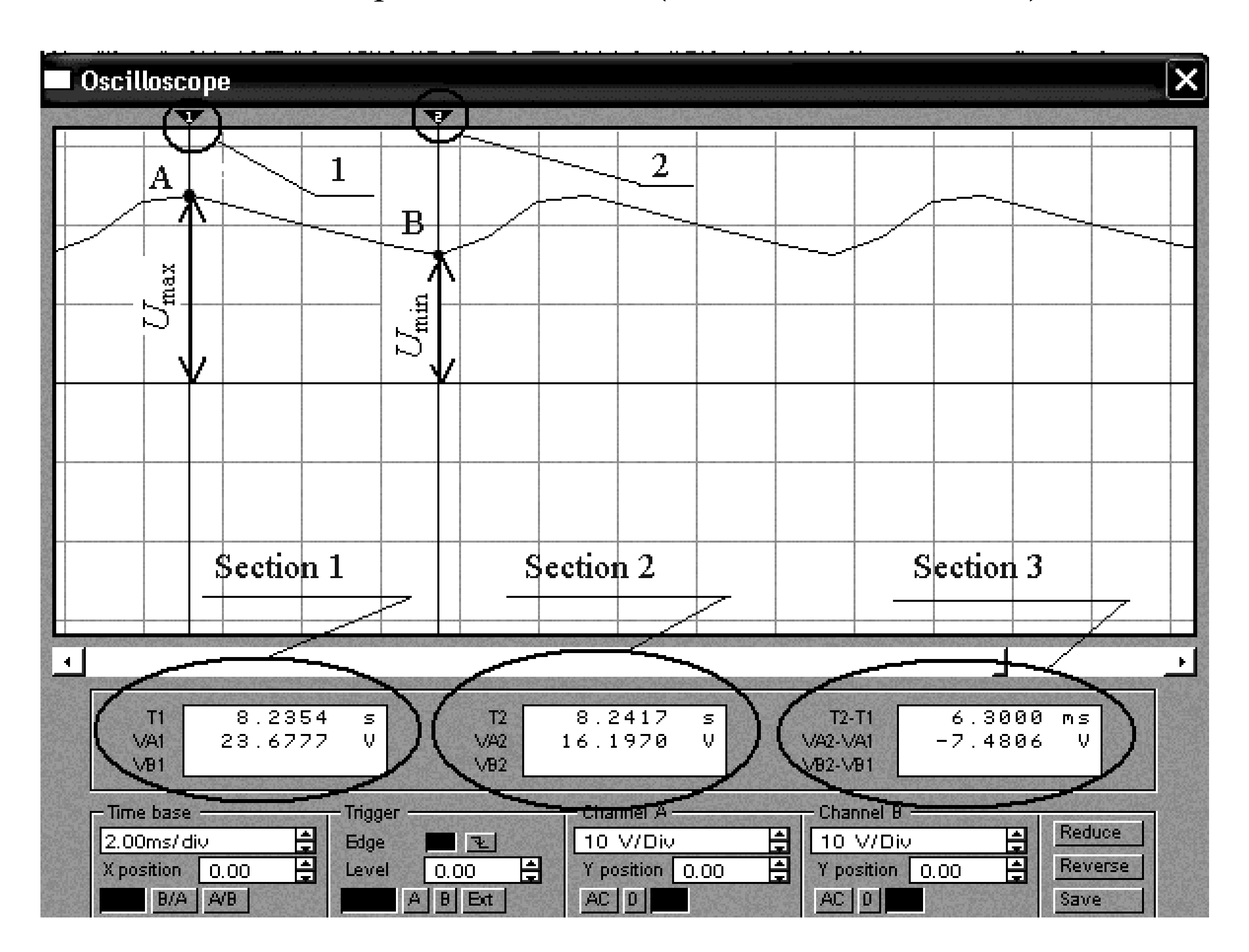


Рис. П2.4. Измерение мгновенных значений напряжений периодического сигнала

В первой строке секции 3 можно прочитать и значение временного интервала между точками A и B: T2–T1 = 6.3000 ms (6,300 мс).

Установка линейки в точках, соответствующих периоду сигнала позволяет измерить его численное значение.

СПИСОК ЛИТЕРАТУРЫ

1. **Гусев В.Г., Гусев Ю.М.** Электроника и микропроцессорная техника. – М.: Высш. шк., 2004.

2. **Дорошков А.В.** Теория и компьютерное моделирование устройств электроники: Учеб. пособие. – СПб.: СПбГУНиПТ, 2006. – 132 с.

3. **Дорошков А.В., Новотельнова А.В.** Модельные эксперименты по электронике: Метод. указания для выполнения лабораторных работ на компьютере по дисциплине «Электротехника и электроника» для студентов всех специальностей / Под ред. Л.П. Булата. – СПб.: СПбГУНиПТ, 2004. – 62 с.

4. **Карлащук В.И.** Электронная лаборатория на *IBM*. Программа *Electronics Workbench* и ее применение. – М.: Солон-Р, 2000.

5. **Касаткин А.С., Немцов М.В.** Электротехника. – М.: Высш. шк., 2002.

6. **Панфилов Д.И., Иванов Д.С., Чупурин И.Н.** Электроника и электротехника в экспериментах и упражнениях. Практикум на *Electronics Workbench*. В 2 т. – М.: ДОДЕКА, 1999.

СОДЕРЖАНИЕ

ВВЕДЕНИЕ……………………………………………………………3
1. ПОЛУПРОВОДНИКОВЫЕ ВЫПРЯМИТЕЛЬНЫЕ
ДИОДЫ И СТАБИЛИТРОНЫ…………………………….....6
2. БИПОЛЯРНЫЕ ТРАНЗИСТОРЫ…………………………..20
3. ПОЛУПРОВОДНИКОВЫЕ ВЫПРЯМИТЕЛИ……………36
4. ДВУХКАСКАДНЫЙ УСИЛИТЕЛЬ ПЕРЕМЕННОГО
ТОКА……………………………………………………........56
5. АНАЛОГОВЫЕ УСТРОЙСТВА НА ОПЕРАЦИОН-
НЫХ УСИЛИТЕЛЯХ……………………………………..71
6. ЦИФРОВЫЕ СХЕМЫ НА ЛОГИЧЕСКИХ
ЭЛЕМЕНТАХ…………………………………………………91
7. ТРИГГЕРЫ……………………………………………….110
8. ДВОИЧНЫЕ СЧЕТЧИКИ………………………………….124
П р и л о ж е н и е 1. Условные графические обозначения
элементов по отечественным и зарубежным стандартам...141
П р и л о ж е н и е 2. Описание и основы работы
в программе *Electronics Workbench*……………………...143
СПИСОК ЛИТЕРАТУРЫ……………………………………..149



Учебное пособие